

Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«Кузбасский государственный технический университет
имени Т. Ф. Горбачева»

Кафедра технологии машиностроения

А. А. Черемушкин

ЭЛЕКТРОНИКА

Рекомендовано учебно-методической комиссией направления
подготовки 150700.62 «Машиностроение»
в качестве электронного учебного пособия

Кемерово 2012

Рецензенты:

Мирошин И. В., доцент кафедры ТМС

Клепцов А. А., председатель УМК направления 150700.62
«Машиностроение»

Черемушкин Андрей Александрович. Электроника : учеб. пособие [Электронный ресурс] : для студентов направления 150700.62 «Машиностроение», профиль «Оборудование и технология сварочного производства» очной формы обучения / А. А. Черемушкин. – Электрон. дан. – Кемерово: КузГТУ, 2012. – 1 электрон. опт. диск (CD-ROM) ; зв. ; цв. ; 12 см. – Систем. требования : Pentium IV ; ОЗУ 32 Мб ; Windows XP ; (CD-ROM-дисковод) ; мышь. – Загл. с экрана.

Рассмотрены основные полупроводниковые элементы современной электроники и технология их изготовления. Изложены материалы по устройству и принципу работы основных узлов аналоговой и цифровой электроники. Показано устройство и принцип работы цифровых вычислительных устройств. Рассмотрена схемотехника устройств электрического питания и совместимость электронных устройств.

© КузГТУ

©Черемушкин А.А

СОДЕРЖАНИЕ

ПРЕДИСЛОВИЕ	6
Глава 1. ПОЛУПРОВОДНИКОВЫЕ ЭЛЕМЕНТЫ И ОСНОВЫ МИКРОЭЛЕКТРОНИКИ	7
1.1. Физические основы полупроводниковой электроники	7
Виды электронных приборов	7
Электрофизические свойства полупроводников	8
<i>P-n</i> -переход и его свойства	11
Основные технологические процессы изготовления <i>p-n</i> -переходов	14
1.2. Полупроводниковые диоды	16
Выпрямительные диоды	18
Стабилитроны	19
Диоды Шоттки	21
Варикапы	23
Светодиоды	23
Фотодиоды	24
Оптроны	25
1.3. Биполярные транзисторы	27
Схема с общей базой	29
Схема с общим эмиттером	32
Входные и выходные характеристики схемы с ОЭ	33
Схема с общим коллектором	35
Технология изготовления биполярных транзисторов	37
1.4. Полевые транзисторы	39
Полевые транзисторы с управляющим <i>p-n</i> -переходом	39
Полевые транзисторы с изолированным затвором	41
Полевой транзистор с встроенным каналом	42
Полевой транзистор с индуцированным каналом	43
Преимущества полевых транзисторов	44
1.5. Тиристоры	45
1.6. Основы микроэлектроники	47
Технология полупроводниковых ИМС	49
Компоненты ИМС	51
Глава 2. АНАЛОГОВАЯ СХЕМОТЕХНИКА	55
2.1. Усилители	55
Усилители и их место в электронных устройствах	55
Основные параметры усилителей	56
2.2. Каскады усилителей низкой частоты (НЧ)	60
Каскады на биполярных транзисторах	60
Отрицательная обратная связь в усилителях	63
Усилительные каскады на полевых транзисторах	65

Дифференциальный каскад	67
2.3. Выходные каскады усилителей	70
Режимы работы выходных каскадов усилителей	70
Однотактные и двухтактные выходные каскады	73
2.4. Операционные усилители	74
Свойства операционных усилителей	75
Основные схемы включения операционных усилителей	78
2.5. Вычислительные схемы на основе операционных усилителей	81
Схема суммирования	82
Схема вычитания	82
Схемы интегрирования и дифференцирования	83
Функциональные преобразователи	85
2.6. Генераторы на основе операционных усилителей	88
Мультивибратор	88
Генератор пилообразного напряжения	90
2.7. Цифровые преобразователи	91
Цифроаналоговые преобразователи	92
Аналого-цифровые преобразователи	94
2.8. Источники вторичного электропитания	97
Структуры источников электропитания	97
Выпрямительные устройства	99
Сглаживающие фильтры	102
Линейные стабилизаторы напряжения	104
Импульсные стабилизаторы напряжения	106
2.9. Силовые устройства на основе тиристоров и мощных транзисторов	108
Управляемые выпрямители	108
Инверторы и преобразователи частоты	111
Тиристорное управление двигателем постоянного тока	113
2.10. Электромагнитная совместимость электронных устройств	116
Помехи в цепях питания	116
Экранирование электронных устройств	119
Использование гальванической развязки	120
Конструктивные методы борьбы с помехами	123
Глава 3. ОСНОВЫ СХЕМОТЕХНИКИ ЦИФРОВЫХ УСТРОЙСТВ	125
3.1. Двоичная система счисления	125
3.2. Ключевые схемы	128
Ключевая схема на комплементарных транзисторах	130
3.3. Логические элементы интегральных микросхем	132
Логические элементы на КМОП-транзисторах	132
3.4. Дешифраторы и шифраторы	134
Дешифраторы	134
Шифраторы	137

3.5. Распределители и мультиплексоры	139
Распределители	139
Мультиплексоры	140
Реализация логических функций на основе мультиплексоров	141
3.6. Сумматоры	143
Синтез одноразрядного сумматора	143
Последовательный многоразрядный сумматор	145
Параллельные сумматоры	146
3.7. Арифметико-логические устройства и матричные умножители	149
3.8. Триггеры	152
Триггер с установочными входами (<i>RS</i> -триггер)	153
Триггер задержки (<i>D</i> -триггер)	156
<i>T</i> -триггер	157
<i>JK</i> -триггер	158
3.9. Счетчики	160
3.10. Регистры	167
Регистровые файлы	168
Регистры сдвига	168
Универсальные регистры	170
Глава 4. СХЕМОТЕХНИКА ПРОГРАММИРУЕМЫХ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ	171
4.1. Запоминающие устройства	171
Важнейшие параметры ЗУ	172
Классификация полупроводниковых ЗУ	174
Структура адресных ЗУ	178
4.2. Запоминающие устройства для хранения постоянной информации	181
Масочные ЗУ	181
ЗУ типа PROM	183
ЗУ типов EPROM и EEPROM	184
ФЛЭШ-память	186
4.3. Запоминающие устройства для хранения оперативной информации	188
Статические запоминающие устройства	188
Динамические запоминающие устройства	190
4.4. Микропроцессоры	193
Структура и принципы работы микропроцессорной системы	195
Режимы обмена в микропроцессорной системе	201

ПРЕДИСЛОВИЕ

Обучение высококвалифицированных специалистов в области конструкторской и технологической подготовки производства невозможно без освоения основ полупроводниковой аналоговой цифровой схемотехники. В современном машиностроительном производстве широко применяются самые различные средства автоматизации, включая станки с ЧПУ, гибкие производственные модули и системы, автоматические транспортные и складские системы. Фундаментом для изучения всего многообразия автоматических производственных систем является дисциплина «Электроника».

В недавнем прошлом вопросам полупроводниковых аналоговых и цифровых устройств посвящалось большое число учебных изданий, написанных главным образом для специалистов-разработчиков. Начиная с 90-х годов научно-техническая учебная литература, посвященная этой тематике, практически не издавалась. Исключением является лишь книга Е. П. Угрюмова «Цифровая схемотехника», но и она ориентирована на специалистов в области вычислительной техники. Таким образом, необходимость появления этой книги вызвана, с одной стороны, отсутствием литературы, где эти вопросы изложены на уровне, доступном для студентов неэлектрических специальностей, с другой стороны – потребностью отразить достижения в области полупроводниковой электроники за последние десять лет.

Непосредственно на базе дисциплины «Электроника» осуществляется изучение целой группы дисциплин: «Аппаратные и программные средства систем управления», «Управление процессами и объектами в машиностроении», «Автоматизация производственных процессов». Материал, изложенный в пособии, соответствует требованиям Государственного образовательного стандарта и охватывает все основные направления современной полупроводниковой схемотехники, включая основы полупроводниковых приборов, аналоговую и цифровую схемотехнику. Особое внимание уделяется основам микропроцессорной техники, без которой сегодня невозможно представить современное автоматизированное производство.

Изложение материала построено таким образом, чтобы от общего представления о физических основах полупроводниковой электроники перейти к дискретным полупроводниковым элементам, лежащим в основе всей схемотехники, и далее к более сложному материалу – аналоговой и цифровой полупроводниковой электронике.

Глава 1. ПОЛУПРОВОДНИКОВЫЕ ЭЛЕМЕНТЫ И ОСНОВЫ МИКРОЭЛЕКТРОНИКИ

1.1. Физические основы полупроводниковой электроники

Виды электронных приборов

Электронными называют приборы, в которых ток создается движением электронов в вакууме, газе или полупроводнике.

В своем развитии электроника прошла несколько этапов. Первые электронные устройства (конец XIX – середина XX века) выполнялись на электровакуумных приборах (так называемых катодных или электронных лампах). С середины XX века широкое применение нашли полупроводниковые приборы (транзисторы, диоды, тиристоры), изготавливаемые как отдельные, самостоятельные элементы, из которых собирались электронные устройства. В последнюю четверть XX века основой многих электронных устройств стали интегральные микросхемы, представляющие пластинку полупроводника с размещенным на ней множеством транзисторов и других элементов электрических цепей. Со времени их изобретения (США, 1959 г.) интегральные микросхемы постоянно совершенствуются и усложняются. В современных сверхбольших интегральных схемах счет уже идет на десятки миллионов транзисторов и других элементов.

В настоящее время для решения тех или иных задач (преобразования вида энергии, усиления сигналов, генерирования мощных излучений, управления электродвигателями, обработки цифровой информации и ее отображения и т. п.) используются все виды электронных приборов, но явное преимущество сохраняется за полупроводниковыми приборами и микросхемами.

Электрофизические свойства полупроводников

Все вещества образованы атомами, состоящими из положительно заряженных ядер и вращающихся вокруг них отрицательно заряженных электронов. Ядро включает электрически нейтральные частицы – нейтроны и положительно заряженные протоны. Количество протонов определяет заряд ядра. Отрицательный заряд электрона по величине равен положительному заряду протона. В нормальном состоянии число электронов, образующих электронную оболочку атома, равно числу протонов в ядре и атом электрически нейтрален. Электроны вращаются вокруг ядра по орбитам, сгруппированным в слои. Каждому слою соответствует строго определенная энергия электрона (так называемый разрешенный энергетический уровень). Количество электронов в слоях строго определено: в первом, ближайшем к ядру слое может находиться не более двух электронов, во втором – не более восьми и т. п. Электроны целиком заполненных слоев устойчивы к внешним воздействиям. Не «уместившиеся» во внутренних слоях электроны образуют незаполненный внешний слой, который легко отдает и воспринимает электроны. Эти электроны определяют валентность элемента при химических реакциях. Чем дальше от ядра расположена орбита электрона, тем большей энергией он обладает. Под воздействием энергии теплоты, света, радиации или каких-либо других внешних факторов электрон из валентной зоны может перейти на новую, более удаленную от ядра орбиту. Такой электрон называется возбужденным, а при дальнейшем увеличении энергии, называемой работой выхода, электрон покидает поверхность вещества.

В кристалле происходит взаимодействие между соседними атомами, заключающееся в том, что на электроны «своего» атома воздействуют ядра соседних атомов. В результате разрешенные энергетические уровни электронов смещаются и расщепляются на несколько – по числу соседних атомов в кристаллической решетке. Эти уровни создают энергетические зоны. Совокупность энергетических уровней, соответствующих внешнему слою электронов, образует *валентную зону*. Разрешенные уровни энергии, которые остаются незанятыми, составляют *зону проводимости*, так как ее уровни могут занимать возбужденные электроны,

обеспечивающие электропроводность вещества. Между валентной зоной и зоной проводимости может располагаться *запрещенная зона*.

В кристаллической решетке четырехвалентного полупроводника (например, кремния) каждый атом связан с четырьмя соседними атомами с помощью двух валентных электронов – по одному от каждого атома. Такая связь называется ковалентной. При ее образовании электрон принадлежит уже не одному, а обоим связанным между собой атомам, т. е. является для них общим. В результате вокруг каждого ядра образуется восьмиэлектронная оболочка, устойчивая к внешним воздействиям. Так как все валентные электроны оказываются прочно связанными между собой, свободных электронов, способных обеспечить электропроводность, нет. Такую структуру имеют химически чистые полупроводники при температуре абсолютного нуля (рис. 1.1, а).

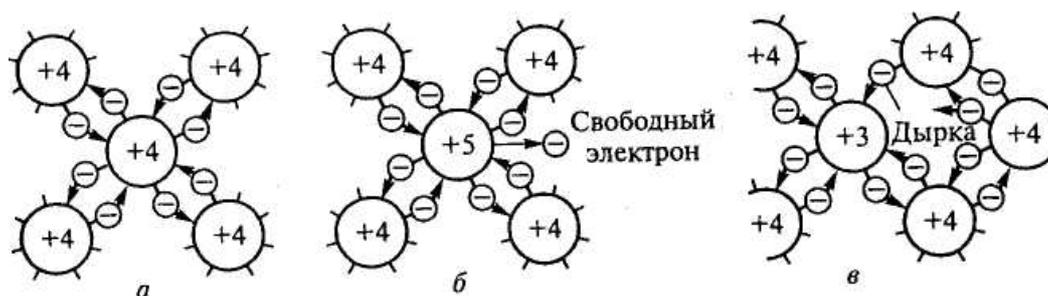


Рис. 1.1. Кристаллическая структура чистого полупроводника (а), полупроводника с донорной (б) и акцепторной (в) примесью

Под воздействием внешних факторов (например, при повышении температуры) отдельные электроны атомов кристаллической решетки приобретают энергию, достаточную для освобождения от ковалентных связей, и становятся свободными.

При освобождении электрона от ковалентной связи в кристаллической решетке возникает как бы свободное место, обладающее положительным зарядом. Такое место называется «дыркой», а процесс образования пары «свободный электрон – дырка» – генерацией. В дырку может «перескочить» валентный электрон из ковалентной связи соседнего атома. В результате ковалентная связь в одном атоме восстановится (этот процесс называется ре-

комбинацией), а в соседнем разрушится, образуя новую дырку. Такое перемещение дырки по кристаллу равносильно перемещению положительного заряда.

При отсутствии внешнего электрического поля дырки перемещаются хаотически. Если же приложить к кристаллу разность потенциалов, то под действием созданного электрического поля движение дырок и электронов становится упорядоченным и в кристалле возникает электрический ток. Таким образом, проводимость полупроводника обусловлена перемещением как отрицательно заряженных электронов, так и положительно заряженных дырок. Соответственно различают два типа проводимости – электронную, или *проводимость n-типа*, и дырочную, или *проводимость p-типа*.

Для создания полупроводниковых элементов широко применяют *примесные полупроводники*. С четырехвалентным германием и кремнием используют пятивалентные примеси (мышьяк, сурьму, фосфор) и трехвалентные примеси (бор, алюминий, индий, галлий).

В случае пятивалентной примеси (рис. 1.1, б) четыре валентных электрона примесного атома совместно с четырьмя электронами соседних атомов основного вещества образуют ковалентные связи, а пятый валентный электрон оказывается «лишним». В результате даже при комнатной температуре «лишние» электроны легко освобождаются от своих атомов, переходя в зону проводимости. В таких полупроводниках электропроводность обеспечивается главным образом избытком свободных электронов. Их называют полупроводниками *n-типа*, а примеси – *донорными*.

За счет тепловой энергии в полупроводнике *n-типа* могут образоваться и отдельные дырки при генерации пар «свободный электрон – дырка». Поэтому электроны в полупроводнике *n-типа* называют основными, а дырки – неосновными носителями зарядов.

При введении трехвалентной примеси (рис. 1.1, в) в одной из ковалентных связей примесного атома и атома основного полупроводника отсутствует электрон, т. е. образуется дырка. Разрешенные энергетические уровни валентных зон примеси и основного полупроводника находятся рядом. Электрон валентной

зоны атома основного полупроводника легко захватывается трехвалентным атомом примеси, в результате чего дырка образуется уже в атоме основного полупроводника и перемещается, таким образом, по кристаллической решетке. Дырки в таких полупроводниках становятся основными носителями зарядов, создавая эффект перемещения положительных зарядов. Трехвалентные примеси называют *акцепторными*, а полупроводники с такой примесью – полупроводниками *p*-типа. Неосновными носителями в этом случае выступает небольшое количество свободных электронов, образовавшихся в результате тепловой генерации пар «свободный электрон – дырка».

P-n-переход и его свойства

Тонкий слой полупроводника между двумя областями, одна из которых представляет полупроводник *p*-типа, а другая *n*-типа, называют *p-n*-переходом. Концентрации основных носителей заряда в *p*- и *n*-областях могут быть равны или существенно различаться. В первом случае *p-n*-переход называют симметричным, во втором – несимметричным. Чаще используют несимметричные переходы.

Пусть концентрация акцепторной примеси в *p*-области больше, чем концентрация донорной примеси в *n*-области (рис. 1.2, а). Соответственно и концентрация дырок (светлые кружки) в *p*-области будет больше, чем концентрация электронов (черные кружки) в *n*-области.

За счет диффузии дырки из *p*-области и электроны из *n*-области стремятся равномерно распределиться по всему объему. Если бы электроны и дырки были нейтральными, то диффузия в конечном итоге привела бы к полному выравниванию их концентраций по всему объему кристалла. Однако этого не происходит. Дырки, переходя из *p*-области в *n*-область, рекомбинируют с частью электронов, принадлежащих атомам донорной примеси. В результате оставшиеся без электронов положительно заряженные ионы донорной примеси образуют приграничный слой с положительным зарядом. В то же время уход этих дырок из *p*-области приводит к тому, что атомы акцепторной примеси, захватившие

соседний электрон, образуют нескомпенсированный отрицательный заряд ионов в приграничной области.

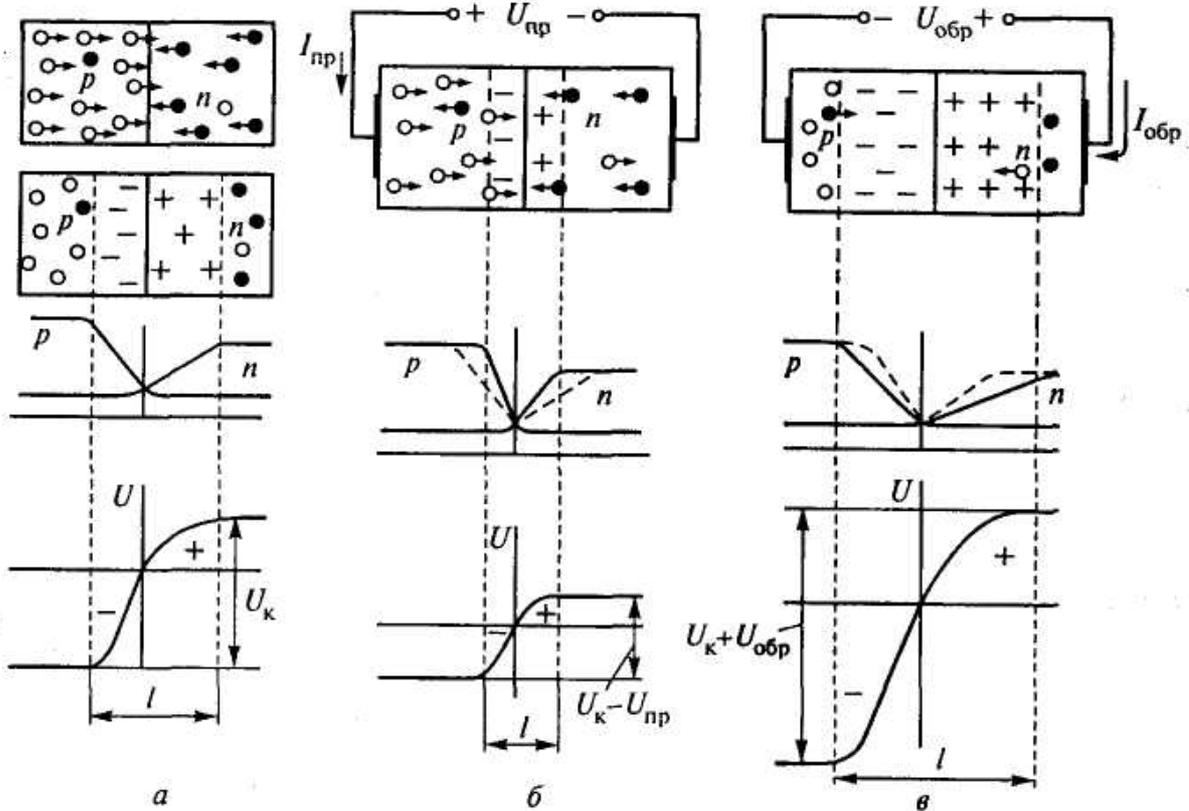


Рис. 1.2. P-n-структура:

а – в равновесном состоянии; б – при прямом внешнем напряжении; в – при обратном внешнем напряжении; l – ширина p - n -перехода

Аналогично происходит диффузионное перемещение электронов из n -области в p -область, приводящее к тому же эффекту. В результате на границе, разделяющей n -область и p -область, образуется узкий, в доли микрона, приграничный слой, одна сторона которого заряжена отрицательно (p -область), а другая – положительно (n -область).

Разность потенциалов, образованную приграничными зарядами, называют *контактной разностью потенциалов* $U_{\bar{c}}$ (рис. 1.2, а) или *потенциальным барьером*, преодолеть который носители не в состоянии. Дырки, подошедшие к границе со стороны p -области, отталкиваются назад положительным зарядом, а электроны, подошедшие из n -области, – отрицательным зарядом.

Таким образом, образуется p - n -переход, представляющий собой слой полупроводника с пониженным содержанием носителей – так называемый обедненный слой, который имеет относительно высокое электрическое сопротивление.

Свойства p - n -структуры изменяются, если к ней приложить внешнее напряжение. Если внешнее напряжение противоположно по знаку контактной разности потенциалов (рис. 1.2, б), то дырки p -области, отталкиваясь от приложенного положительного потенциала внешнего источника, приближаются к границе между областями, компенсируют заряд части отрицательных ионов и сужают ширину p - n -перехода со стороны p -области. Аналогично, электроны n -области, отталкиваясь от отрицательного потенциала внешнего источника, компенсируют заряд ионов и сужают ширину p - n -перехода со стороны n -области. Потенциальный барьер сужается, через него начинают проникать дырки из p -области и электроны из n -области и через p - n -переход начинает течь ток.

С увеличением внешнего напряжения ток возрастает неограниченно, так как создается основными носителями, концентрация которых постоянно восполняется источником внешнего напряжения.

Полярность внешнего напряжения, приводящая к снижению потенциального барьера, называется прямой, открывающей, а созданный ею ток – прямым. При подаче такого напряжения p - n -переход открыт.

Если к p - n -структуре приложить напряжение обратной полярности (рис. 1.2, в), эффект будет противоположным. Под действием электрического поля источника дырки p -области смещаются к отрицательному потенциалу внешнего напряжения, а электроны n -области – к положительному потенциалу. Таким образом, основные носители зарядов отодвигаются внешним полем от границы, увеличивая ширину p - n -перехода, который оказывается почти свободным от носителей заряда. Электрическое сопротивление p - n -перехода при этом возрастает. Такая полярность внешнего напряжения называется обратной, запирающей. При подаче такого напряжения p - n -переход закрыт.

Тем не менее при обратном напряжении наблюдается протекание небольшого тока $I_{обр}$. Этот ток в отличие от прямого определяется носителями не примесной, а собственной проводимости, образующейся в результате генерации пар «свободный электрон – дырка» под воздействием температуры. Эти носители обозначены на рис. 1.2, в единственном электроном в p -области и единственной дыркой в n -области. Значение обратного тока практически не зависит от внешнего напряжения. Это объясняется тем, что в единицу времени количество генерируемых пар «электрон – дырка» при неизменной температуре остается постоянным, и даже при $U_{обр}$ доли вольт все носители участвуют в создании обратного тока.

При подаче обратного напряжения p - n -переход уподобляется конденсатору, пластинами которого являются p - и n -области, разделенные диэлектриком. Роль диэлектрика выполняет приграничная область, почти свободная от носителей заряда. Эту емкость p - n -перехода называют *барьерной*. Она тем больше, чем меньше ширина p - n -перехода и чем больше его площадь.

Основные технологические процессы изготовления p - n -переходов

Метод сплавления. Этот технологический процесс заключается в том, что в пластинку полупроводника одного типа проводимости вплавляют примесь, необходимую для образования полупроводника другого типа проводимости. Например, на пластинку германия n -типа помещают таблетку индия и нагревают его до температуры плавления. При этом примесь расплавляется и в ней частично растворяется материал полупроводника, создавая в приграничной зоне слой проводимости p -типа. Сплавные p - n -переходы имеют высокую надежность, работоспособны при больших обратных напряжениях и обладают малым собственным сопротивлением, обеспечивающим малое прямое падение напряжения на них.

Метод диффузии. В этом технологическом процессе p - и n -области получают в полупроводнике путем проникновения акцепторных или донорных примесей, содержащихся в атмосфере

паров, куда помещают нагретую до высокой температуры пластинку полупроводника. Так как атомы примеси диффундируют внутрь пластины с поверхности, наибольшая концентрация примеси наблюдается в приповерхностной области и убывает с увеличением расстояния вглубь полупроводника.

Метод эпитаксиального наращивания. Процесс кристаллизации одного вещества на кристалле-подложке другого называется эпитаксиальным наращиванием. При этом кристаллическая решетка подложки предписывает структуру решетки, в которой кристаллизуется наращиваемый слой. Полупроводниковые эпитаксиальные слои (пленки) могут быть получены различными способами: герметическим испарением в вакууме; кристаллизацией в расплавленном веществе, содержащем примесь; осаждением из парообразной формы. Изменяя тип примеси и условия наращивания, можно в широких пределах менять электрические свойства эпитаксиальной пленки.

Ионное легирование. Процесс заключается в бомбардировке ионами примеси нагретой полупроводниковой пластины, находящейся в вакууме. Ионы предварительно разгоняются до определенной скорости и, внедряясь в пластину полупроводника, играют роль донорных или акцепторных примесей.

Оксидное маскирование. Этот процесс используют для того, чтобы обеспечить проникновение примеси только в определенные участки пластины, защитив от них остальную ее поверхность. В полупроводниковых структурах на основе кремния в качестве маски используется диоксид кремния SiO_2 , который является хорошим изолятором и обладает по сравнению с чистым кремнием значительно меньшей скоростью диффузии в него примесей. Для получения пленки оксида кремниевую пластину нагревают до 900–1200 °С в атмосфере кислорода. После охлаждения те участки полупроводника, которые должны подвергаться воздействию примесей, освобождают от пленки оксида травлением.

Фотолитография. Это процесс получения на поверхности пленки оксида необходимого рисунка расположения окон. Оксидную пленку покрывают фоторезистом (светочувствительным слоем) и экспонируют (засвечивают) ультрафиолетовыми лучами через маску, на которой выполнен рисунок в виде прозрачных и

непрозрачных участков. Участки фоторезиста, подвергнувшиеся освещению, оказываются задубленными (нерастворимыми), а с неосвещенных участков фоторезист удаляют растворителем.

Травление пленки диоксида кремния с участков, не защищенных задубленным фоторезистом, производят плавиковой кислотой, в результате в оксидной пленке образуются окна, через которые производится диффузия, эпитаксиальное наращивание или ионное легирование.

1. 2. Полупроводниковые диоды

Полупроводниковым диодом называют полупроводниковый прибор с двумя выводами (приставка «ди-» означает два) и одним *p-n*-переходом.

По функциональному назначению, принципу образования *p-n*-перехода и использованию тех или иных его свойств диоды делятся на выпрямительные, стабилитроны, импульсные, диоды Шоттки, фотодиоды, светодиоды и т. п. Один из вариантов конструкции и условное обозначение диода приведены на рис. 1.3, а, б. Вывод от *p*-области называют *анодом*, а от *n*-области – *катодом*.

Вольтамперная характеристика полупроводникового диода, т. е. зависимость протекающего через диод тока от приложенного к нему напряжения, определяется вольтамперной характеристикой *p-n*-перехода (рис. 1.3, в). При подаче к диоду прямого напряжения диод открыт и пропускает прямой ток, при этом падение напряжения на нем составляет десятые доли вольт. При подаче обратного напряжения диод заперт, и если оно не достигает значения $U_{i\dot{a}\delta .max}$, то через диод протекает пренебрежительно малый обратный ток I_0 ($I_{i\delta}$ и $I_{i\dot{a}\delta}$ на рис. 1.3, в показаны в разных масштабах). При подаче обратного напряжения, превышающего значение $U_{i\dot{a}\delta .max}$, наступает пробой *p-n*-перехода, при котором обратный ток резко возрастает.

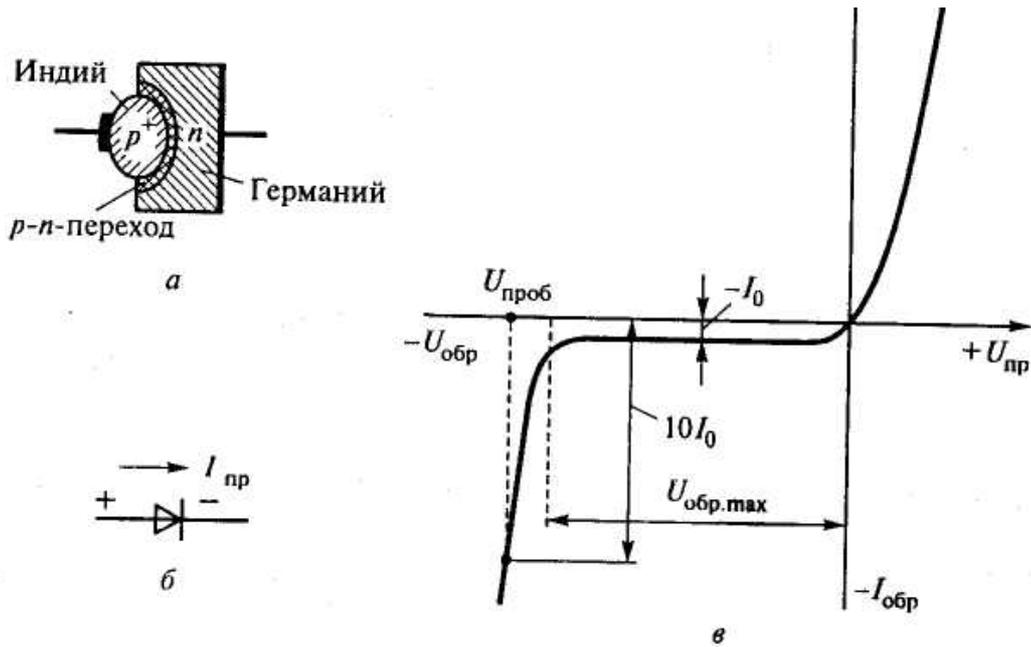


Рис. 1.3. Полупроводниковый диод:
 а – вариант конструкции; б – условное обозначение; в –
 вольтамперная характеристика

Различают два вида пробоя: электрический (обратимый) и тепловой (необратимый, выводящий полупроводниковый диод из строя). Под воздействием сильного электрического поля электроны освобождаются от ковалентных связей и получают энергию, достаточную для преодоления высокого потенциального барьера. Двигаясь с большой скоростью в $p-n$ -переходе, электроны сталкиваются с нейтральными атомами и ионизируют их, в результате чего появляются новые свободные электроны и дырки. Этот лавинообразный процесс приводит к резкому увеличению обратного тока, т. е. к электрическому пробоя $p-n$ -перехода. Если обратный ток ограничивать, то после снятия высокого обратного напряжения $p-n$ -переход восстанавливается. Если же обратный ток не ограничивать, то электрический пробой перейдет в тепловой, при котором за счет разогрева $p-n$ -перехода происходит энергичная генерация пар «свободный электрон – дырка», приводящая к резкому увеличению обратного тока. Увеличение тока приводит к еще большему разогреву $p-n$ -перехода и, значит, к дальнейшей генерации носителей. Процесс нарастает лавинообразно и приводит к выводу диода из строя (его сторанию).

Выпрямительные диоды

Эти диоды предназначены для преобразования (выпрямления) переменного тока в постоянный. К их быстрдействию, емкости p - n -перехода и стабильности параметров высоких требований не предъявляют. Их выполняют на сплавных и диффузионных несимметричных p - n -переходах. Выпрямительные диоды характеризуются малым сопротивлением в прямом направлении и позволяют пропускать большие токи (до десятков и сотен ампер) при допустимых обратных напряжениях до 1000 В. Для этого площадь p - n -перехода выполняется относительно большой и, следовательно, емкость p - n -перехода достаточно велика (десятки пикофарад). Поэтому переходные процессы в этих диодах (длительность перехода из открытого состояния в запертое, и наоборот (при перемене полярности приложенного напряжения) протекают относительно долго.

Основными параметрами выпрямительных диодов являются:

- допустимое обратное напряжение $U_{обр}$, которое диод может выдержать в течение длительного времени без нарушения работоспособности;

- средний прямой ток $I_{np.cp}$ – наибольшее допустимое значение постоянного тока, протекающего длительно в прямом направлении;

- максимально допустимый импульсный прямой ток I_{np} при указанной в паспорте наибольшей длительности импульса;

- средний обратный ток $I_{обр.cp}$ – среднее за период значение обратного тока;

- среднее прямое напряжение $U_{np.cp}$ – падение напряжения на открытом диоде;

- средняя рассеиваемая мощность $P_{cp.d}$ – средняя за период мощность, выделяющаяся в диоде при выпрямлении переменного тока;

- дифференциальное сопротивление $r_{диф} = \Delta U_{np.cp} / \Delta I_{np.cp}$.

Стабилитроны

Стабилитроны – это диоды, использующие участок вольт-амперной характеристики $p-n$ -перехода, соответствующий обратному электрическому пробую (рис. 1.4, в). Стабилитрону, как показывает само название, свойственна стабильность, т. е. неизменность падения напряжения на нем при изменениях в несколько раз тока, протекающего через него.

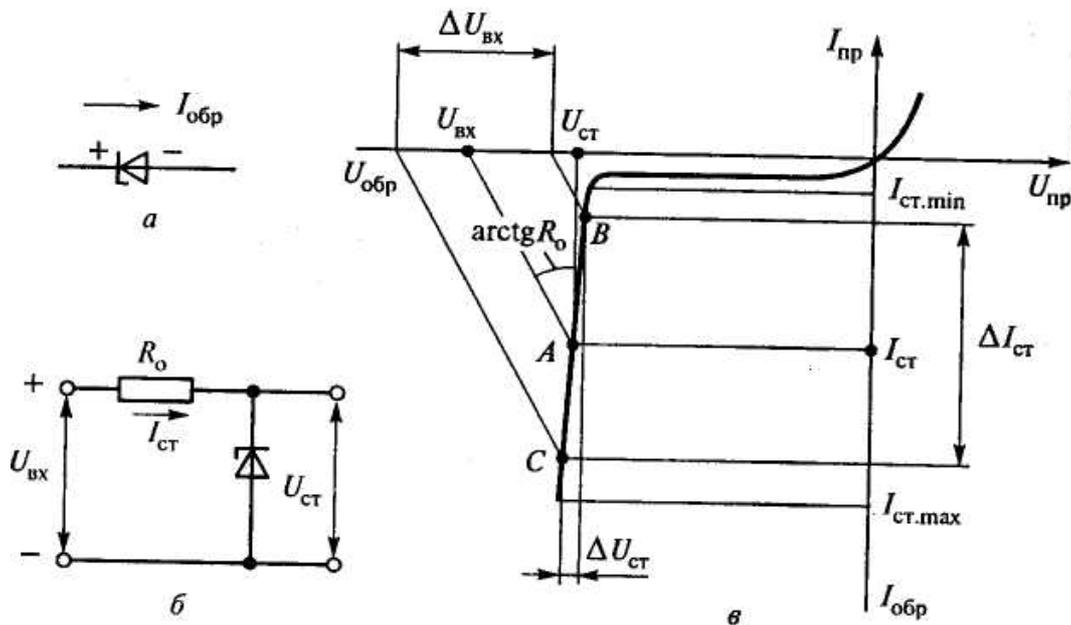


Рис. 1.4. Стабилитрон: а – условное обозначение; б – схема включения; в – вольтамперная характеристика

Благодаря этому свойству стабилитроны широко применяются в качестве источников опорного напряжения, которое должно оставаться неизменным при каких-либо изменениях других параметров схемы. Применяются они и как стабилизаторы напряжения при небольших мощностях нагрузки.

Во избежание теплового пробоя последовательно со стабилитроном включают резистор R_0 (рис. 1.4, б), ограничивающий ток $I_{ст}$, который является обратным током для $p-n$ -структуры стабилитрона. При изменениях входного напряжения $\Delta U_{вх}$ (рис. 1.4, в) меняются ток $\Delta I_{ст}$ и падение напряжения от этого тока на R_0 . Значения тока $I_{ст}$ и его изменений определяются

точками А, В и С пересечения вольтамперной характеристики p - n -перехода и прямых, проведенных под углом $\arctg R_0$ из точек $U_{вх}$ и его изменений, отложенных на оси $U_{обр}$. Точка А определит значение $U_{см}$ при среднем значении $U_{\hat{a}\hat{\delta}}$, а точки В и С – изменения $\Delta U_{см}$ при изменениях $\Delta U_{вх}$.

Дифференциальное сопротивление стабилитрона на участке ВС равно

$$r_{диф} = \Delta U_{см} / \Delta I_{см}. \quad (1.1)$$

Если напряжение $U_{вх}$ может изменяться в обе стороны от своего среднего значения, то точку А выбирают на середине линейного участка вольтамперной характеристики стабилитрона, причем

$$U_{вх} = U_{см} + I_{см} R_0. \quad (1.2)$$

Перейдя от (1.2) к приращениям, запишем

$$\Delta U_{вх} = \Delta U_{см} + \Delta I_{см} R_0,$$

а подставив $\Delta I_{см}$ из (1.1), получим

$$\Delta U_{вх} = \Delta U_{см} + \Delta U_{см} R_0 / r_{диф},$$

откуда

$$\Delta U_{см} = \frac{\Delta U_{вх}}{1 + R_0 / r_{диф}}.$$

При $R_0 \gg r_{диф}$ получим, что $\Delta U_{см} \ll \Delta U_{вх}$ и стабилизация тем лучше, чем больше отношение $R_0 / r_{диф}$.

Основными параметрами стабилитронов являются:

- напряжение стабилизации $U_{см}$;
- минимальный ток стабилизации $I_{см}$, при котором наступает устойчивый электрический пробой p - n -перехода;
- максимальный ток стабилизации $I_{см \cdot \max}$, при котором мощность, рассеиваемая на стабилитроне, не превышает допустимого значения;
- дифференциальное сопротивление $r_{диф}$;
- максимальная мощность рассеяния P_{\max} , при которой еще не наступает тепловой пробой p - n -перехода;

– температурный коэффициент стабилизации α_{cm} – отношение относительного изменения напряжения стабилизации к абсолютному изменению температуры окружающей среды (выражается в % / град):

$$\alpha_{cm} = \Delta U_{cm} / (U_{cm} \Delta T).$$

Выпускаются кремниевые стабилитроны на напряжение стабилизации от 5 до 400 В и на мощность от 250 мВт до 50 Вт.

Диоды Шоттки

В основе выпрямляющего диода может использоваться не только переход между полупроводниками p - и n -типа, но и между полупроводником и металлом. Такие диоды называются *диодами Шоттки*.

Рассмотрим структуру металл – полупроводник n -типа. Если работа выхода электронов у металла выше, чем у полупроводника, то преобладающим будет перемещение электронов из полупроводника в металл (свободным электронам металла труднее приобрести энергию, равную работе выхода, чем электронам полупроводника).



Рис. 1.5. Металлополупроводниковый диод Шоттки: а – структура диода; б – условное обозначение; в – вольт-амперная характеристика; 1 – переход Шоттки; 2 – p - n -переход

В результате металл заряжается отрицательно, а оставшиеся в полупроводнике ионы донорной примеси создают в его приграничном слое положительный потенциал (рис. 1.5, а). Такое рас-

пределение зарядов создает контактную разность потенциалов U_K (потенциальный барьер), препятствующий дальнейшему перемещению электронов. При этом тонкий приграничный слой полупроводника обедняется носителями. Таким образом, в месте контакта металла и полупроводника возникает переход, аналогичный $p-n$ -переходу. Если к такому переходу приложить обратное напряжение, совпадающее с U_K , то ширина обедненной области увеличится, а сопротивление перехода возрастет. Если приложить прямое напряжение, то оно будет противодействовать U_K , при этом переход сужается, потенциальный барьер уменьшается и через переход начинает течь ток. Вольтамперные характеристики такого перехода и $p-n$ -перехода оказываются аналогичными.

Основной отличительной особенностью характеристик диода Шоттки является значительно меньшее прямое падение напряжения по сравнению с диодами на основе $p-n$ -перехода (рис. 1.5, в). Это объясняется тем, что в диоде Шоттки одно из веществ перехода – металл и, следовательно, его электрическое сопротивление (и соответствующее падение напряжения на нем) значительно меньше, чем у полупроводника.

Другая особенность диода Шоттки – отсутствие проникновения неосновных носителей заряда из металла в полупроводник (в рассматриваемом случае – дырок, которые для n -области являются неосновными). Это значительно повышает быстродействие диодов Шоттки по сравнению с обычными диодами, так как отпадает необходимость в рассасывании таких носителей при смене полярности внешнего напряжения.

Диоды Шоттки, у которых выпрямляющий переход представляет собой тонкую пленку молибдена или алюминия, нанесенную на пластинку кремния методом вакуумного напыления, обладают емкостью, не превышающей 0,01 пФ. Это обеспечивает чрезвычайно малое время их переключения (доли наносекунды) и предельно высокую частоту работы (десятки гигагерц). Мощные диоды позволяют пропускать токи в десятки ампер при обратных напряжениях до 500 В. Благодаря меньшему прямому напряжению (0,3 В вместо 0,7 В у диодов PN -типа) они обеспечивают бо-

лее высокий КПД. Условное обозначение металлополупроводникового диода Шоттки приведено на рис. 1.5, б.

Варикапы

Напомним, что при подаче обратного напряжения p - n -структура уподобляется конденсатору, пластинами которого являются p - и n -области, разделенные диэлектриком (переходом, почти свободным от носителей заряда). Образующаяся при этом барьерная емкость может быть использована в качестве конденсатора в электронной аппаратуре. *Варикапы* – это полупроводниковые диоды, работа которых основана на явлении барьерной емкости запертого p - n -перехода. Поскольку размеры области p - n -перехода зависят от значения приложенного к нему обратного напряжения, то и величина барьерной емкости изменяется вместе с этим напряжением.

Внешнее обратное напряжение, втягивая электроны в глубь n -области, а дырки – в глубь p -области, расширяет p - n -переход и изменяет барьерную емкость. Основной характеристикой варикапа является зависимость его емкости от значения обратного напряжения – вольтфарадная характеристика. Основными параметрами варикапов являются номинальная емкость и диапазон ее изменения, а также допустимые обратное напряжение и мощность. Варикапы применяются для электрической настройки колебательных контуров в радиоаппаратуре.

Светодиоды

На основе явлений, происходящих в p - n -переходе при протекании через него прямого тока, можно получать полупроводниковые приборы, способные генерировать оптическое излучение. Такими приборами являются *полупроводниковые светодиоды*. Работа светодиодов основана на *инжекционной электролюминесценции*, т. е. генерации оптического излучения в p - n -переходе, находящемся под прямым внешним напряжением. Под воздействием внешней энергии электроны в атомах переходят в возбужденное состояние с более высоким уровнем энергии W_2 , назы-

ваемым метастабильным уровнем возбуждения. При возвращении этих электронов с метастабильного уровня W_2 на исходный W_1 происходит испускание фотонов с длиной волны, определяемой соотношением:

$$\lambda = 1,23(W_2 - W_1).$$

К преимуществам полупроводниковых светодиодов относятся высокий по сравнению с лампами накаливания КПД, относительно узкий спектр излучения и хорошая диаграмма направленности, высокое быстродействие и малое напряжение питания. Все это обеспечивает удобство согласования с интегральными микросхемами, высокую надежность, долговечность и технологичность. Спектр излучения, а следовательно, и его цвет, зависит от используемого полупроводникового материала. Светодиоды изготавливают не на основе кремния или германия, как большинство полупроводниковых приборов, а на основе арсенида фосфида галлия. Яркость свечения пропорциональна прямому току светодиода. Тока в несколько миллиампер уже достаточно для отчетливой индикации. Светодиоды изготавливают как в виде отдельных индикаторов, так и в виде семисегментных или точечных матриц. Семисегментные матрицы состоят из семи светящихся полосок – сегментов, из которых можно синтезировать изображение любой цифры от 0 до 9 (такие матрицы используются, например, в электронных часах с цифровой индикацией). В точечных матрицах изображение формируется из светящихся точек. На основе точечных матриц можно синтезировать уже не только изображение цифры, но и любого индицируемого знака (буквы, специального символа и т. д.).

Фотодиоды

Простейший *фотодиод* представляет собой обычный полупроводниковый диод (рис. 1.3, а), в котором обеспечивается возможность воздействия оптического излучения на *p-n*-переход. В равновесном состоянии, когда поток излучения полностью отсутствует, концентрация носителей, распределение потенциала и энергетическая зонная диаграмма фотодиода полностью соответствуют обычной *p-n*-структуре.

При воздействии излучения в направлении, перпендикулярном плоскости p - n -перехода, в результате поглощения фотонов с энергией, большей, чем ширина запрещенной зоны, в n -области возникают электронно-дырочные пары. Эти электроны и дырки называют фотоносителями. При диффузии фотоносителей в глубь n -области основная доля электронов и дырок не успевает рекомбинировать и доходит до границы p - n -перехода. Здесь фотоносители разделяются электрическим полем p - n -перехода, причем дырки переходят в p -область, а электроны не могут преодолеть поле перехода и скапливаются у границы p - n -перехода и n -области.

Таким образом, ток через p - n -переход обусловлен дрейфом неосновных носителей – дырок. Дрейфовый ток фотоносителей называется *фототоком* I_f . Фотоносители – дырки заряжают p -область положительно относительно n -области, а фотоносители – электроны – n -область отрицательно по отношению к p -области. Возникающая разность потенциалов называется фотоЭДС E_f . Генерируемый ток в фотодиоде – обратный, он направлен от катода к аноду, причем его величина тем больше, чем больше освещенность.

Фотодиоды могут использоваться для получения электрической энергии. Так, солнечные батареи изготавливают на основе фотодиодов с большой площадью p - n -перехода.

Оптроны

Светодиоды и фотодиоды часто используются в паре. При этом они помещаются в один корпус таким образом, чтобы светочувствительная площадка фотодиода располагалась напротив излучающей площадки светодиода. Полупроводниковые приборы, использующие такие пары «светодиод – фотодиод», называются оптронами (рис. 1.6). Они широко используются в электронной аппаратуре для гальванической развязки входных и выходных цепей.

Входные и выходные цепи в таких приборах оказываются электрически никак не связанными, поскольку передача сигнала осуществляется через оптическое излучение.

Использование оптронов в электронно-вычислительных устройствах является одним из основных методов повышения помехоустойчивости аппаратуры.

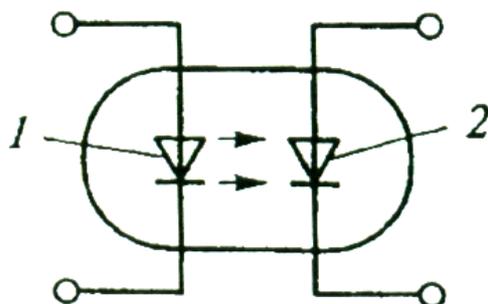


Рис. 1.6. Оптрон: 1 – светодиод; 2 – фотодиод

Основной носитель помех в радиоэлектронной аппаратуре – корпус. Корпус используется как один из полюсов электропитания, поэтому подключение к нему различных силовых устройств приводит к наведению кратковременных импульсных помех при коммутациях силовых цепей. В то же время для передачи информации чисто электрическим путем между устройствами – источником и приемником информации – должна быть электрическая связь по корпусу. Если к этому же корпусу подключены силовые цепи, то помехи, вызванные коммутациями в этих цепях, приводят к сбоям в работе других устройств, подключенных к корпусу.

Передача информации с помощью оптронов позволяет развязать электрические цепи питания источника и приемника информации, так как носителем информации является электрически нейтральное оптическое излучение. Таким образом, устройства могут иметь разные корпуса, т. е. оказываются гальванически развязанными и не подверженными воздействию помех.

Кроме защиты от воздействия помех, гальваническая развязка на основе оптронов позволяет решить еще одну задачу – совместную работу устройств, находящихся под разными потенциалами. Любая, даже небольшая, разность потенциалов не позволяет чисто электрически соединять разные устройства, поскольку это приведет к выходу их из строя. Передача сигнала в оптроне возможна, даже если цепи светодиода и фотодиода нахо-

дятся под разными (в некоторых оптронах до 500 В) напряжениями. Таким образом, устройства, информационно связанные с помощью оптронов, могут находиться под разными потенциалами.

1.3. Биполярные транзисторы

Биполярный транзистор – это полупроводниковый прибор, состоящий из трех чередующихся областей полупроводника с различным типом проводимости ($p-n-p$ или $n-p-n$) с выводом от каждой области.

На рис. 1.7, а показан $n-p-n$ -транзистор, а на рис. 1.8, а – $p-n-p$ -транзистор. Области и выводы от них называются: эмиттер Э (от англ. emit – испускать, извергать), база Б и коллектор К (от англ. collect – собирать).

Рассмотрим работу транзистора $n-p-n$ -типа. Чередующиеся области образуют два $p-n$ -перехода база-эмиттер (БЭ) и база-коллектор (БК). К переходу БЭ прикладывают прямое напряжение $E_{БЭ}$, под действием которого электроны n -области эмиттера устремляются в базу, создавая ток эмиттера. Концентрацию примесей в эмиттере делают во много раз больше, чем в базе, а саму базу по возможности тоньше.

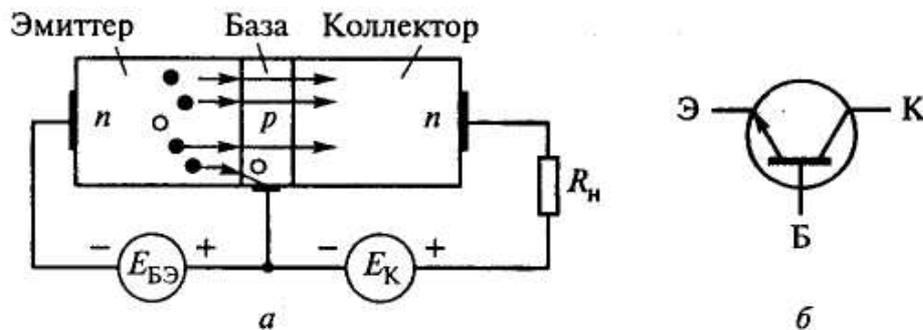


Рис. 1.7. Биполярный транзистор $n-p-n$ -типа: а – принцип действия; б – условное обозначение

Поэтому лишь незначительная часть (1...5 %) «испущенных» эмиттером электронов рекомбинирует с дырками базы. Большая же часть электронов, миновав узкую (доли микрона) область базы, «собирается» коллекторным напряжением $E_{К}$, представляющим обратное напряжение для перехода БК, и, устремляясь

к плюсу внешнего источника E_K , создает коллекторный ток, протекающий по нагрузке R_H .

Электроны, рекомбинировавшие с дырками базы, составляют ток базы $I_{\bar{b}}$. Ток коллектора, таким образом, определяется током эмиттера за вычетом тока базы:

$$I_K = I_{\bar{e}} - I_{\bar{b}} = \alpha I_{\bar{e}},$$

где $\alpha = 0,95 \dots 0,98$ – коэффициент передачи тока эмиттера.

Аналогично работает транзистор $p-n-p$ -типа, отличаясь лишь тем, что его эмиттер испускает в базу не электроны, а дырки, поэтому полярности прикладываемых к нему прямого $E_{\bar{b}\bar{e}}$ и обратного $A_{\bar{e}}$ напряжений должны быть противоположны транзистору $n-p-n$ -типа (сравни рис. 1.7, а и рис. 1.8, а).

На условном обозначении транзисторов стрелка ставится на эмиттере и направлена всегда от P -области к N -области. На рис. 1.7, б приведено обозначение транзистора NPN , а на рис. 1.8, б – PNP .

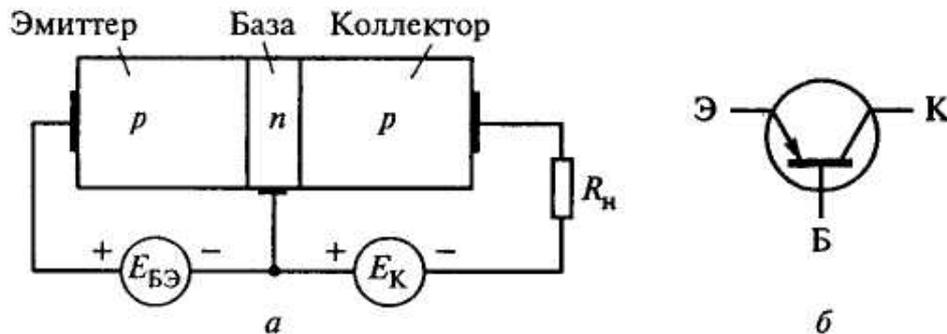


Рис. 1.8. Биполярный транзистор $p-n-p$ -типа: а – принцип действия; б – условное обозначение

Кружок вокруг транзистора означает, что транзистор изготовлен в самостоятельном корпусе, а отсутствие кружка – что транзистор выполнен заодно с другими элементами на пластинке полупроводника, представляющей интегральную микросхему.

Стрелку эмиттера удобно рассматривать как указатель полярности прямого напряжения, приложенного между базой и эмиттером, которое «открывает» (подобно выпрямительному диоду) транзистор.

При использовании транзистора в электронных устройствах нужны два вывода для входного сигнала и два – для выход-

ного. Так как у транзистора всего лишь три вывода, один из них должен быть общим, принадлежащим одновременно и к входной, и к выходной цепи. Возможны три варианта схем включения транзисторов – с общей базой, общим эмиттером и общим коллектором.

Схема с общей базой

Схема включения транзистора с общей базой (ОБ) показана на рис. 1.9. Входным сигналом для схемы с ОБ является напряжение, поданное между эмиттером и базой $U_{вх} = U_{эб}$, выходным – напряжение, выделяемое на нагрузке $U_{вых} = I_K R_H$, входным током – ток эмиттера $I_{вх} = I_э$, выходным – ток коллектора $I_{вых} = I_K$. Входное напряжение $U_{эб}$ является управляющим для транзистора, поэтому небольшое его изменение (на доли вольт) приводит к изменению тока эмиттера в очень широких пределах – практически от нуля до максимального. Максимальный ток определяется назначением транзистора – маломощные, средней мощности и большой мощности и соответствующей конструкцией. Так как напряжение $U_{бк}$ является обратным, величина напряжения внешнего источника E_K может в десятки раз превышать значение напряжения $U_{эб}$. Падение напряжения, выделяемое на нагрузке, будет тем больше, чем больше ток коллектора, при этом на самом транзисторе будет падать лишь небольшое напряжение $U_{кб}$, которое будет тем меньше, чем больше ток коллектора:

$$U_{кб} = E_K - U_{вых} = E_K - I_K R_H.$$

Таким образом, изменение на доли вольт входного напряжения приводит к изменению напряжения на нагрузке, чуть меньшее, чем напряжение E_K . Это положение определяет усилительные свойства транзистора.

Для оценки работы транзистора и его усилительных свойств в различных схемах включения рассматривают приращения входных и вызванных ими приращений выходных величин. Рассматривая транзистор как усилитель, принято характеризовать

его свойства коэффициентами усиления и значением входного сопротивления. Различают три вида коэффициентов усиления:

- коэффициент усиления по току $K_I = \Delta I_{вых} / \Delta I_{вх}$;
- коэффициент усиления по напряжению $K_U = \Delta U_{вых} / \Delta U_{вх}$;
- коэффициент усиления по мощности $K_P = K_I \cdot K_U$.

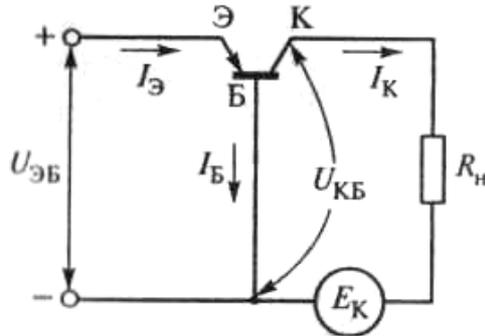


Рис. 1.9. Схема включения транзистора с общей базой

Величина входного сопротивления определяется как отношение изменения входного напряжения к изменению входного тока: $R_{вх} = \Delta U_{вх} / \Delta I_{вх}$. Входное сопротивление любого усилителя приводит к искажению входного сигнала. Любой реальный источник сигнала обладает некоторым внутренним сопротивлением и при подключении его к усилителю образуется делитель напряжения, состоящий из внутреннего сопротивления источника и входного сопротивления усилителя. Поэтому чем выше входное сопротивление усилителя, тем большая часть сигнала будет выделяться на этом сопротивлении и усиливаться, и тем меньшая его часть будет падать на внутреннем сопротивлении самого источника.

Так как коэффициент передачи тока эмиттера определяется как $\alpha = I_{к} / I_{э}$, то с учетом того, что для схемы с ОБ ток эмиттера является входным током, а ток коллектора – выходным, коэффициент усиления по току будет равен:

$$K_{IB} = \Delta I_{вых} / \Delta I_{вх} = \Delta I_{к} / \Delta I_{э} = \alpha = 0,95 \dots 0,99.$$

(Индекс «Б» в обозначении K_{IB} показывает, что коэффициент характеризует работу схемы с ОБ).

Так как входным напряжением является прямое для эмиттерного перехода напряжение $U_{эб}$, а входным током – ток эмиттера, то входное сопротивление определится как

$$R_{вхБ} = \Delta U_{вх} / \Delta I_{вх} = \Delta U_{эб} / \Delta I_{э},$$

и составляет обычно единицы – десятки Ом. Очевидно, что чем мощнее транзистор, тем больше будет ток эмиттера и тем меньше его входное сопротивление.

Коэффициент усиления по напряжению в схеме с ОБ равен:

$$K_{УБ} = \frac{\Delta U_{вых}}{\Delta U_{вх}} = \frac{\Delta U_{вых} R_H}{\Delta I_{вх} R_{вхБ}} = \frac{R_H}{R_{вхБ}},$$

т. е. определяется соотношением сопротивлений нагрузки и входного. Таким образом, коэффициент $K_{УБ}$ может достигать 1000.

Коэффициент усиления по мощности определяется как произведение коэффициентов усиления по току и напряжению:

$$K_{РБ} = K_{ИБ} K_{УБ} = \alpha \frac{R_H}{R_{вхБ}},$$

таким образом, он тоже определяется соотношением сопротивлений. Так как коэффициент усиления схемы с ОБ по току \hat{E}_{IA} оказывается меньше единицы, она применения не нашла.

Схема с общим эмиттером

Схема с общим эмиттером (ОЭ) представлена на рис. 1.10. Транзистор *NPN* в этой схеме работает так же, как и в схеме с ОБ. Заметим лишь, что общепринятое направление токов (от $+E_K$ – источника напряжения), обозначенное на рис. 1.10, а, противоположно направлению движения электронов. Характерным признаком схемы с ОЭ является то, что нагрузка располагается в коллекторной цепи (рис. 1.10, б).

Так же как и для схемы с ОБ, входным сигналом в этой схеме является напряжение между базой и эмиттером, а выходными величинами – коллекторный ток I_K и напряжение на нагрузке $U_{вых} = I_K R_H$. Транзистор в схеме с ОЭ характеризуется коэффициентом передачи тока

$$\beta = \Delta I_K / \Delta I_{\bar{\sigma}},$$

имеющим значения $\beta = 10 \dots 100$, который связан с коэффициентом α для схемы с ОБ соотношением:

$$\beta = \frac{\alpha}{1 - \alpha}.$$

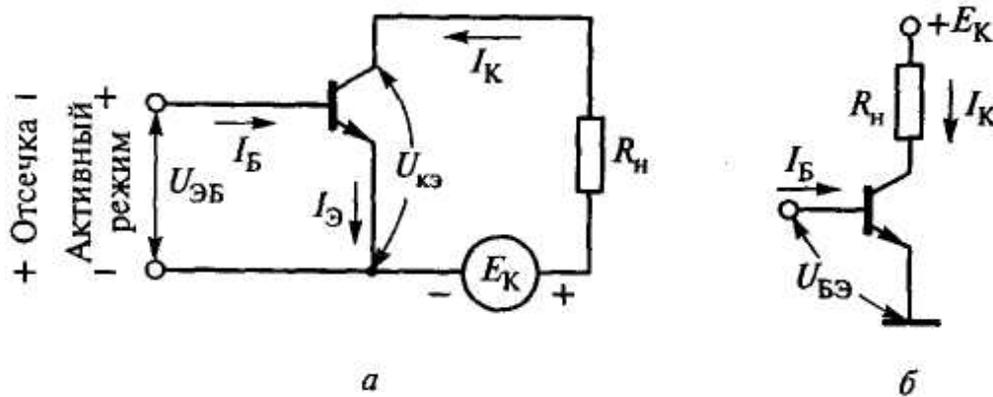


Рис. 1.10. Схема включения транзистора с общим эмиттером (а); типовое изображение в схемах (б)

Оценим значения коэффициентов усиления схемы с ОЭ (их обозначают индексом «Э»).

Выходным током, как и в схеме с ОБ, является ток I_K , протекающий по нагрузке, а входным током (в отличие от схемы с ОБ) – ток базы $I_{\bar{\sigma}}$, и коэффициент усиления по току схемы с ОЭ равен

$$K_{I_{\bar{\sigma}}} = \frac{\Delta I_{\text{вых}}}{\Delta I_{\text{вх}}} = \frac{\Delta I_K}{\Delta I_{\bar{\sigma}}} = \beta.$$

При $\alpha = 0,98$ $K_{I_{\bar{\sigma}}} = 0,98 / (1 - 0,98) \approx 50$, т. е. несколько десяткам, что многократно превосходит аналогичный коэффициент у схемы с ОБ.

Коэффициент усиления по напряжению в схеме с ОЭ соизмерим с таким же коэффициентом у схемы с ОБ:

$$K_{U_{\bar{\sigma}}} = \frac{\Delta U_{\text{вых}}}{\Delta U_{\text{вх}}} = \frac{\Delta I_K R_H}{\Delta I_{\bar{\sigma}} R_{\text{вх}}} = \beta \frac{R_H}{R_{\text{вх}}}.$$

По коэффициенту усиления по мощности схема с ОЭ за счет значительно большего коэффициента усиления по току также многократно превосходит схему с ОБ:

$$K_{PЭ} = K_{UЭ} K_{IЭ} = \beta^2 \frac{R_H}{R_{вх}}$$

и зависит от коэффициента передачи тока β и отношения сопротивления нагрузки к входному сопротивлению.

Входное сопротивление в схеме с ОЭ также значительно выше, чем в схеме с ОБ, так как в схеме с ОЭ входным током является ток базы, а в схеме с ОБ – во много раз больший ток эмиттера:

$$R_{вх} = \frac{\Delta U_{бэ}}{\Delta I_{б}}.$$

Величина входного сопротивления в схеме с ОЭ составляет сотни Ом. Благодаря отмеченным свойствам схема с ОЭ нашла очень широкое применение.

Входные и выходные характеристики схемы с ОЭ

Работу схемы обычно описывают с помощью входных и выходных характеристик транзистора в той или иной схеме включения. Для схемы с ОЭ входная характеристика – это зависимость входного тока от напряжения на входе схемы, т. е. $I_{б} = f(U_{бэ})$ при фиксированных значениях напряжения коллектор-эмиттер ($U_{кэ} = const$).

Выходные характеристики – это зависимости выходного тока, т. е. тока коллектора, от падения напряжения между коллектором и эмиттером транзистора $I_{к} = f(U_{бэ})$ при токе базы ($I_{б} = const$).

Входная характеристика по существу повторяет вид характеристики диода при подаче прямого напряжения (рис. 1.11, б). С ростом напряжения $U_{бэ}$ входная характеристика будет незначительно смещаться вправо.

Вид выходных характеристик (рис. 1.11, а) резко различен в области малых (участок ОА) и относительно больших значений $U_{кэ}$. Напомним, что для нормальной работы транзистора необходимо, чтобы на переход база-эмиттер подавалось прямое напряжение, а на переход база-коллектор – обратное. Поэтому, пока

$|U_{кэ}| < U_{бэ}$, напряжение на коллекторном переходе оказывается прямым, что резко уменьшает ток I_K . При $|U_{кэ}| > U_{бэ}$ напряжение на коллекторном переходе $U_{бк} = U_{кэ} - U_{бэ}$ становится обратным и, следовательно, мало влияет на величину коллекторного тока, который определяется в основном током эмиттера. При таком напряжении все носители, инжектированные эмиттером в базу и прошедшие через область базы, устремляются к внешнему источнику.

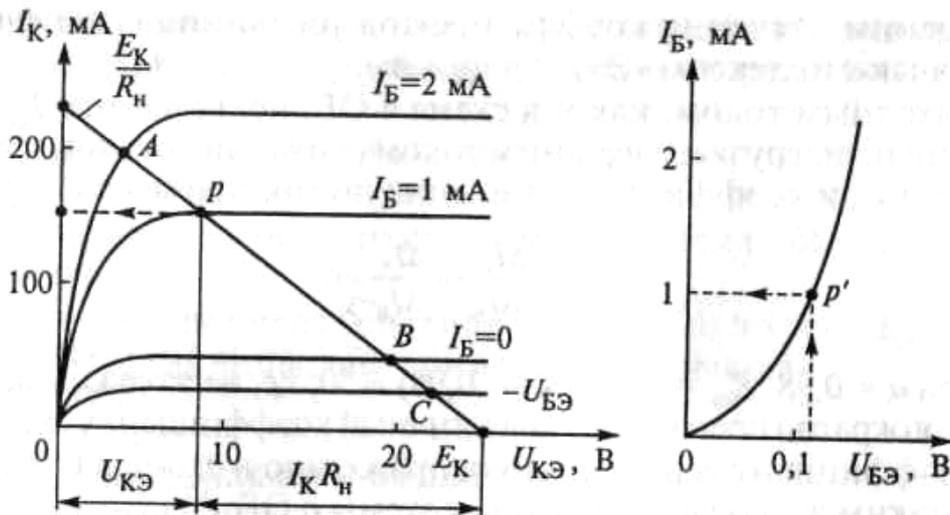


Рис. 1.11. Выходные (а) и входная (б) характеристики транзистора в схеме с общим эмиттером

При напряжении $U_{бэ} < 0$ эмиттер носителей не инжектирует и ток базы $I_б = 0$, однако в коллекторной цепи протекает ток $I_{к0}$ (самая нижняя выходная характеристика). Этот ток соответствует обратному току I_0 обычного p - n -перехода.

При работе транзистора изменяется его режим. Действительно, чем больше ток, протекающий через транзистор, тем больше падение напряжения на нагрузке, а, следовательно, тем меньшее напряжение будет падать на самом транзисторе. Характеристики, представленные на рис. 1.11, а, б описывают лишь *статический режим* работы схемы. Для оценки динамики и влияния нагрузки на работу схемы используют графоаналитический метод расчета на основе входных и выходных характеристик. Рассмотрим этот метод на примере входных и выходных характеристик схемы с ОЭ. Проведем прямую через точку E_K ,

отложенную на оси абсцисс, и точку E_K / R_H , отложенную на оси ординат выходных характеристик транзистора. Полученная прямая называется *нагрузочной*. Точка E_K / R_H этой прямой соответствует такому току, который мог бы течь через нагрузку, если транзистор замкнуть накоротко. Точка E_K соответствует другому крайнему случаю – цепь разомкнута, ток через нагрузку равен нулю, а напряжение $U_{кэ}$ равно E_K . Точка p пересечения нагрузочной прямой со статической выходной характеристикой, соответствующей входному току $I_{б}$, определит рабочий режим схемы, т. е. ток в нагрузке I_K , падение напряжения на ней $U_H = I_K R_H$ и падение напряжения $U_{кэ}$ на самом транзисторе.

На рис. 1.11, а точка p соответствует подаче в транзистор тока базы $I_{б} = 1$ мА. Нетрудно видеть, что подача тока базы $I_{б} = 2$ мА приводит к смещению рабочей точки в точку А и перераспределению напряжений между нагрузкой и транзистором.

В заключение отметим, что режим, соответствующий точке А, называют *режимом насыщения* (при заданных значениях R_H и E_K ток I_K в точке А достигает наибольшего возможного значения). Режим, соответствующий точке В (входной сигнал равен нулю), а также точке С (входной сигнал отрицателен и запирает транзистор), называют *режимом отсечки*. Все промежуточные состояния транзистора с нагрузкой между точками А и В относятся к *активному режиму* его работы.

Схема с общим коллектором

В схеме с общим коллектором (ОК) нагрузка R_f включена не в цепь коллектора, а в цепь эмиттера. Входным в этой схеме является напряжение между базой и корпусом, а выходным – между эмиттером и корпусом (рис. 1.12).

В отличие от схем с ОБ и ОЭ, в которых потенциал эмиттера был привязан к корпусу, в схеме с ОК потенциал эмиттера привязан к напряжению на нагрузке. Чтобы транзистор мог работать в активном режиме, необходимо, чтобы входное напря-

жение в этой схеме было выше напряжения на нагрузке на величину напряжения на $U_{бэ}$.

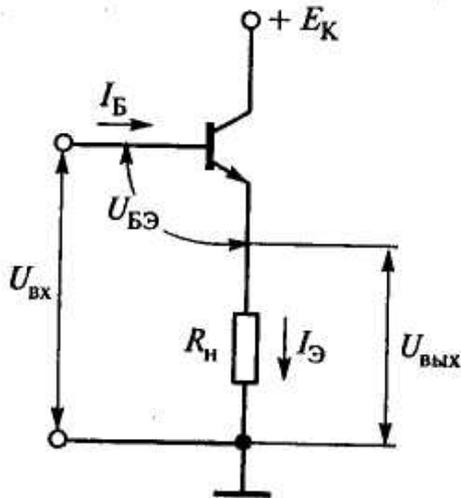


Рис. 1.12. Схема включения транзистора с общим коллектором

В связи с этим значения входных напряжений в схеме с ОК оказываются в сотни раз больше, чем в схемах с ОБ и ОЭ. Другой особенностью схемы с ОК является отсутствие усиления по напряжению. Как видно из схемы, $U_{вых}$ отличается от $U_{вх}$ на падение напряжения $U_{бэ}$, которое при открытом транзисторе составляет доли вольт. Если входное напряжение увеличится на небольшую величину $\Delta U_{вх}$, то в первый момент произойдет увеличение управляющего

напряжения $U_{бэ}$, что приведет к увеличению тока, текущего через транзистор. Но с ростом тока увеличится и напряжение на нагрузке, а это приведет к уменьшению управляющего напряжения $U_{бэ} = U_{вх} - U_{вых}$. Изменение входного напряжения $\Delta U_{вх}$ будет скомпенсировано аналогичным изменением выходного напряжения. Получается, что выходное напряжение будет в точности отслеживать все изменения входного. Поэтому схема с ОК получила название «эмиттерный повторитель». Коэффициент усиления по напряжению схемы с ОК $K_{UK} = 1$.

Оценим усилительные свойства схемы. Входным током по-прежнему является ток базы I_b . Поэтому коэффициент усиления по току с учетом того, что $\beta = \Delta I_k / \Delta I_b$, равен:

$$K_{IK} = \frac{\Delta I_{э}}{\Delta I_b} = \frac{\Delta I_k + \Delta I_b}{\Delta I_b} = \frac{\Delta I_k}{\Delta I_b} + 1 = \beta + 1,$$

т. е. примерно такой же, как и в схеме с ОЭ.

Оценим величину входного сопротивления схемы с ОК. Входное напряжение для схемы складывается из небольшого падения напряжения на база-эмиттерном переходе и падения на-

пряжения на нагрузке, а входным током является ток базы. Поэтому

$$R_{ex} = \frac{\Delta U_{ex}}{\Delta I_{ex}} = \frac{\Delta U_{\bar{\sigma}\bar{\sigma}} + \Delta I_{\bar{\sigma}} R_H}{\Delta I_{\bar{\sigma}}}.$$

Поскольку напряжение $U_{\bar{\sigma}\bar{\sigma}}$ значительно меньше напряжения на нагрузке, им можно пренебречь. Тогда, учитывая взаимосвязь между током эмиттера и током базы $I_{\bar{\sigma}} \approx \beta I_{\bar{\sigma}}$, величина входного сопротивления запишется как

$$R_{ex} \approx \frac{\beta \Delta I_{\bar{\sigma}} R_H}{\Delta I_{\bar{\sigma}}} \approx \beta R_H.$$

Таким образом, входное сопротивление схемы с ОК многократно превосходит входное сопротивление схем с ОЭ и ОБ и составляет десятки килоом.

Благодаря отмеченным свойствам эмиттерный повторитель используют в качестве выходного каскада устройств для усиления сигнала по мощности, когда усиление его по напряжению уже достигнуто предыдущими каскадами. Схема с ОК обеспечивает усиление по мощности

$$K_{PK} = K_{UK} K_{IK} \approx (\beta + 1)1 \approx \beta,$$

т. е. в десятки раз.

Технология изготовления биполярных транзисторов

При изготовлении биполярных транзисторов используют различные технологии выполнения p - n -переходов. Вот как, например, может быть изготовлен транзистор *методом сплавления* (рис. 1.13, а). Базой транзистора служит пластинка германия (или кремния) n -типа, на которую с двух сторон наплавляют капли акцепторной примеси, например индия. В приграничных слоях между германием и индием образуются p -области, представляющие эмиттер и коллектор, расстояние между которыми (толщина базы) должно быть очень маленьким (не больше нескольких микрометров). Кроме того, концентрация атомов примеси в области базы должна быть во много раз ниже, чем в области эмиттера. Это условие очень важно для работы транзистора.

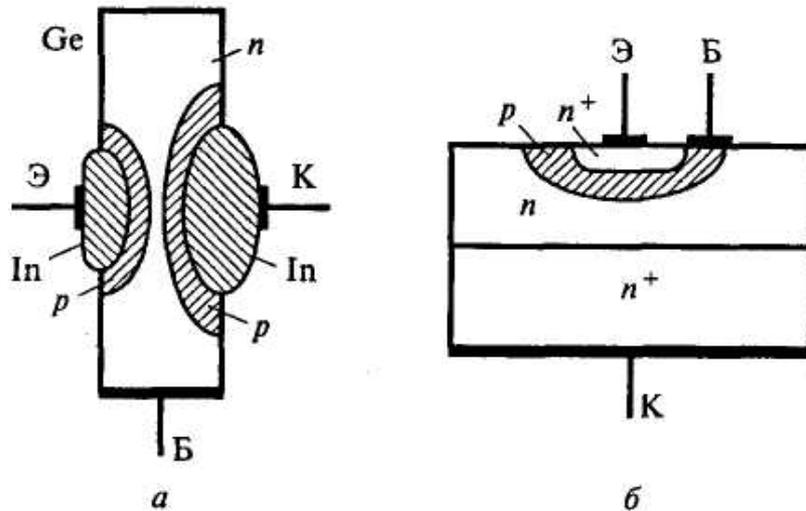


Рис. 1.13. Устройство биполярного транзистора:
а – сплавногo; б – планарно-диффузионного

Более совершенным является *диффузионный метод* изготовления транзисторов, при котором в пластинке кремния n -типа (рис. 1.13, б) с помощью фотолитографии вытравливают окна и подвергают ее воздействию борной кислоты. Бор диффундирует в кремний на глубину нескольких микрометров, создавая в окне слой p -типа – базу будущей транзисторной структуры. Затем подобным же образом с помощью пятиокси фосфора производят диффузию донорной примеси, образуя во внутренней части окна эмиттерную область проводимости n^+ -типа с повышенной концентрацией примеси.

Коллектором в такой n - p - n -структуре служит исходная пластинка кремния n -типа, а ее нижний слой с повышенной концентрацией доноров (n^+) обеспечивает пониженное электрическое сопротивление коллектора, что важно для снижения нагрева транзистора протекающим через него током, особенно у мощных транзисторов.

Транзистор является основным элементом в интегральных микросхемах. Даже диоды, если они нужны в соответствии с электрической схемой, выполняют на основе транзисторов (используют либо база-эмиттерный переход, либо база-коллекторный, либо оба перехода вместе). Особенности технологии выполнения транзисторов в интегральной схемотехнике будут рассмотрены в разделе «Основы микроэлектроники».

1.4. Полевые транзисторы

Полевой транзистор – это полупроводниковый прибор, имеющий три электрода: исток, сток и затвор. Между истоком и стоком в кристалле полупроводника, из которого выполнен полевой транзистор, расположен канал, через который течет ток транзистора. Канал выполняется из полупроводника одного типа – n или p . Управление током, текущим через канал, осуществляется путем изменения проводимости канала, которая зависит от напряжения между затвором и истоком. В отличие от биполярных транзисторов, в которых ток транзистора от эмиттера к коллектору течет последовательно через два p - n -перехода, в полевых транзисторах ток течет через канал, который образуется в полупроводнике одного типа проводимости, и через p - n -переходы не течет. Так как направление тока в полевом транзисторе – от истока – через канал – к стоку, а управление током осуществляется напряжением между затвором и истоком, то исток соответствует эмиттеру биполярного транзистора, сток – коллектору, а затвор – базе.

Изменение проводимости канала может осуществляться двумя способами. В зависимости от этого полевые транзисторы делятся на два основных вида: транзисторы с управляющим p - n -переходом и транзисторы с изолированным затвором.

Полевые транзисторы с управляющим p - n -переходом

В полевых транзисторах с управляющим p - n -переходом управление током транзистора достигается путем изменения сечения канала за счет изменения области, занимаемой этим переходом. Управляющий p - n -переход образуется между каналом и затвором, которые выполняются из полупроводников противоположных типов проводимости. Так, если канал образован полупроводником n -типа (рис. 1.14), то затвор – полупроводником p -типа. Напряжение между затвором и истоком всегда подается обратной полярности, т. е. запирающей p - n -переход. Напомним, что при подаче напряжения обратной полярности область, занимаемая p - n -переходом, расширяется. При этом расширяется и область, обедненная носителями заряда, а значит, сужается область

канала, через которую может течь ток. Причем чем больше значение запирающего напряжения, тем шире область, занимаемая p - n -переходом, и тем меньше сечение и проводимость канала. Условные обозначения транзисторов с разными каналами показаны на рис. 1.14, б, в.

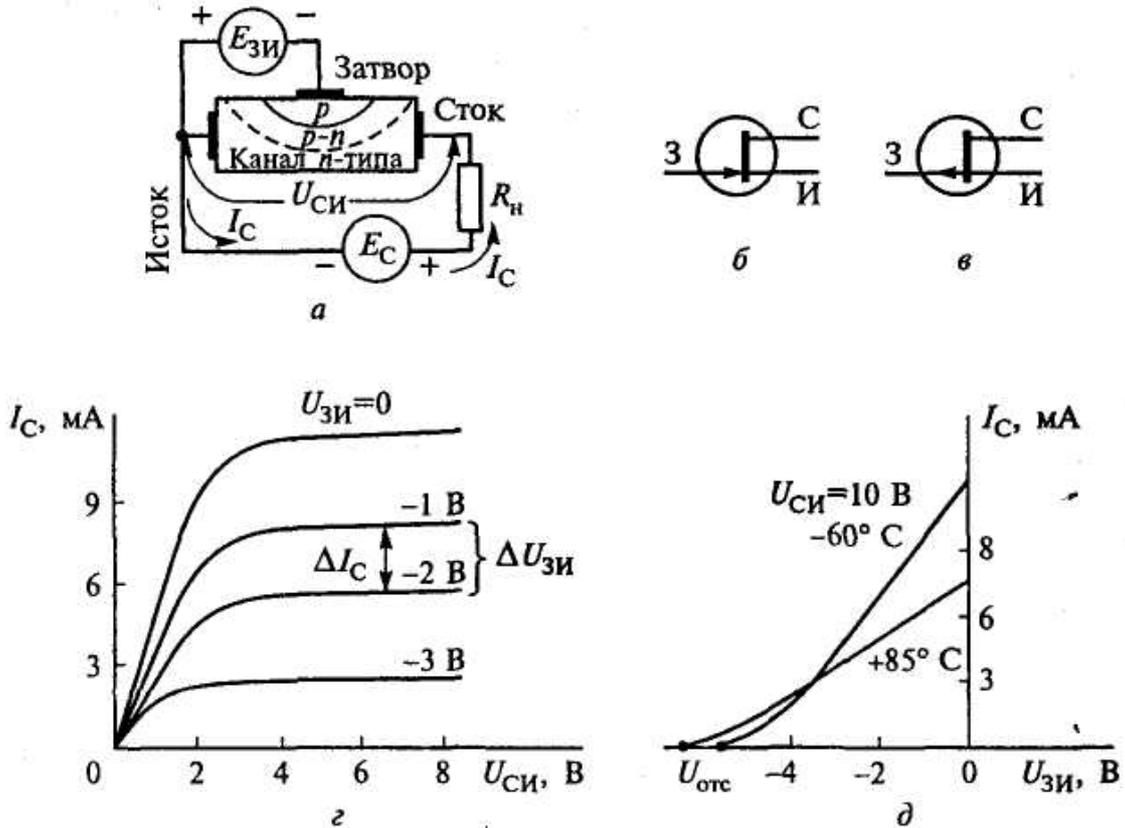


Рис. 1.14. Полевые транзисторы с управляющим p - n -переходом (а); условное обозначение транзисторов с N -каналом (б) и P -каналом (в); выходные характеристики (г); стокзатворные (передаточные) характеристики (д)

Так же как и для биполярных транзисторов, для описания работы полевых транзисторов используют выходные характеристики. Выходная характеристика полевого транзистора – это зависимость тока стока $I_{\bar{n}}$ от напряжения между стоком и истоком при фиксированном напряжении между затвором и истоком. Выходные характеристики полевого транзистора с управляющим p - n -переходом показаны на рис. 1.14, г. Как видно, они очень похожи на выходные характеристики биполярного транзистора.

В отличие от биполярного, работа полевого транзистора может также описываться непосредственной зависимостью выходного параметра – тока стока от входного – управляющего напряжения между затвором и истоком. Эти характеристики называются *передаточными* или *стокзатворными* (рис. 1.14, д). В зависимости от температуры эти характеристики несколько изменяются. Напряжение $U_{зи}$, при котором канал полностью перекрывается ($I_c = 0$), называется напряжением *отсечки* $U_{отс}$. Управляющее действие затвора характеризуют крутизной, которая может быть определена по выходным характеристикам (рис. 1.15, г):

$$S = \Delta I_c / \Delta U_{зи} \text{ при } U_{си} = \text{const.}$$

Так как управляющий *p-n*-переход всегда заперт, у полевых транзисторов практически отсутствует входной ток. Благодаря этому они имеют очень высокое входное сопротивление и практически не потребляют мощности от источника управляющего сигнала. Это свойство относится не только к транзисторам с управляющим *p-n*-переходом, но и ко всем полевым транзисторам, что выгодно отличает их от биполярных.

Полевые транзисторы с изолированным затвором

Если в полевых транзисторах с управляющим *p-n*-переходом затвор имеет электрический контакт с каналом, то в полевых транзисторах с изолированным затвором такой контакт отсутствует. В этих транзисторах (рис. 1.15, а) затвор представляет собой тонкую пленку металла, изолированного от полупроводника. В зависимости от вида изоляции различают МДП- и МОП-транзисторы. Аббревиатура «МДП» расшифровывается как «металл-диэлектрик-полупроводник», а «МОП» – как «металл-оксид-полупроводник». В последнем случае под оксидом понимается оксид кремния, который является высококачественным диэлектриком.

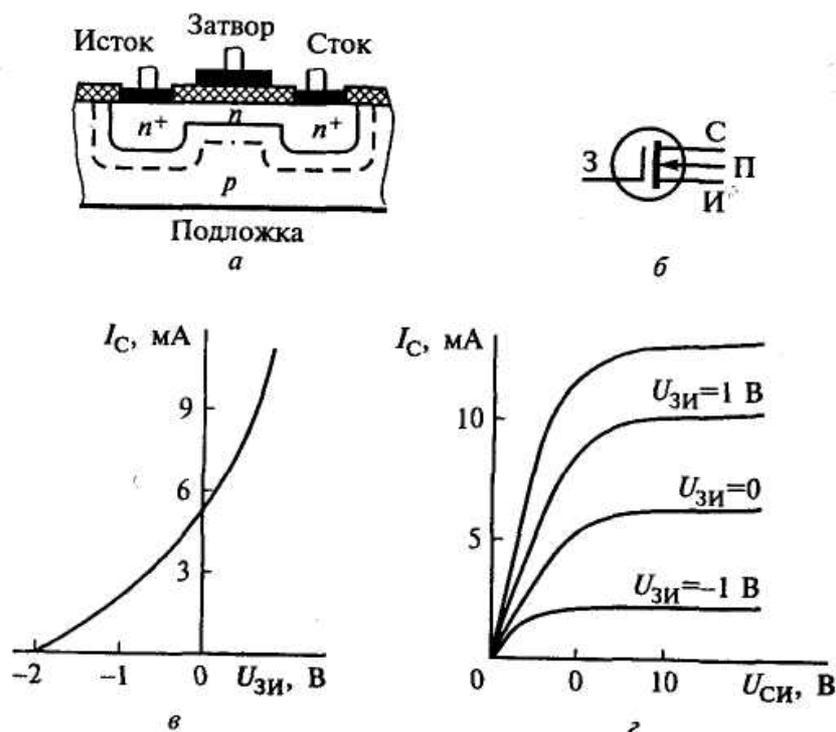


Рис. 1.15. Полевой транзистор с изолированным затвором и встроенным каналом (а); его условное обозначение (б); передаточная (в) и выходные (г) характеристики

Исток и сток формируют в виде сильнолегированных областей полупроводника. За счет этого области истока и стока имеют высокую концентрацию носителей, что отмечено на рисунке знаком «+». Как МДП-, так и МОП-транзисторы могут быть выполнены с каналом p - и n -типов. Канал в этой группе транзисторов может быть *встроенным* (т. е. созданным при изготовлении) и *индуцированным* (т. е. наводящимся под влиянием напряжения, приложенного к затвору).

Полевой транзистор с встроенным каналом

На рис. 1.15, а изображен МДП-транзистор с встроенным каналом n -типа (тонким слоем полупроводника n -типа), соединяющим исток и сток (n^+ -области). Эти области образованы в подложке – полупроводнике p -типа. Строго говоря, в МДП- и МОП-транзисторах не три, а четыре электрода, включая подложку. Однако часто подложку электрически соединяют с истоком (или стоком), образуя три вывода.

В зависимости от полярности напряжения $U_{зи}$, приложенного к затвору относительно истока, в канале может изменяться концентрация основных носителей (в рассматриваемом случае – электронов). При отрицательном напряжении на затворе $U_{зи}$ электроны выталкиваются из области канала в области n^+ , канал обедняется носителями и ток I_c снижается. Положительное напряжение на затворе втягивает электроны из областей n^+ в канал и ток I_c через канал возрастает. Таким образом, в отличие от полевого транзистора p - n -переходом в этом полевом транзисторе управляющее напряжение может быть как отрицательным, так и положительным, что отражено на его передаточной (рис. 1.15, в) и выходных (рис. 1.15, г) характеристиках.

Полевой транзистор с индуцированным каналом

Этот вид транзистора отличается от предыдущего тем, что при отсутствии напряжения на затворе канал отсутствует (рис. 1.16, а), так как n -области истока и стока образуют с p -подложкой два p - n -перехода, включенные навстречу друг другу, и, значит, при любой полярности напряжения $U_{си}$ один из переходов заперт.

Если же на затвор подать напряжение больше порогового $U_{зи} > U_{зи\text{пор}}$, то созданное им электрическое поле вытягивает электроны из n^+ -областей (и в какой-то мере из подложки), образуя тонкий слой n -типа в приповерхностной области p -подложки (рис. 1.16, б). Этот слой соединяет исток и сток, являясь каналом n -типа. От подложки канал изолирован возникшим обедненным слоем.

Таким образом, полевые транзисторы с индуцированным n -каналом (N -МОП-транзисторы), в отличие от рассмотренных ранее полевых транзисторов, управляются только положительным сигналом $U_{зи}$ (рис. 1.16, г). Значение порогового напряжения у них $0,2 \dots 0,1$ В.

Значительно больше пороговое напряжение у P -МОП-транзистора, принцип работы которого аналогичен N -МОП-транзистору. Но в связи с тем, что носителями в нем служат дыр-

ки, а не электроны, полярность всех напряжений у этого транзистора противоположна *N*-МОП-транзистору. Значение порогового напряжения этого типа транзисторов составляет 2...4 В.

Как и биполярные, полевые транзисторы можно включать по схеме с общим затвором (ОЗ), общим истоком (ОИ) и общим стоком (ОС). Как правило, используют схему с ОИ, так как она, подобно схеме с ОЭ биполярных транзисторов, позволяет получить значительные коэффициенты усиления по току, напряжению и мощности одновременно.

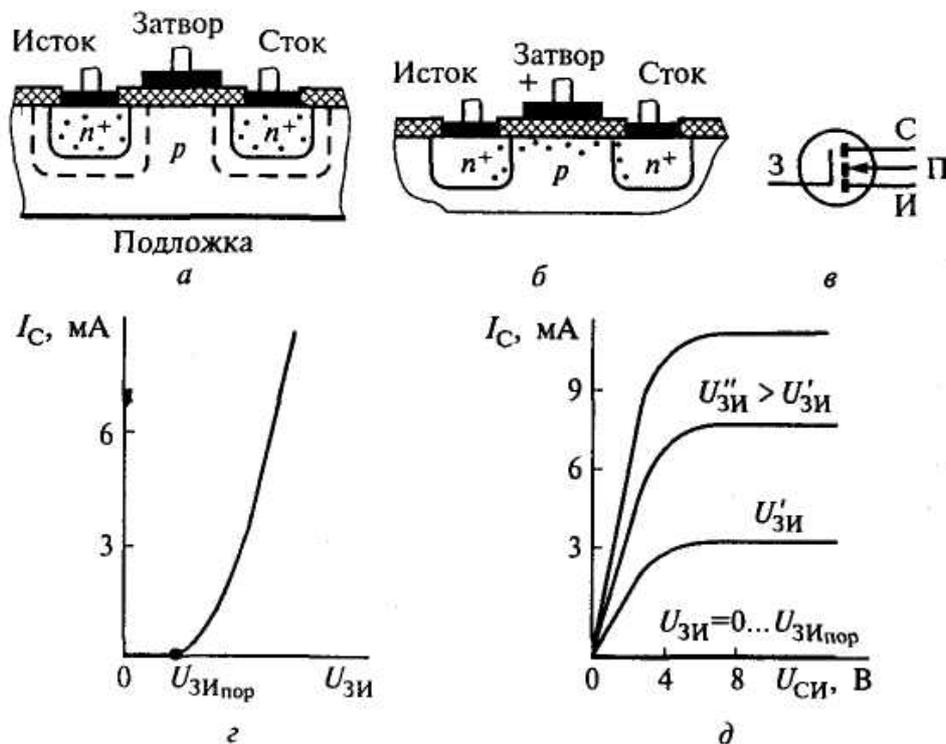


Рис. 1.16. Полевой транзистор с индуцированным каналом в исходном состоянии (а) и при приложенном напряжении на затворе (б); его условное обозначение (в); передаточная (г) и выходные (д) характеристики

Преимущества полевых транзисторов

К преимуществам полевых транзисторов относятся:

- 1) высокое входное сопротивление в схеме с ОИ;
- 2) малый уровень собственных шумов, так как перенос тока осуществляют только основные для канала носители и, следовательно, нет рекомбинационного шума;
- 3) высокая устойчивость против температурных и радиоак-

тивных воздействий;

4) высокая плотность расположения элементов при изготовлении интегральных схем.

Отметим также интересную особенность полевых транзисторов: в принципе исток и сток в транзисторах равноправны, т. е. в зависимости от приложенной полярности напряжения исток и сток могут меняться местами. На этом свойстве основано использование полевых транзисторов в качестве электронных ключей вместо обычных контактных переключателей.

Полевые транзисторы широко используются в усилителях, генераторах и другой радиоэлектронной аппаратуре, а МОП-транзисторы являются основой для разработки всех современных средств вычислительной техники, включая микропроцессоры, микроконтроллеры, полупроводниковую память.

Сравнивая условные обозначения транзисторов (см. рис. 1.7, б; 1.8, б; 1.14, б, в; 1.15, б; 1.16, в), подчеркнем, что стрелка в них всегда направлена от p -области к n -области, что позволяет легко установить, например, тип канала полевого транзистора.

1.5. Тиристоры

Тиристоры – это полупроводниковые приборы с тремя или более p - n -переходами, которые имеют два устойчивых состояния и применяются как мощные электронные ключи.

Диодные тиристоры (динисторы) имеют два вывода от крайних чередующихся p - и n -областей (рис. 1.17, а).

Вывод, соединенный с крайней p -областью, называется *анодом*, а с крайней n -областью *катодом*. Внешнее напряжение U является прямым по отношению к переходам P_1 и P_3 и обратным для перехода P_2 , поэтому переходы P_1 и P_3 открыты (подобно открытым диодам), а переход P_2 заперт. В результате напряжение U почти целиком приложено к P_2 и через тиристор протекает небольшой ток, являющийся обратным током I_0 p - n -перехода.

С увеличением напряжения ток через тиристор несколько возрастает (участок ОВ характеристики на рис. 1.17, в), а при достижении напряжением, приложенным между анодом и катодом,

дом, значения $U_{вкл}$, ток лавинообразно увеличивается, ограничиваясь только сопротивлением нагрузки. Поясним этот процесс.

Тиристор можно представить как два биполярных транзистора VT1 и VT2 (рис. 1.17, б). Небольшое приращение тока $\Delta I_{3I} = \Delta I$ вызывает (как и в обычном транзисторе) приращение тока коллектора $\Delta I_{к1}$, который, поступая в базу транзистора VT2, вызывает приращение его коллекторного тока:

$$\Delta I_{к2} = \Delta I_{б2} \beta_2 = \Delta I_{к1} \beta_2,$$

где β_2 – коэффициент передачи тока VT2. Но ток коллектора второго транзистора, как показано по схеме, является базовым для первого транзистора ($\Delta I_{к2} = \Delta I_{б1}$), поэтому ток $I_{к1}$, в свою очередь, увеличивается:

$$\Delta I_{к1} = \Delta I_{б1} \beta_1 = \Delta I_{к2} \beta_1 = \Delta I_{к1} \beta_2 \beta_1 \text{ и т. д.}$$

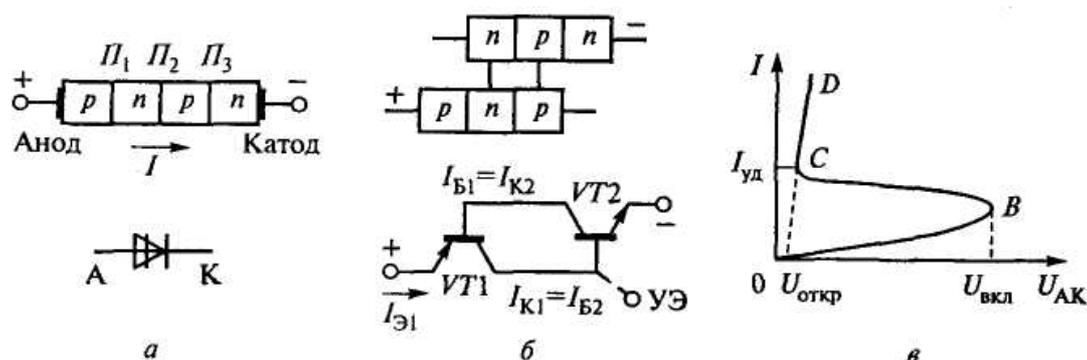


Рис. 1.17. Тиристор диодный и его условное обозначение (а); эквивалентная схема (б) и вольтамперная характеристика (в)

Этот процесс соответствует участку BC вольтамперной характеристики с отрицательным сопротивлением и переводит тиристор в открытое состояние, когда он ведет себя как диод в прямом направлении.

Чтобы запереть (погасить) тиристор, необходимо каким-либо образом уменьшить ток I , протекающий через него, до значения, меньшего удерживающего $I_{уд}$. Если напряжение U , питающее схему, переменное, то тиристор запирается в отрицательный полупериод, когда ток I достигает нуля, если же оно постоянное, то для запираения тиристора применяют так называемые *схемы гашения*.

Перевод тиристора из запертого состояния в открытое можно вызвать не только повышением анодного напряжения, но и кратковременным увеличением тока базы в одном из транзисторов его эквивалентной схемы. Для этого от одной из баз делают вывод *управляющий электрод* (УЭ) (рис. 1.18, а). Подавая импульс тока управления I_y , можно вызвать лавинообразное увеличение тока при $U < U_{вкл}$ (рис. 1.18, в). Такие тиристоры называют *триодными* (управляемыми) тиристорами.

Основные параметры тиристоров:

- наибольший прямой ток – до 2000 А;
- допустимое обратное напряжение – от 100 до 2400 В;
- допустимая частота переключений – до 2000 Гц.

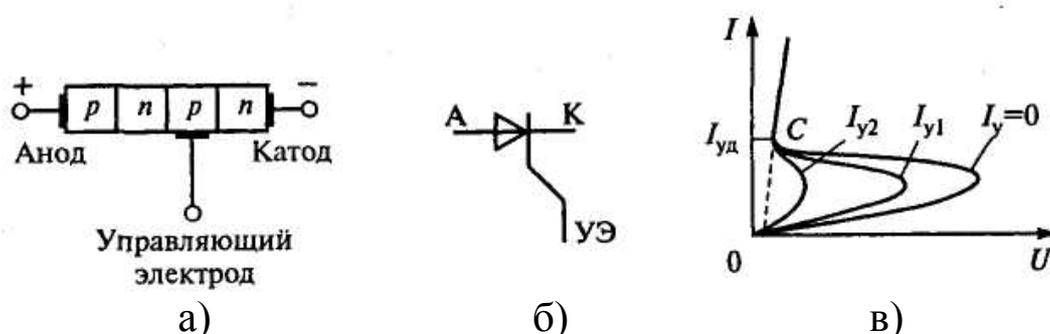


Рис. 1.18. Триодный (управляемый) тиристор: а – структура; б – условное обозначение; в – вольтамперные характеристики

Тиристоры нашли свое применение в силовой электронике и электротехнике – там, где требуется формирование мощных питающих напряжений постоянного или переменного тока, питающих напряжений с регулируемой частотой, специальной формы. В частности, на основе тиристоров разрабатываются устройства регулирования частотой вращения электродвигателей, в том числе в приводах станков.

1.6. Основы микроэлектроники

Микроэлектроника – это направление электроники, позволяющее с помощью комплекса технологических, конструктивных и схемотехнических средств создавать малогабаритные, высоконадежные и экономичные электронные устройства.

Микроэлектроника основана на применении *интегральных микросхем* (ИМС), в которых элементы нераздельно связаны между собой и представляют единое целое. ИМС изготавливают на основе кристалла полупроводника, в качестве которого чаще всего используют кремний. В кристалле кремния создаются *p-n*-переходы, образующие как активные, так и пассивные элементы электрической схемы. Элементы микросхемы связывают между собой электрически с помощью тонких металлических перемычек. Такой кристалл называют ЧИП (от англ. Chip – кристалл). Характеристикой сложности ИМС является уровень интеграции, оцениваемый числом транзисторов, которые могут быть реализованы на кристалле.

В зависимости от уровня интеграции ИМС делят на несколько категорий:

- малые ИМС – до 10 элементов (МИС);
- средние ИМС – от 10 до 100 элементов (СИС);
- большие ИМС – от 100 до 10^5 элементов (БИС);
- сверхбольшие ИМС – 10^5 и более элементов (СБИС).

В качестве элементов в микросхемах чаще всего выступают транзисторы, что в особенности касается цифровых микросхем. Современные СБИС содержат несколько десятков миллионов транзисторов, причем степень интеграции постоянно повышается. Необходимо отметить, что четкой границы между БИС и СБИС не существует, и часто их объединяют в один класс БИС/СБИС. На сегодняшний день практическое использование находят все категории ИМС.

Кроме степени интеграции ИМС могут классифицироваться в зависимости от их функционального назначения на два больших класса: цифровые и аналоговые. Цифровые ИМС оперируют с входными напряжениями, дискретно меняющими свое значение, которое соответствует либо «1», либо «0». Аналоговые ИМС используются для преобразования непрерывно изменяющихся во времени сигналов.

Цифровые ИМС в зависимости от степени интеграции могут выполнять простейшие логические преобразования (МИС), образовывать целые узлы цифровых устройств, таких как малоразрядные регистры, счетчики, дешифраторы, сумматоры и т. п. (СИС). Цифровые БИС/СБИС способны выполнять функции уже

не отдельного узла, а целой системы. К ним относятся все микропроцессорные ИМС, микросхемы памяти, ИМС программируемой логики, ИМС, реализующие стратегию «Система в кристалле».

Аналоговые ИМС выполняют разнообразные функции: усиление сигналов переменного и постоянного токов, генерирование колебаний различной формы, обеспечение других ИМС стабилизированным напряжением питания, цифроаналоговое и аналогоцифровое преобразование сигналов, фильтрацию сигналов, их модуляцию и демодуляцию и т. п.

Технология полупроводниковых ИМС

Изготовление полупроводниковых ИМС осуществляют, используя два основных технологических процесса: *диффузию примесей*, создающих в полупроводнике область с типом проводимости, противоположным исходному, и *эпитаксиальное наращивание* слоя кремния на кремниевую подложку, имеющую противоположный тип проводимости.

Все элементы схемы формируются в так называемых *островках*, образованных в кристалле и изолированных между собой. Металлические полоски, необходимые для соединения элементов в электрическую схему, напыляют на поверхность пластины-кристалла. Для этого электроды всех элементов выводятся на поверхность пластины и размещаются в одной плоскости, в одном *плане*. Поэтому технология изготовления схем с помощью диффузии называется *планарно-диффузионной*, а с помощью эпитаксиального наращивания – *эпитаксиально-планарной*.

Исходным материалом для изготовления ИМС по планарно-диффузионной технологии является слабо легированная пластина кремния *p*-типа, на которую методом фотолитографии наносят защитный слой SiO_2 (рис. 1.19). Через окна в защитном слое производится диффузия примеси *n*-типа, в результате чего образуются островки, границы которых упираются снизу в защитный слой, что резко снижает возможность протекания токов утечки по поверхности. Между островком и подложкой образуется *p-n*-переход, к которому подключают напряжение таким образом, чтобы этот переход был заперт (т. е. минусом на *p*-подложке). В

результате островки становятся изолированными друг от друга.



Рис. 1.19. Изготовление островков по планарно-диффузионной технологии

Исходным материалом при эпитаксиально-планарной технологии служит пластина кремния n -типа со слоем SiO_2 (рис. 1.20, а), в которой вытравливают продольные и поперечные канавки (рис. 1.20, б). Полученную фигурную поверхность (в виде шахматной доски) снова окисляют, создавая изоляционный слой диоксида кремния (рис. 1.20, в). На этот слой эпитаксиально наращивают слой кремния собственной проводимости (рис. 1.20, г), а верхний слой кремния n -типа сошлифовывают.

Полученные таким образом островки (рис. 1.20, д) надежно изолированы друг от друга фигурным слоем диэлектрика и емкость между ними существенно меньше, чем в предыдущем случае. Однако такая технология ИМС сложнее и стоимость их изготовления выше.

В полученных тем или иным способом островках формируют как активные, так и пассивные элементы методом диффузионной технологии или эпитаксиальным наращиванием.

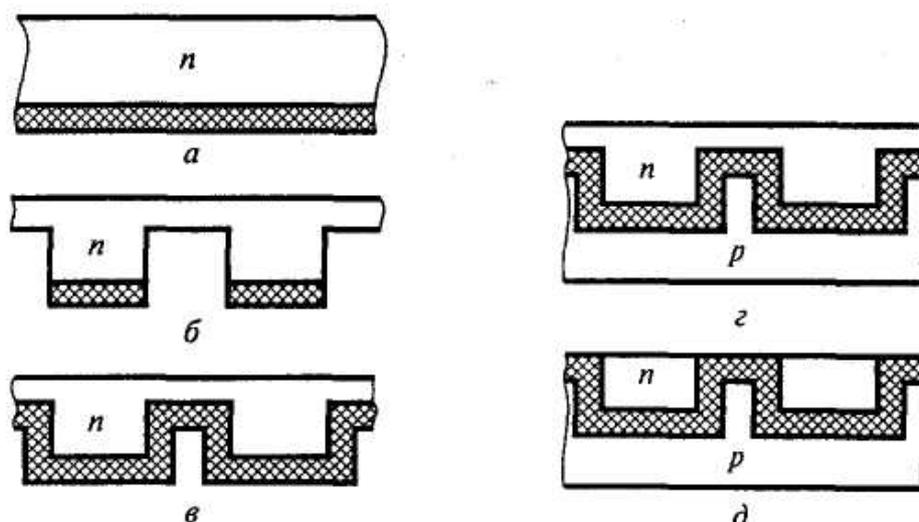


Рис. 1.20. Изготовление островков по эпитаксиально-планарной технологии

Компоненты ИМС

Транзисторы ИМС получают последовательной диффузией донорных и акцепторных примесей в островки, созданные тем или иным способом (рис. 1.21, а). Характерным для них является расположение выводов в одной плоскости.

Для осуществления логических операций созданы *многоэмиттерные транзисторы* (рис. 1.21, б, в), применение которых основано на их свойстве оставаться открытыми, если хотя бы к одному из эмиттеров приложено относительно базы прямое напряжение. Запирание транзисторов происходит тогда, когда на все эмиттеры поданы обратные напряжения.

Наряду с биполярными в ИМС широко применяют полевые МДП-транзисторы, особенно МОП-транзисторы с индуцированным каналом. В основе их изготовления, также как и биполярных, лежит планарная технология. Так, при изготовлении островков по планарно-диффузионной технологии практически получается готовая заготовка для МОП-транзистора. Каждый из двух соседних островков (рис. 1.19) может быть стоком или истоком этого транзистора. Поэтому для их изготовления требуется меньшее по сравнению с эпитаксиально-планарной технологией количество операций.

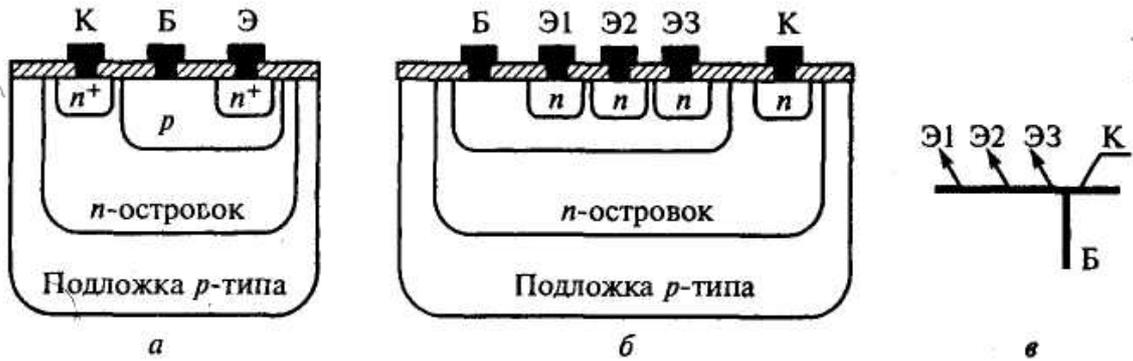


Рис.1.21. Транзисторы интегральных схем: а – биполярный транзистор; б – многоэмиттерный транзистор; в – условное обозначение многоэмиттерного транзистора

Диоды ИМС специально не изготавливают, а в качестве их используют транзисторы, включаемые по одной из схем (рис. 1.22) в зависимости от требований, предъявляемых к диоду.

Так, на рис. 1.22, а, б в качестве диода используется $p-n$ -переход база-эмиттер. Диод открыт при указанной на рисунке полярности приложенного напряжения и закрывается при противоположной полярности. Диоды, выполненные в соответствии с рис. 1.22, а, б, обеспечивают высокое быстродействие, но малый ток. Диоды в соответствии с рис. 1.22, в, г используют два параллельных $p-n$ -перехода и, соответственно, больший ток, но меньшее быстродействие. Диоды в соответствии с рис. 1.22, г, д имеют наибольшее допустимое обратное напряжение, подобно тому, как в биполярных транзисторах наибольшее напряжение может быть приложено к переходу база-коллектор.

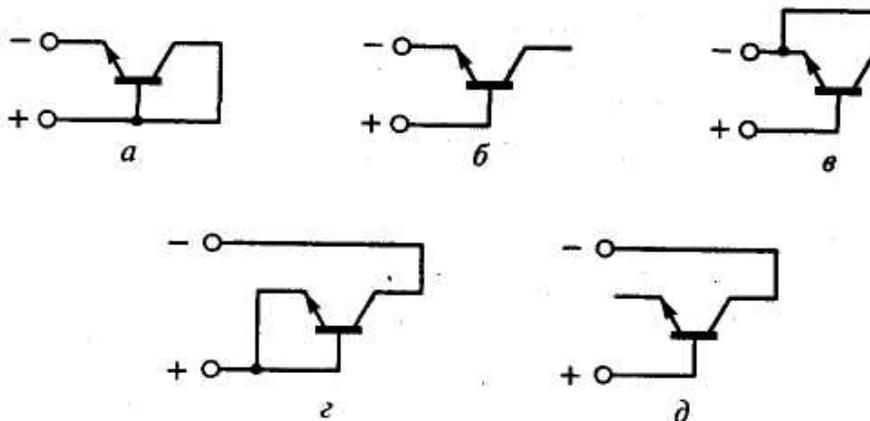


Рис.1.22. Варианты выполнения диодов на основе транзистора

Резисторы ИМС получают диффузией примесей в отведенные для них островки одновременно с созданием эмиттерных и базовых областей транзисторов. В процессе эмиттерной диффузии создаются резисторы с относительно низким сопротивлением (так как в эмиттерной области концентрация носителей велика), а в процессе базовой диффузии – с относительно высоким сопротивлением, потому что в базовой области концентрация носителей значительно меньше.

Значения диффузионных резисторов от 10 Ом до 50 кОм.

На рис. 1.23 изображен резистор, сформированный в процессе базовой диффузии.

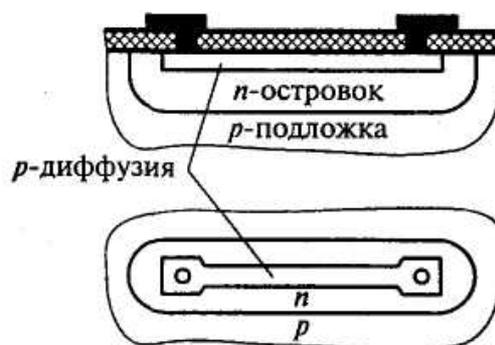


Рис. 1.23. Резистор ИМС

Конденсаторы ИМС (так же как и диоды) специально не изготавливают. Для их формирования, так же как и в варикапах, используется барьерная емкость $p-n$ -переходов, которые формируются в островках одновременно с формированием транзисторов. Возможны три варианта формирования конденсаторов. Наибольшую удельную емкость конденсатора обеспечивает использование перехода эмиттер-база (порядка 1500 пФ/мм^2), однако этот $p-n$ -переход обладает наименьшим среди всех пробивным напряжением (единицы вольт). Использование перехода коллектор-база позволяет получить конденсатор, удельная емкость которого в 5–6 раз меньше, чем у конденсатора на основе перехода база-эмиттер, а пробивное напряжение примерно во столько же раз больше. Последний вариант выполнения конденсатора заключается в использовании барьерной емкости, образуемой между подложкой кристалла и коллектором транзистора.

Поскольку барьерная емкость образуется только у запертого $p-n$ -перехода, напряжение, приложенное к обкладкам конденса-

тора, должно быть запирающим, т. е. обратным для *p-n*-перехода, емкостью которого он образован.

Корпуса микросхем. Для защиты от воздействия внешних факторов и механических повреждений все микросхемы помещают в защитный корпус. ИМС размещаются, как правило, в монолитных корпусах с 14 или 16 выводами. Простейший и самый дешевый корпус – пластмассовый. Однако ввиду недостаточного теплоотвода в нем можно размещать лишь схемы невысокой степени интеграции с рассеиваемой мощностью до 200 мВт.

Микросхемы со средней и высокой степенью интеграции из-за большого числа активных элементов рассеивают большую мощность. Для их размещения необходимы корпуса, обеспечивающие хороший теплоотвод и защищающие их от перегрева. Поэтому для микросхем средней и высокой степени интеграции используют керамический и металлокерамический корпуса. Если необходимо более интенсивное охлаждение, могут использоваться радиаторы. Плата с размещенными на ней корпусами микросхем может также обдуваться вентилятором, расположенным внутри корпуса электронного устройства.

Поскольку БИС/СБИС значительно сложнее МИС и СИС, для их работы требуется гораздо большее число выводов и более сложные корпуса. Так, 16-разрядный микропроцессор Intel 8086 размещается в 40-контактном корпусе, а число контактов у микропроцессора Pentium IV составляет 480. Для вывода электрических сигналов в корпусах современных СБИС используют специальные шариковые выводы, расположенные по периметру корпуса в несколько рядов. БИС/СБИС современных микропроцессоров рассеивают настолько большую мощность, что для их охлаждения используют корпуса, обеспечивающие достаточно плотный контакт с радиатором, для обдува которого применяют специальный вентилятор, называемый кулером (от англ. cooler).

Глава 2. АНАЛОГОВАЯ СХЕМОТЕХНИКА

2.1. Усилители

Усилители и их место в электронных устройствах

Полупроводниковые электронные устройства делятся на два больших класса: *аналоговые* и *цифровые (дискретные)*. В основе классификации лежит возможность изменения в устройстве электрического сигнала, несущего информацию. Если информационный сигнал изменяется непрерывно и может принимать произвольные значения в широком диапазоне, устройство является аналоговым, если же сигнал изменяется дискретно и может принимать только два фиксированных значения, соответствующих двум цифрам двоичной системы счисления – нулю и единице, то устройство относится к цифровым или дискретным. В аналоговых устройствах сам электрический сигнал и его параметры – уровень, частота и фаза электрического колебания несут информацию о физической величине. В цифровых устройствах информация о величине закодирована цифровым кодом, состоящим из множества двоичных разрядов, каждый из которых может принимать только одно из двух фиксированных значений, которым соответствуют два уровня напряжения (обычно они обеспечиваются открытым либо закрытым состоянием транзистора, работающего в ключевом режиме).

Информацию о различных физических величинах и контролируемых процессах получают с помощью датчиков, называемых также измерительными преобразователями. Эти устройства осуществляют преобразование измеряемой величины в пропорциональный ей электрический сигнал. Очень часто эти сигналы небольшие, измеряемые тысячными долями вольт. После передачи по электрическим, радиочастотным или оптическим каналам связи сигналы приходят сильно ослабленными, и для нормальной работы приемников информации с этими сигналами требуется их предварительное усиление. Также невелик уровень электрических сигналов, считываемых с носителей информации во всевозможных магнитных и оптических запоминающих устройствах.

Таким образом, для нормальной работы различных электронных устройств и систем необходимо усиление слабых сигналов. Это относится не только к чисто аналоговым устройствам, но и к цифровым, так как первичным информационным сигналом все равно остается маломощный электрический сигнал, который должен быть усилен. Поэтому усилители являются одними из основных узлов различной аппаратуры в устройствах автоматики, вычислительной и информационно-измерительной техники.

Усилитель – это устройство, увеличивающее интенсивность входного сигнала, используя энергию источника питания. В зависимости от назначения различают усилители напряжения и мощности, усилители сигнала переменного и постоянного тока, усилители, предназначенные для усиления сигналов в разных диапазонах частот.

В аналоговых электронных устройствах усилители не только обеспечивают простое усиление входного сигнала. На их основе выполняются самые разнообразные устройства функциональной обработки сигналов, а также различные генераторы электрических сигналов.

Основные параметры усилителей

Основными параметрами усилителей являются коэффициенты усиления по напряжению \hat{E}_U , по току \hat{E}_I , по мощности \hat{E}_P , а также его входное и выходное сопротивления. Для оценки влияния входного и выходного сопротивлений усилителя рассмотрим эквивалентную схему усилителя, к входной цепи которого подключен источник сигнала, а к выходной – нагрузка (рис. 2.1).

Источник сигнала вырабатывает ЭДС E_{ex} и имеет внутреннее сопротивление $R_{вн}$. Поскольку усилитель имеет входное сопротивление R_{ex} , во входной цепи течет ток,

$$I_{ex} = \frac{E_{ex}}{R_{вн} + R_{ex}},$$

который создает на входе усилителя сигнал

$$U_{вх} = I_{ex} R_{ex} = E_{ex} \frac{R_{ex}}{R_{ex} + R_{вн}}.$$

Отсюда видно, что чем больше входное сопротивление усилителя, тем ближе значение ЭДС источника сигнала к напряжению, фактически приложенному ко входу усилителя. По этой причине входное сопротивление усилителя стараются сделать по возможности большим, для чего во входных каскадах усилителей часто применяют полевые транзисторы.

На выходе усилитель создает сигнал $E_{\text{вых}} = U_{\text{вх}} K_U$, поступающий в нагрузку. Поскольку усилитель имеет выходное сопротивление, то ток в нагрузке равен

$$I_H = \frac{E_{\text{вых}}}{R_{\text{вых}} + R_H}.$$

Таким образом, напряжение на нагрузке будет отличаться от выходного напряжения усилителя и составит

$$U_H = I_H R_H = E_{\text{вых}} \frac{R_H}{R_{\text{вых}} + R_H}.$$

Чем меньше выходное сопротивление усилителя, тем больше его КПД и мощность, отдаваемая нагрузке. Поэтому на выходе усилителей стремятся использовать каскады, обеспечивающие минимально возможное выходное сопротивление.

Частотные свойства усилителей определяет их *амплитудно-частотная характеристика*, т. е. зависимость коэффициента усиления от частоты сигнала.

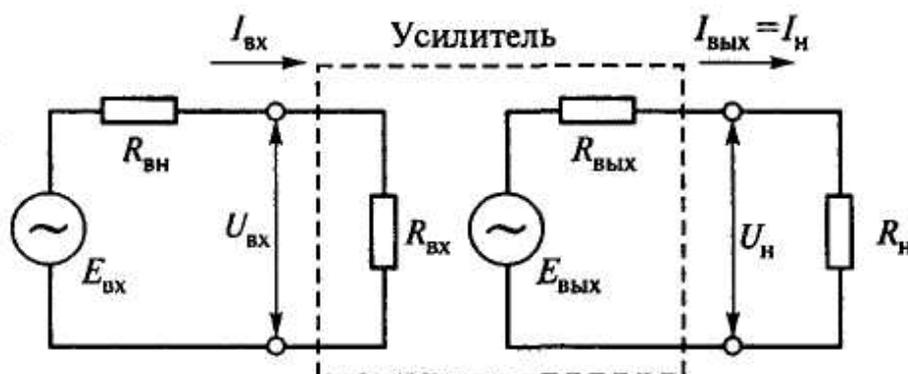


Рис. 2.1. Эквивалентная схема усилителя

По диапазону частот усиливаемых сигналов различают следующие классы усилителей:

– усилители низкой частоты – от десятков герц до десятков килогерц;

- усилители постоянного тока, которые по существу являются усилителями медленно меняющихся сигналов с диапазоном от нуля до сотен килогерц;
- избирательные или полосовые усилители, которые усиливают сигнал в очень узком диапазоне частот;
- широкополосные (импульсные) усилители с диапазоном от нескольких килогерц до нескольких мегагерц.

Для увеличения коэффициента усиления используют многокаскадные схемы, в которых выходной сигнал предыдущего каскада служит входным сигналом для последующего. Общий коэффициент усиления многокаскадного усилителя равен произведению коэффициентов усиления всех его каскадов.

Амплитудно-частотную характеристику усилителя рассмотрим на примере усилителя низкой частоты (рис. 2.2). Идеальная характеристика должна иметь одинаковый коэффициент усиления во всем диапазоне рабочих частот. Реальная же характеристика имеет «завалы» на частотах, близких к границам диапазона рабочих частот, и «всплески» в середине диапазона.



Рис. 2.2. Амплитудно-частотная характеристика усилителя

Снижение K_U на низших частотах объясняется возрастанием емкостного сопротивления разделительных конденсаторов $X_C = 1/\omega C$ по мере снижения частоты сигнала и, следовательно, возрастанием потери напряжения на них.

Снижение K_U на высших частотах объясняется влиянием паразитных емкостей коллектор-база, коллектор-эмиттер и база-эмиттер, а также паразитных емкостей, которые возникают при монтаже. Эти емкости на высоких частотах приводят к закорачиванию транзисторов и снижению усиления сигнала. Всплески коэффициента усиления вызваны резонансными явлениями в уси-

лителе.

Нижней f_n и верхней f_v граничными частотами, определяющими полосу частот усилителя, считают частоты, при которых коэффициент усиления снижается до 0,7 его значения на средних частотах.

Важным показателем качества усилителя является его способность сохранять форму кривой усиливаемого сигнала, изменяемую за счет *нелинейных искажений*. На рис. 2.3 в качестве примера показано, как искажается форма тока базы I_B , т. е. входного тока транзистора в схемах с ОЭ по сравнению с синусоидальной формой напряжения $U_{вх}$ за счет нелинейной входной характеристики транзистора. Максимальное значение тока в положительный полупериод I'_{max} больше, чем в отрицательный полупериод I''_{max} . В результате нелинейных искажений выходное напряжение кроме основной содержит еще и высшие гармонические составляющие. Степень искажения сигнала усилителем оценивается коэффициентом нелинейных искажений. Для уменьшения искажений важно, чтобы усилитель работал на линейном участке входной характеристики и оставался на горизонтальных участках выходных характеристик транзисторов.

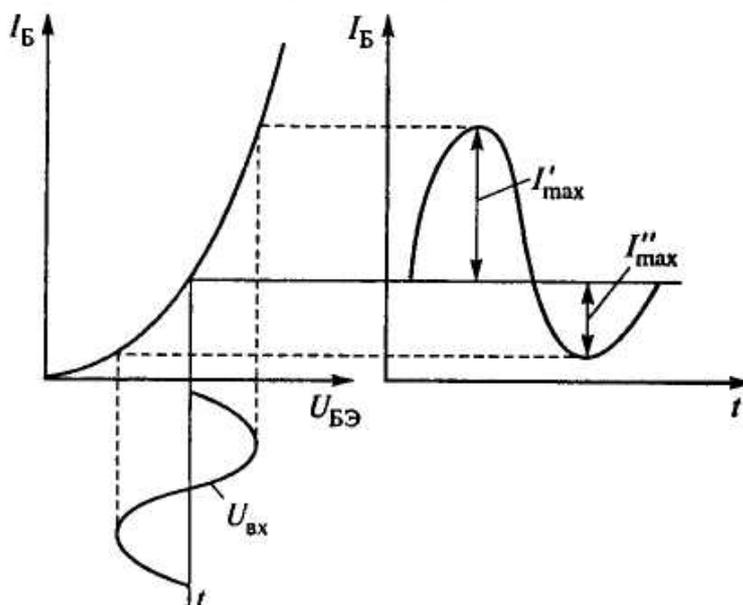


Рис. 2.3. Возникновение нелинейных искажений

2.2. Каскады усилителей низкой частоты (НЧ)

Каскады на биполярных транзисторах

В усилителях на биполярных транзисторах используют, как правило, схему включения с общим эмиттером, обеспечивающую усиление как по напряжению, так и по току (рис. 2.4). В схеме резисторы R'_B и R''_B , включенные между корпусом и точкой $+E_K + E_K$, образуют делитель для напряжения питания, которое фиксирует режим работы транзистора – его рабочую точку p' (рис. 2.5). Ток I_{Δ} , текущий через R''_B , должен создавать падение напряжения, соответствующее напряжению между базой и эмиттером транзистора $U_{BЭP}$, поэтому

$$R''_B = \frac{U_{BЭP}}{I_{\Delta}},$$

где I_{Δ} – ток делителя, образованного резисторами R'_B и R''_B .

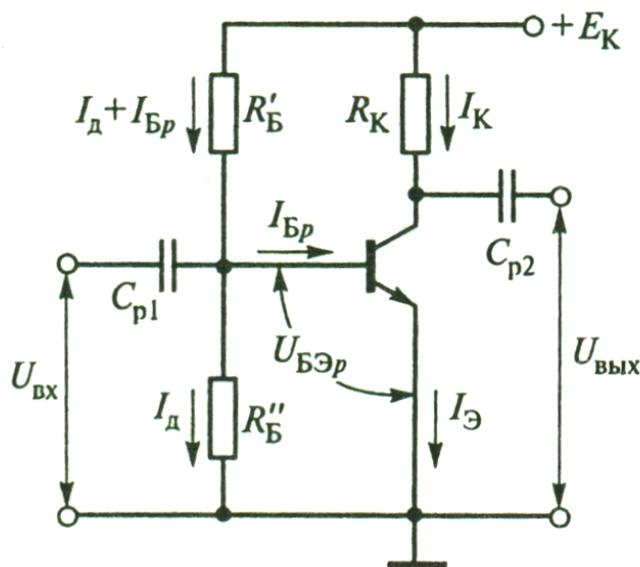


Рис. 2.4. Усилительный каскад с общим эмиттером

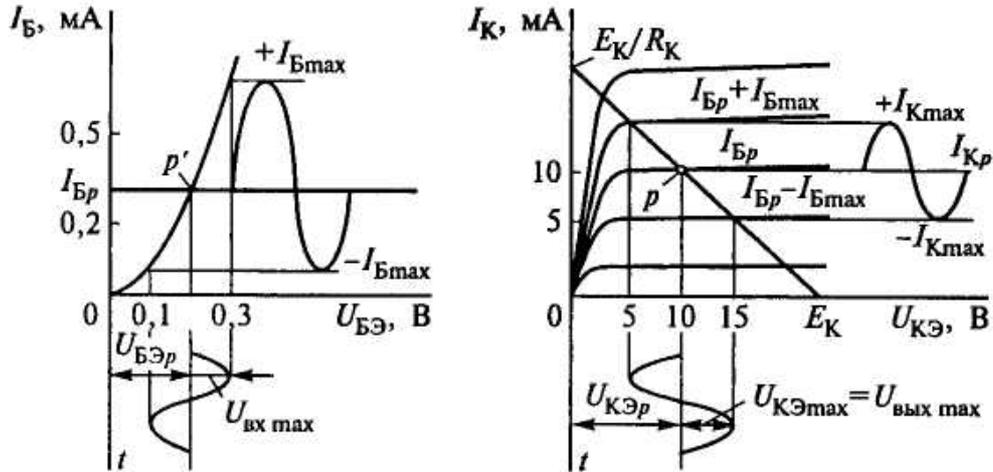


Рис. 2.5. Влияние положения рабочей точки p на работу усилителя

Через сопротивление $R'_б$ течет ток I_Σ , равный сумме тока I_ε и тока, текущего в базу транзистора, поэтому

$$R'_б = \frac{E_K - U_{бэ p}}{I_\partial + I_{б p}}.$$

Ток делителя выбирают. $I_\partial \approx (2 \dots 5)I_{б p}$. Чем больше I_∂ , тем стабильнее работает каскад, так как изменения токов коллектора I_K и эмиттера I_ε , а значит и тока базы $I_б = I_K - I_\varepsilon$, не приведет к значительному изменению напряжения на $R'_б$:

$$U_{R'_б} = (I_\partial + I_{б p})R'_б.$$

Таким образом, напряжение $U_{бэ p}$ изменится незначительно. В то же время не следует выбирать ток делителя слишком большим, потому что это снижает КПД каскада из-за потерь энергии в делителе.

Допустим сначала, что $U_{вых} = 0$. Под действием напряжения $U_{бэ p}$ через открытый p - n -переход эмиттер-база протекает постоянный ток базы $I_{б p}$. Разделительный конденсатор C_{p1} не дает возможности постоянному току протекать через источник входного сигнала.

Транзистор открыт и находится в активной области. Его состояние определит точка p пересечения нагрузочной прямой, про-

веденной через точки E_K и E_K / R_K , отсекаемые на осях (рис. 2.5), с характеристикой, соответствующей току $I_{\bar{b}p}$. Постоянный коллекторный ток I_{Kp} , соответствующий точке p , определит исходное напряжение между эмиттером и коллектором $U_{KЭp}$. Так как через разделительный конденсатор C_{p2} постоянное напряжение не проходит, выходное напряжение $U_{вых} = 0$. Рассмотренное состояние схемы называют *режимом работы по постоянному току*.

Пусть теперь на вход схемы поступает сигнал в виде синусоидального напряжения с амплитудой $U_{вхmax}$. Этот сигнал уже пройдет через разделительный конденсатор и вызовет изменение управляющего напряжения $U_{\bar{b}э}$. Под его действием произойдет изменение токов базы, эмиттера и коллектора. Изменение тока базы оценим по входной характеристике $I_{\bar{b}} = f(U_{\bar{b}э})$ и определим амплитудные значения тока $+I_{\bar{b}max}$ и $-I_{\bar{b}max}$. Если бы входная характеристика была линейной, то изменения тока базы как в большую, так и в меньшую сторону были бы одинаковы, но из-за нелинейности характеристики амплитуда $+I_{\bar{b}max}$ больше, чем $-I_{\bar{b}max}$. Поскольку выходные характеристики $I_K = f(U_{KЭ})$ строят для разных токов базы, по ним можно определить токи коллектора, соответствующие токам $+I_{\bar{b}max}$ и $-I_{\bar{b}max}$. Изменения тока коллектора относительно среднего значения I_{Kp} от $(I_{Kp} + I_{Kmax})$ до $(I_{Kp} - I_{Kmax})$ приведет к колебаниям напряжения на сопротивлении R_K и, следовательно, на коллекторе транзистора. Эти колебания легко оценить с помощью нагрузочной прямой. Действительно, рабочая точка p будет перемещаться по нагрузочной прямой между точками пересечения этой прямой с выходными характеристиками, соответствующими токам базы $(I_{\bar{b}p} + I_{\bar{b}max})$ до $(I_{\bar{b}p} - I_{\bar{b}max})$. Таким образом, колебания входного сигнала привели к пропорциональным колебаниям напряжения коллектор-эмиттер $U_{KЭ}$ с амплитудой $U_{KЭmax} = I_{Kmax}R_K$.

Через конденсатор C_{p2} эти колебания поступают на выход усилителя. Выходной сигнал, таким образом, равен

$$U_{вых} = U_{кэ\max} = I_{к\max} R_k.$$

Этот режим называют режимом работы *по переменному току*.

Из приведенных на характеристиках построений видно, что $U_{вх\max} \approx 0,1$ В, $U_{вых\max} \approx 5$ В, и, значит, коэффициент усиления по напряжению такого каскада

$$k = U_{вых\max} / U_{вх\max} = 5 / 0,1 = 50.$$

Следует обратить внимание, что положительному полупериоду входного напряжения, когда $(U_{бэp} + U_{вх\max})$, соответствует отрицательный полупериод выходного напряжения, т. е. $(U_{кэp} - U_{вых\max})$. Иначе говоря, между входным и выходным напряжениями существует сдвиг фаз, равный 180° . Для получения наименьших искажений усиливаемого сигнала рабочую точку p следует располагать на середине линейного участка входной характеристики.

Отрицательная обратная связь в усилителях

Транзисторы, будучи полупроводниковыми приборами, имеют два существенных недостатка. Первый связан с уже отмеченной принципиально нелинейной зависимостью тока коллектора от управляющего напряжения. Вторым недостатком заключается в том, что характеристики транзистора сильно зависят от температуры. В частности, с ростом температуры возрастает неуправляемый ток коллектора $I_{к0}$, связанный с генерацией пар «электрон-дырка» (он увеличивается в два раза при повышении температуры на каждые 10°C). В зависимости от температуры изменяется коэффициент передачи тока транзистора β . Это приводит к уходу рабочей точки p от своего первоначального положения, изменению коэффициента усиления и опять же к нелинейным искажениям выходного напряжения.

Существенное снижение нелинейных искажений обеспечивает использование в усилителях *отрицательной обратной свя-*

зи. При этом часть выходного сигнала подается обратно на вход, с тем, чтобы противодействовать входному сигналу. Вследствие этого, естественно, уменьшается усиление. Однако с помощью отрицательной обратной связи можно добиться, чтобы усиление практически не зависело от нелинейной передаточной характеристики транзистора и в основном определялось соотношением омических сопротивлений.

Схема, приведенная на рис. 2.6, использует отрицательную обратную связь по току. Она обеспечивает компенсацию нелинейных искажений и термостабилизацию рабочей точки. Элементом, обеспечивающим эту связь, является резистор в эмиттерной цепи $R_э$.

Пусть увеличение коллекторного тока вызвано увеличением напряжения $U_{бэ}$. Это приведет к увеличению падения напряжения на $R_э$. Поскольку это напряжение приложено к эмиттеру транзистора, его рост приводит к уменьшению напряжения между базой и эмиттером транзистора и противодействует, таким образом, усилению. Следовательно, введение резистора $R_э$, обеспечивает отрицательную обратную связь (ООС). Поскольку она вызвана протеканием эмиттерного тока, ее называют ООС по току или последовательной ООС.

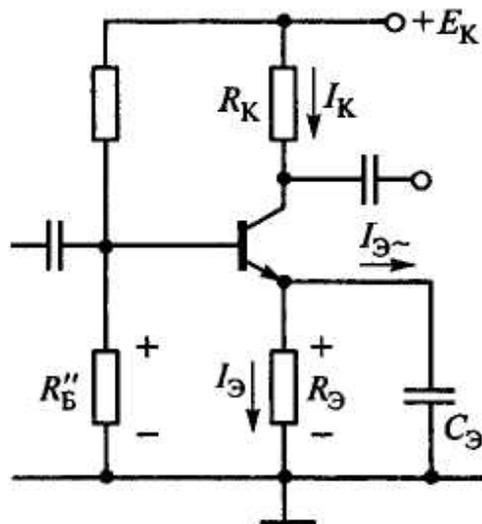


Рис. 2.6. Схема с отрицательной обратной связью по току

Приближенно можно считать, что приращение напряжения на R'_δ равно приращению напряжения на R_δ (см. работу эмиттерного повторителя):

$$\Delta U_{R'_\delta} = \Delta U_{R_\delta}.$$

В связи с тем, что через R_k протекает практически тот же ток, что и через R_δ , то и изменение падения напряжения ΔU_{R_k} на сопротивлении R_k будет больше, чем соответствующее изменение ΔU_{R_δ} на сопротивлении R_δ , в R_k / R_δ раз. Следовательно, коэффициент усиления по напряжению схемы с ООС приближенно определяется как

$$K_U = \frac{\Delta U_{R_k}}{\Delta U_{R'_\delta}} = -\frac{R_k}{R_\delta}.$$

Как видим, коэффициент усиления уже не зависит от параметров транзистора, а определяется только соотношением омических сопротивлений R_k и R_δ .

Положим теперь, что увеличение тока коллектора вызвано повышением температуры. Поскольку потенциал на базе транзистора при этом не изменяется, приращение ΔU_{R_δ} приведет к уменьшению управляющего напряжения $U_{\delta\delta}$ и снижению тока базы, а, следовательно, и тока коллектора. Ток коллектора, таким образом, стабилизируется.

Для отвода от резистора R_δ переменной составляющей тока эмиттера I_δ включают шунтирующий конденсатор C_δ достаточно большой емкости (десятки микрофарад), сопротивление которого $X_c = 1/2\pi f C_\delta$ для переменного тока составляет небольшую величину.

Усилительные каскады на полевых транзисторах

Из трех возможных схем включения полевых транзисторов (с общим затвором, общим истоком и общим стоком) наиболее распространены усилительные каскады с общим истоком (рис. 2.7), которые являются аналогом каскадов с общим эмиттером. Резистор R_c играет роль нагрузки транзистора, разделитель-

ные конденсаторы C_{p1} и C_{p2} выполняют функции, не отличающиеся от их функций в каскадах на биполярных транзисторах.

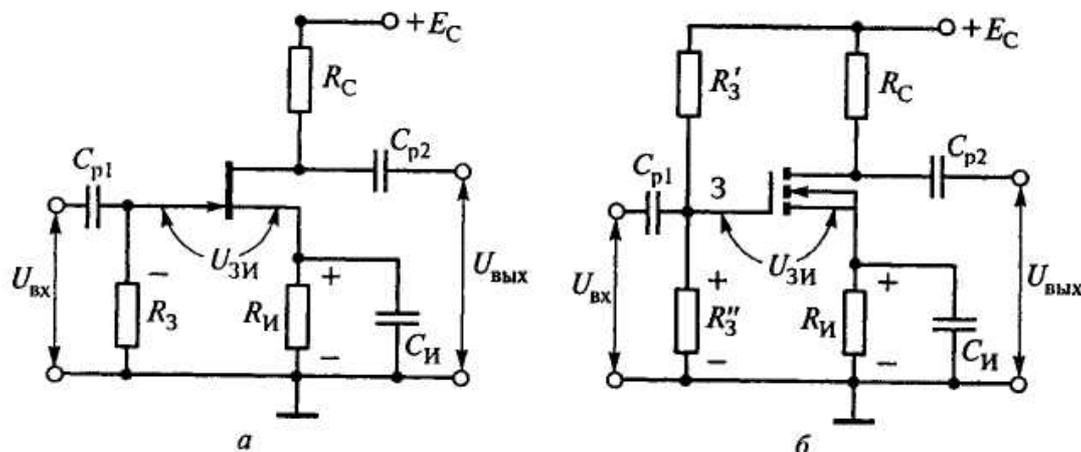


Рис. 2.7. Схемы усилительных каскадов на полевых транзисторах: а – на транзисторе с PN -затвором; б – на транзисторе с индуцированным каналом

Входное напряжение в усилительных каскадах на полевых транзисторах с p - n -затвором (рис. 2.7, а) прикладывается между затвором и истоком, а на транзисторах с изолированным затвором (рис. 2.7, б) – между затвором и подложкой, которая обычно соединяется с истоком (или со стоком). Входной ток для транзисторов с p - n -затвором не превышает 10^{-8} А, а для транзисторов с изолированным затвором на несколько порядков меньше. У каскадов на транзисторах с p - n -затвором входное сопротивление на низких частотах составляет десятки мегаом, а у каскадов на МДП (МОП)-транзисторах достигает $10^{12} \dots 10^{15}$ Ом. Однако с повышением частоты входное сопротивление существенно уменьшается из-за протекания токов перезарядки паразитных емкостей затвор-исток и затвор-сток.

Подача синусоидального входного сигнала изменяет по гармоническому закону значение тока стока I_c согласно стокозатворным характеристикам транзисторов (см. рис. 1.14, д и 1.16, г) относительно исходной точки (подобной точкам p' и p на рис. 2.5). Изменения падения напряжения от тока I_c на резисторе R_c во много раз превосходят напряжения $U_{вх}$. Переменная составляющая этого падения напряжения через конденсатор C_{p2}

поступает на выход каскада, как и в каскаде на биполярных транзисторах.

Что же касается смещения, определяющего положение исходной рабочей точки, то в каскадах на полевых транзисторах имеются свои особенности в отличие от биполярных. У транзисторов с p - n -затвором и со встроенным каналом смещение может быть обеспечено за счет падения напряжения на сопротивлении в цепи истока R_u от начального тока I_{CO} , протекающего даже при $U_{зи} = 0$. Для подачи потенциала смещения, отмеченного знаком минус у резистора R_u , к затвору достаточно подключить резистор R_3 (рис. 2.7, а). Так как ток затвора у полевых транзисторов незначителен, падение напряжения от этого тока на резисторе R_3 невелико (даже если его сопротивление составляет десятки мегаом) и можно считать, что смещение $U_{зи} = I_c R_u$.

У полевых транзисторов с индуцированным каналом обеспечить смещение рассмотренным способом нельзя, потому что при $U_{зи} = 0$ они заперты. Поэтому в каскадах на полевых транзисторах с индуцированными каналами напряжение смещения на затвор подается с делителя напряжения на резисторах R'_3 и R''_3 , подобно тому, как это выполняют в каскадах с биполярными транзисторами.

Температурные изменения тока стока (а значит, и смещения) в полевых транзисторах во много раз меньше изменений коллекторного тока у биполярных транзисторов. Поэтому обеспечение требуемой температурной стабильности не вызывает трудностей.

Дифференциальный каскад

В электронной технике часто требуются усилители сигналов, скорость изменения которых очень низка (например, с датчиков медленно изменяющихся сигналов, таких как термопара). Такие усилители называют усилителями постоянного тока. Наиболее распространенной схемой, на базе которой они создаются, является *дифференциальный каскад* (рис. 2.8, а).

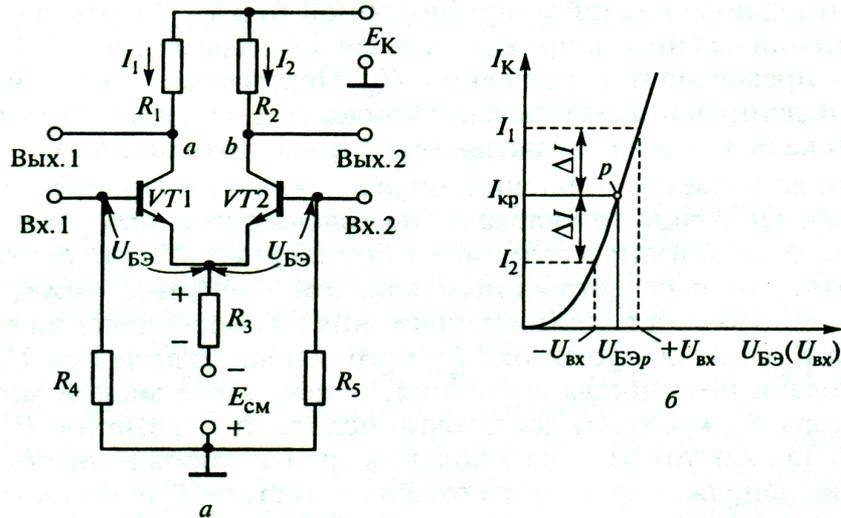


Рис. 2.8. Дифференциальный усилительный каскад (а) и передаточная динамическая характеристика транзисторов (б)

В дифференциальной схеме два входа, два выхода и два источника питания. Предположим, что параметры левого и правого плеч схемы одинаковы. Положительный потенциал источника питания $E_{см}$, поступающий через корпус и цепи входных сигналов на базы обоих транзисторов, открывает их в равной степени. Рабочие точки p на рис. 2.8, б транзисторов VT1 и VT2 совпадают.

Поэтому при отсутствии входных сигналов под действием источника питания $E_{к}$ по резисторам R_1 и R_2 протекают одинаковые коллекторные токи $I_1 = I_2 = I_{кр}$. Так как $R_1 = R_2$, то эти токи создают на них одинаковые падения напряжения, а значит, потенциалы точек a и b одинаковы. Если нагрузочное сопротивление включить между точками a и b , то выходное напряжение на нем равно нулю. Так можно выполнить требования усилителей постоянного тока о равенстве нулю $U_{вых}$ при отсутствии сигнала $U_{вх}$. Такое состояние схемы называют *режимом покоя*.

Если пренебречь базовыми токами, то по резистору R_3 протекает сумма токов $I_1 + I_2$, создающая на нем падение напряжения. Напряжение, задающее исходные рабочие точки транзисторов, будет определяться разностью $E_{см}$ и напряжения на R_3 :

$$U_{бэp} = E_{см} - (I_1 + I_2)R_3.$$

Такое включение R_3 создает последовательную отрицательную обратную связь по току, стабилизируя исходные рабочие точки транзисторов. Любые одновременные изменения (например, увеличение токов I_1 и I_2), возникающие под действием изменений напряжения источника питания, температуры и т. д., вызовут увеличение падения напряжения на R_3 и, следовательно, такое уменьшение $U_{бэ}$, которое стремится вернуть (снизить) коллекторные токи к исходному значению, т. е. стабилизировать их суммарное значение:

$$I_1 + I_2 = const.$$

Таким же образом дифференциальный каскад реагирует на *синфазные сигнал и помеху*, т. е. входные сигналы, которые одновременно (без сдвига фаз) и одинаково ($U_{вх1} = U_{вх2}$) действуют на оба входа, стремясь одновременно изменить I_1 и I_2 . Обратная связь тем выше, чем больше R_3 .

Совершенно по-иному реагирует дифференциальный каскад, если сигналы на входах каскада *противофазные* (например, $U_{вх1} = +U_{вх}$, а $U_{вх2} = -U_{вх}$). В этом случае (рис. 2.8, б) ток I_1 возрастет на ΔI , а I_2 уменьшится на ΔI , но их сумма останется неизменной. Поэтому обратная связь не стремится уменьшить изменения токов и каждое плечо ведет себя как обычная схема с ОЭ, т. е. потенциал точки a и $U_{вых1}$ понизятся, а потенциал точки b и $U_{вых2}$ повысятся. Каскад реагирует только на *разность* входных сигналов, почему и называется дифференциальным.

Рассмотрим еще один случай, когда напряжение $U_{вх}$ действует только на один из входов, например $U_{вх1} > 0$, а $U_{вх2} = 0$. В первый момент ток I_1 возрастает, допустим, на $+\Delta I$, а I_2 остается неизменным, при этом возрастет и сумма токов $(I_1 + \Delta I) + I_2$, но вступившая в действие обратная связь приведет к тому, что ток первого транзистора станет равным $I_1 + \Delta I / 2$, а ток второго — $I_2 - \Delta I / 2$.

И в этом случае потенциал точки a понизится, а точки b повысится, но изменения $U_{вых}$ будут в два раза меньше, чем в предыдущем случае.

Обычно усилители постоянного тока имеют несколько каскадов, причем дифференциальный каскад является первым и у него используется только один выход. Если принять, что используется выход 2, то подача положительного сигнала на вход 1 приводит к увеличению выходного сигнала, а подача положительного сигнала на вход 2 – к уменьшению. Поэтому вход 1 называют прямым или неинвертирующим, а вход 2 – обратным или инвертирующим.

2.3. Выходные каскады усилителей

Режимы работы выходных каскадов усилителей

Выходной каскад предназначен для отдачи заданной мощности в нагрузку, сопротивление которой тоже задано. Так как мощность поступает от источника питания усилителя через выходной каскад, его КПД должен быть высоким, иначе устройство будет неэкономичным, а габаритные размеры (поверхность охлаждения) раздутыми для отвода выделяющейся в каскаде теплоты. Если у входных каскадов нелинейность транзистора не оказывает влияния ввиду малости усиливаемых сигналов, то у выходных каскадов диапазон изменения сигнала большой и нелинейность транзистора необходимо учитывать. С этой целью строят так называемую передаточную характеристику. *Передаточная характеристика – это зависимость выходного тока каскада (тока коллектора или эмиттера) от входного напряжения.* В ней учитываются нелинейность входной и выходной характеристик транзистора и изменения напряжения, падающего на самом транзисторе в зависимости от выходного тока.

На семействе статических выходных характеристик транзистора (рис. 2.9, а) по точкам E_K и E_K / R_K , отложенным на осях координат, проводят нагрузочную прямую. Точки пересечения этой прямой с характеристиками, соответствующими разным токам базы $I_{б1}, \dots, I_{би}, \dots, I_{бn}$, определяют ряд значений коллекторного тока $I_{к1}, \dots, I_{ки}, \dots, I_{кn}$. На входной характеристике транзистора (рис. 2.9, б) находят ряд значений напряжения $U_{бэ1}, \dots, U_{бэи}, \dots, U_{бэн}$, которые необходимо подать для получения

соответствующих базовых токов. Наконец, по парам значений I_{Ki} и $U_{бэi}$ строят передаточную характеристику каскада, которая связывает выходной параметр – ток на выходе каскада – с входным напряжением сигнала на входе.

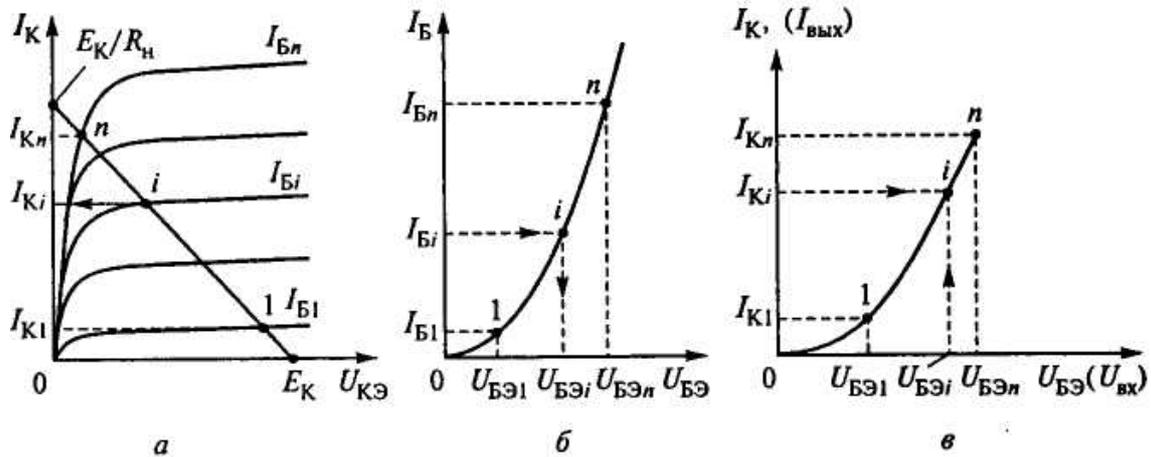


Рис. 2.9. Построение передаточной характеристики (в) по выходной (а) и входной (б) характеристикам

Возможны различные варианты выбора рабочего участка этой характеристики. Рассмотрим их подробнее.

Режим А – это режим, при котором исходная рабочая точка p (когда входной сигнал равен нулю) располагается примерно на середине линейного участка характеристики (рис. 2.10).

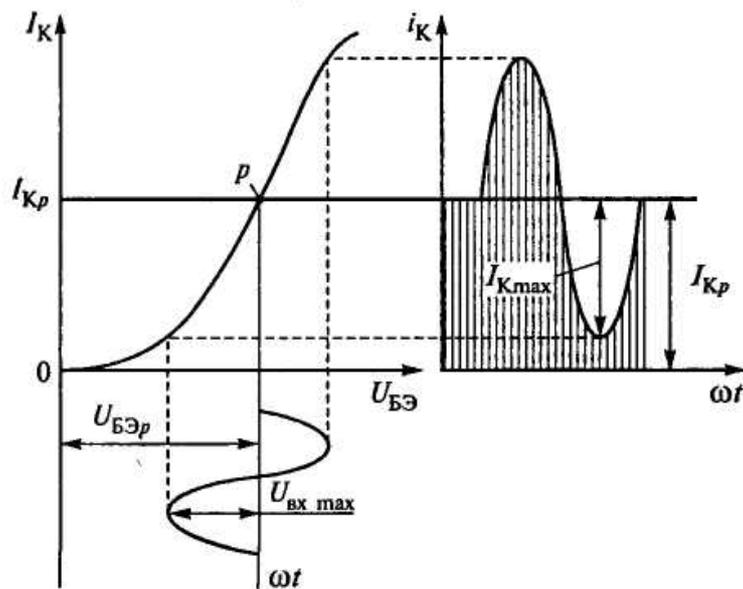


Рис. 2.10. Режим *А* работы усилительного каскада

В этом режиме в состоянии покоя через транзистор течет сравнительно большой постоянный ток $I_{кр}$, а амплитуда переменной составляющей тока $I_{к\max}$ меньше или равна этому току. При этом форма выходного сигнала повторяет форму входного и нелинейные искажения минимальны. Но КПД каскада составляет лишь 20–30 %, потому что полезная мощность определяется только переменной составляющей выходного тока, а потребляемая каскадом мощность – суммой переменной $I_{к\max}$ и постоянной $I_{кр}$ составляющих выходного тока.

Режим В – это режим, при котором исходная рабочая точка совпадает с началом координат, т. е. в состоянии покоя выходной ток равен нулю (рис. 2.11, а).

При подаче на вход синусоидального сигнала ток в выходной цепи протекает лишь в течение половины периода и имеет форму импульсов. КПД каскада в этом режиме достигает 60–70 %, так как постоянная составляющая $I_{к-}$ коллекторного тока (определяемая по заштрихованной площади как среднее за период значение тока) значительно меньше, чем в режиме *А*. Однако форма усиливаемого сигнала слишком искажена.

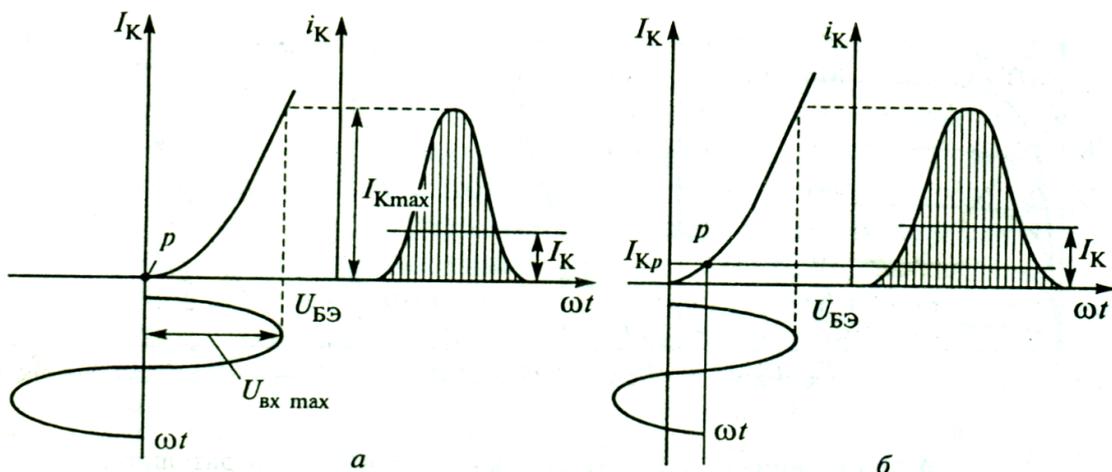


Рис. 2.11. Режимы работы усилительного каскада:
а – режим В; б – режим АВ

Режим АВ (рис. 2.11, б) занимает промежуточное положение. Такой режим позволяет уменьшить нелинейные искажения при применении двухтактных выходных каскадов.

Однотактные и двухтактные выходные каскады

Выходные каскады выполняют однотактными и двухтактными. В *однотактных* каскадах только один мощный усилительный транзистор, который работает как в положительный полупериод синусоиды, так и в отрицательный. В *двухтактных* каскадах – два мощных транзистора, которые работают по очереди.

Однотактный каскад. Схема однотактного выходного каскада аналогична схеме, изображенной на рис. 2.4. Нагрузка включается вместо резистора R_k , а разделительный конденсатор C_{p2} отсутствует. Однотактный каскад, работающий в режиме A , обеспечивает наименьшие нелинейные искажения, но обладает рядом недостатков: низким КПД; невозможностью применения в режимах B и AB из-за больших нелинейных искажений в этих режимах. Из-за этих недостатков однотактные каскады применяют только при относительно небольших мощностях нагрузки.

Двухтактный каскад. Он позволяет избавиться от недостатков, присущих однотактному каскаду. Такие каскады выполняют на транзисторах, включенных по схемам с общим эмиттером или общим коллектором.

Обычно в предварительных каскадах усилителей обеспечивается необходимое усиление входного сигнала по напряжению, а в выходном каскаде происходит усиление по току, мощности и обеспечивается низкое выходное сопротивление. В этом случае часто в качестве выходного каскада используют двухтактный эмиттерный повторитель (рис. 2.12). Входной сигнал проходит через разделительные конденсаторы и поступает на базы транзисторов $VT1$ и $VT2$. Эти транзисторы разных типов проводимости, т. е. $VT1$ – типа PNP , а $VT2$ – типа NPN . Транзистор $VT1$ управляется положительным напряжением, а $VT2$ – отрицательным. Положительный полупериод синусоиды входного сигнала усиливается транзистором $VT1$. В это время транзистор $VT2$ закрыт и ток в нагрузку течет по цепи «корпус – R_i – эмиттер $VT1$ – коллектор $VT1$ – $-E_k$ ». В отрицательный полупериод транзисторы меняются ролями и работает транзистор $VT2$, а $VT1$ – закрыт.

Ток в нагрузке течет по цепи « $+E_K$ – коллектор VT2 – эмиттер VT2 – корпус».

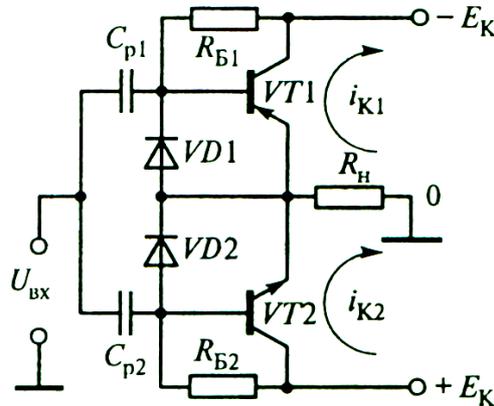


Рис. 2.12. Двухтактный эмиттерный повторитель

Чтобы обеспечить положение рабочей точки транзисторов, необходимо установить в состоянии покоя напряжения смещения на базах транзисторов. Для этого используются цепочки «резистор $R_{б1}$ – диод VD1» для транзистора VT1 и «резистор $R_{б2}$ – диод VD2» для транзистора VT2. Протекающий в них ток обеспечивает необходимое напряжение смещения на база-эмиттерных переходах транзисторов.

Как видно, схему двухтактного эмиттерного повторителя можно разделить на две симметричные части – верхнюю и нижнюю, которые называются плечами каскада. Транзисторы в данном каскаде работают в режиме *AB*. Хотя каждое плечо дает большое искажение синусоидального сигнала (только в одном полупериоде), вместе они формируют результирующий ток, имеющий синусоидальную форму. Режим *AB* в двухтактном эмиттерном повторителе обеспечивает низкие нелинейные искажения и высокий КПД – около 70 %. Недостатком двухтактных каскадов является то, что параметры мощных транзисторов, используемых в разных плечах, должны иметь близкие характеристики.

2.4. Операционные усилители

По принципу действия операционный усилитель сходен с обычным. Как и обычный усилитель, он предназначен для усиле-

ния напряжения или мощности входного сигнала. Однако свойства и параметры обычного усилителя полностью определены его схемой, в то время как свойства и параметры операционного усилителя определяются преимущественно параметрами цепи обратной связи.

Операционный усилитель обеспечивает усиление как медленно, так и быстро меняющихся сигналов, спектр частот которых может быть от нуля до нескольких мегагерц. Он имеет очень высокий коэффициент усиления по напряжению, высокое входное и низкое выходное сопротивления, очень низкий входной ток – доли микроампер и даже наноампер (10^{-9} А). Ранее подобные высококачественные усилители использовались исключительно в аналоговых вычислительных устройствах для выполнения таких математических операций, как суммирование и интегрирование. Отсюда и произошло их название – операционные усилители.

Операционные усилители выполняются в виде монолитных интегральных микросхем и по своим размерам и цене они почти не отличаются от отдельно взятого транзистора. Благодаря практически идеальным характеристикам операционных усилителей реализация схем на их основе оказывается значительно проще, чем на отдельных транзисторах.

Свойства операционных усилителей

Обозначение операционного усилителя (ОУ) на принципиальных электрических схемах в соответствии с ГОСТ приведено на рис. 2.13, а. Для пояснения принципа действия операционного усилителя и схем на его основе воспользуемся условным обозначением ОУ, применяемым ранее (рис. 2.13, б).

Его входной каскад выполняется в виде дифференциального усилителя, так что операционный усилитель имеет два входа. Вход, обозначенный знаком «плюс», называется неинвертирующим, а вход, обозначенный знаком «минус», – инвертирующим. Входным сигналом для операционного усилителя является разность между напряжениями на входах:

$$\Delta U_{вх} = U_{вх+} - U_{вх-}.$$

Чтобы обеспечить возможность работы операционного усилителя как с положительными, так и с отрицательными входными сигналами, используется двуполярное питающее напряжение (на рис. 2.13 это $+U_{ип}$ и $-U_{ип}$). Как правило, стандартные операционные усилители работают с напряжением питания ± 15 В.

В действительности, разумеется, не существует идеальных операционных усилителей. Для того чтобы можно было оценить, насколько тот или иной операционный усилитель близок к идеалу, приводятся технические характеристики усилителей.

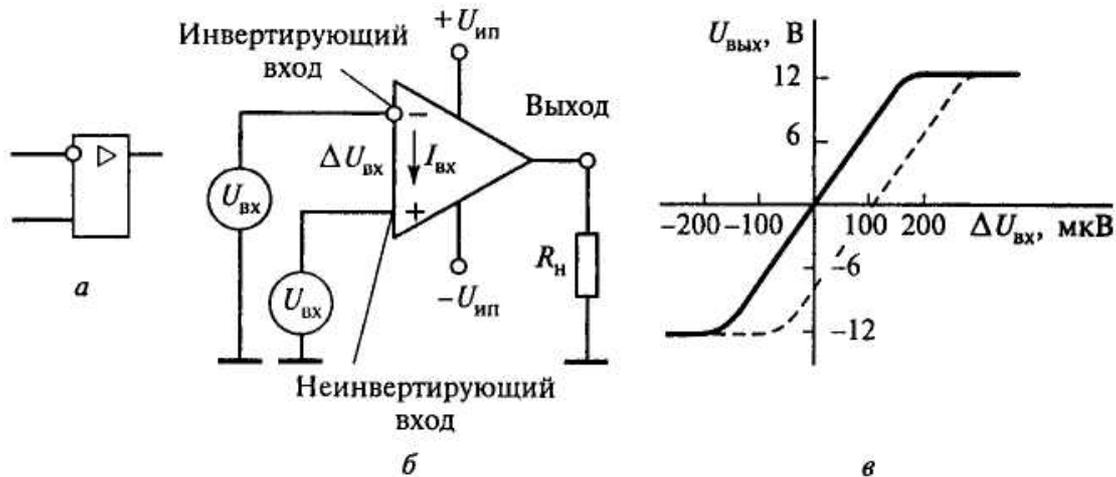


Рис. 2.13. Условное обозначение ОУ в соответствии с ГОСТ (а); обозначение ОУ на функциональных схемах (б); зависимость выходного напряжения от дифференциального входного сигнала (в)

Дифференциальный коэффициент усиления операционного усилителя определяется как

$$K_D = \Delta U_{вых} / \Delta U_{вх} = \Delta U_{вых} / \Delta(U_{вх+} - U_{вх-}) = \begin{cases} \Delta U_{вых} / \Delta U_{вх+} & \text{при } U_{вх-} = const \\ -\Delta U_{вых} / \Delta U_{вх-} & \text{при } U_{вх+} = const \end{cases}.$$

Он имеет конечную величину, которая составляет от 10^4 до 10^6 , и называется также *собственным коэффициентом усиления* операционного усилителя, т. е. усиления при отсутствии обратной связи.

На рис. 2.13, в показана типовая зависимость выходного напряжения усилителя от входного сигнала. В диапазоне от -12 В

до +12 В оно зависит от ΔU_{ex} почти линейно. Нелинейность наблюдается только при приближении к границам диапазона. Этот диапазон выходного напряжения называется *областью усиления*. В *области насыщения* с ростом ΔU_{ex} увеличения выходного напряжения не происходит. Границы области усиления отстоят приблизительно на 3 В от соответствующих положительного и отрицательного напряжений питания. При работе операционного усилителя с напряжением питания ± 15 В типовой диапазон области усиления по выходному напряжению составляет ± 12 В.

Идеальный операционный усилитель при нулевом входном сигнале $\Delta U_{ex} = 0$ должен иметь нулевое значение выходного напряжения. У реального усилителя это не так. Его характеристика показана пунктирной линией на рис. 2.13, в, и при нулевом входном сигнале на его выходе присутствует ненулевое выходное напряжение. Для того, чтобы сделать выходное напряжение равным нулю, необходимо на вход операционного усилителя подать некоторое напряжение, называемое *напряжением смещения нуля* U_0 . Оно составляет обычно несколько милливольт.

Поскольку операционный усилитель выполняется на основе полупроводников, его характеристики зависят от температуры. Так, с уменьшением температуры резко снижается коэффициент усиления. Изменение температуры влияет на величину напряжения смещения нуля и входной ток усилителя, а это оказывает влияние на точность работы схем на основе операционных усилителей.

Влияние температуры оценивается такими характеристиками реального усилителя, как температурный дрейф напряжения смещения нуля и температурный дрейф входного тока. У лучших операционных усилителей температурный дрейф напряжения смещения нуля составляет единицы – доли микровольт на один градус, а дрейф входного тока составляет доли наноампер – единицы пикоампер (10^{-12} А) на один градус.

Кроме температуры еще одним фактором, изменяющим параметры операционного усилителя, является время работы. С течением времени происходит дрейф напряжения смещения нуля и входного тока операционного усилителя. Однако эти параметры усилителя очень трудно нормировать.

Основные схемы включения операционных усилителей

Для анализа работы схем на основе операционных усилителей примем два допущения.

1. Поскольку операционный усилитель имеет очень высокий собственный коэффициент усиления K_D (порядка 10^5), а его выходное напряжение может изменяться от -12 до $+12$ В, то его входной сигнал $\Delta U_{вх} = \Delta U_{вых} / K_D$ не превышает долей милливольт. Поэтому для анализа схем можно принять, что потенциалы на инвертирующем и неинвертирующем входах практически равны.

2. Поскольку входной ток реального усилителя составляет доли микроампер, можно считать, что он практически равен нулю.

Рассмотрим схему на рис. 2.14, а. Так как один из входов соединен с корпусом, потенциал которого принят за нуль, потенциал точки A (по первому допущению) тоже близок к нулю, а значит, ток через резистор R_1 равен

$$I_1 = (U_{вх} - U_A) / R_1 \approx (U_{вх} - 0) / R_1 \approx U_{вх} / R_1. \quad (2.1)$$

В точке A ток I_1 разделяется на $I_{вх}$ и I_2 . При этом согласно второму допущению током $I_{вх}$ можно пренебречь, поэтому

$$I_2 = I_1 - I_{вх} \approx I_1. \quad (2.2)$$

Напряжение $U_{вых}$ должно установиться таким, чтобы обеспечить ток I_2 , протекающий через R_2 под действием разности потенциалов $(U_A - U_{вых})$, т. е. с учетом того, что $U_A \approx 0$.

$$I_2 = (U_A - U_{вых}) / R_2 \approx -U_{вых} / R_2. \quad (2.3)$$

Подставив (2.1) и (2.2) в (2.3), получим

$$U_{вых} = -U_{вх} \frac{R_2}{R_1} = -K_U U_{вх},$$

т. е. коэффициент усиления схемы определяется только отношением сопротивлений и не зависит от собственного коэффициента усиления усилителя. Знак «минус» показывает, что подача сигнала на инвертирующий вход усилителя приводит к тому, что полярность выходного сигнала противоположна полярности вход-

ного, т. е. происходит ее инверсия. Приведенный анализ справедлив только при условии, что входной сигнал не превышает таких значений, при которых напряжение $U_{вых}$ находится на линейном участке характеристики усилителя.

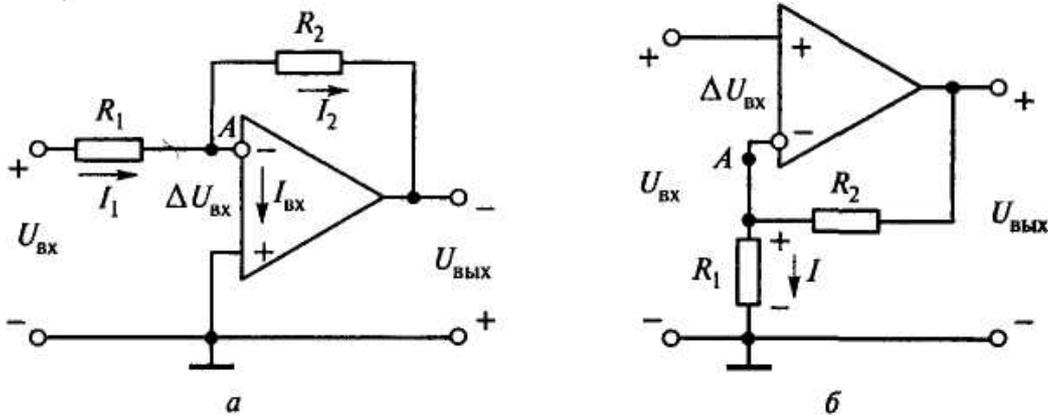


Рис. 2.14. Основные схемы включения операционного усилителя: а – инвертирующее; б – неинвертирующее

На рис. 2.14, б приведена схема, в которой U_{ex} подается на неинвертирующий вход операционного усилителя. Ее анализ также легко провести с помощью указанных допущений.

При подаче U_{ex} указанной полярности напряжение $U_{вых}$ начнет возрастать до тех пор, пока не достигнет значения, при котором падение напряжения на R_1 от появившегося тока I не создаст потенциал точки A , примерно равный U_{ex} (по первому допущению).

При $U_A \approx U_{ex}$ окажутся выполненными оба допущения (точнее, оба условия, соответствующие установившемуся режиму работы операционного усилителя):

$$U_{ex} \approx U_A = IR_1 = U_{вых} R_1 / (R_1 + R_2).$$

Отсюда коэффициент усиления схемы

$$K_U = U_{вых} / U_{ex} = (R_1 + R_2) / R_1 = 1 + R_2 / R_1.$$

В обеих схемах включения операционного усилителя используется отрицательная обратная связь. Действительно, в первой схеме выходное напряжение через резистор R_2 подается на вход операционного усилителя и вычитается из входного сигнала, подаваемого на вход через резистор R_1 . Так как на инвертирующем входе осуществляется сравнение этих двух сигналов, эта

точка называется суммирующей. Сопротивление R_1 находится в прямой цепи, а сопротивление R_2 – в цепи обратной связи. Таким образом, коэффициент усиления схемы, определяющийся соотношением R_2 / R_1 зависит как от параметров цепи обратной связи, так и параметров прямой цепи. Принцип действия отрицательной обратной связи в схеме можно сформулировать следующим образом – за счет этой связи операционный усилитель вынужден обеспечивать такую величину выходного напряжения, чтобы напряжение на его инвертирующем входе равнялось нулю.

Во второй схеме отрицательная обратная связь формируется за счет того, что часть выходного напряжения с делителя подается на инвертирующий вход. Входное напряжение $\Delta U_{вх} = U_{вх} - U_A$ при этом уменьшается. Если представить коэффициент обратной связи $K_{ос}$ как отношение напряжения, подаваемого через обратную связь к выходному, то

$$K_{ос} = \frac{U_A}{U_{вых}} = \frac{U_{вых} R_1}{(R_1 + R_2) U_{вых}} = 1 + \frac{R_1}{R_2}.$$

Коэффициент усиления второй схемы, таким образом, целиком определяется коэффициентом обратной связи.

Важным особым случаем неинвертирующего усилителя является случай, когда коэффициент усиления схемы \hat{E}_U равен единице. Для этого выход операционного усилителя непосредственно соединяется с инвертирующим входом, т. е. $R_2 = 0$, а связь с корпусом через R_1 исключается, т. е. $R_1 = \infty$. Подобная схема включения операционного усилителя называется следящей. Эту схему используют, когда источник сигнала имеет высокое внутреннее сопротивление. Благодаря тому, что операционный усилитель имеет низкое выходное сопротивление, схема обеспечивает преобразование сопротивлений. Разница между входным и выходным напряжением в схеме составляет несколько милливольт.

Все отклонения реального операционного усилителя от идеального, несмотря на их малую величину, оказывают влияние на работу схем, выполненных на его основе. Особенно вредно это влияние сказывается в измерительных схемах, от которых требуется высокая точность и стабильность работы в течение достаточно долгого времени. Входные токи, напряжение смещения ну-

ля и их температурный дрейф искажают выходной сигнал. Например, в схеме неинвертирующего усилителя (рис. 2.14, б) напряжение смещения нуля эквивалентно входному сигналу и усиливается точно с таким же коэффициентом усиления. Аналогично действует напряжение смещения нуля и в схеме инвертирующего усилителя.

Действие входного тока удобно рассмотреть с помощью схемы инвертирующего усилителя. Действительно, при отсутствии входного тока ток цепи обратной связи определяется только входным сигналом. Но входной ток усилителя добавляется к этому току и, следовательно, искажает выходной сигнал на величину

$$\Delta U_i = i_{ex} R_2.$$

При настройке схем на основе операционных усилителей искажения выходного сигнала, имеющие постоянную величину и не изменяющиеся под действием температуры и с течением времени, как правило, можно устранить с помощью регулировок. Но искажения, связанные с дрейфом, учесть при настройке не представляется возможным, поэтому так важно, чтобы операционные усилители обладали малым дрейфом.

2.5. Вычислительные схемы на основе операционных усилителей

Современные компьютеры позволяют с высокой точностью выполнять любые математические операции с числами. Однако на практике часто приходится оперировать с величинами, представленными в виде напряжения или тока. Так, большинство датчиков различных физических величин дают информацию об измеряемом параметре именно в таком виде. В этих случаях, чтобы использовать компьютер, приходится применять аналого-цифровые и цифроаналоговые преобразователи. Конечно, такие системы достаточно сложные и дорогостоящие, что не всегда экономически оправдано.

Аналоговая схемотехника на основе операционных усилителей позволяет создавать самые различные вычислительные схемы весьма просто и эффективно. На основе операционных усилителей могут быть реализованы четыре основных действия

арифметики, операции дифференцирования и интегрирования, трансцендентные функции. Недостатком этих вычислительных схем является невысокая точность вычислений – не более 0,1 %. Однако этой точности в целом ряде случаев бывает вполне достаточно.

Схема суммирования

Для суммирования нескольких напряжений можно применить операционный усилитель в инвертирующем включении (рис. 2.15, а). Входные напряжения через резисторы $R_1 \dots R_n$ подаются на инвертирующий вход усилителя, который в этой схеме является суммирующей точкой. Поскольку эта точка является виртуальным нулем, (неинвертирующий вход заземлен, а $\Delta U_{вх} = 0$), то токи, создаваемые входными напряжениями, будут суммироваться и течь через резистор $R_{ос}$:

$$\frac{U_1}{R_1} + \frac{U_2}{R_2} + \dots + \frac{U_n}{R_n} = -\frac{U_{вых}}{R_{ос}}.$$

Если все резисторы взять одинаковыми, то

$$U_{вых} = -\sum_{i=1}^n U_i.$$

Суммирование входных напряжений можно также проводить с любым постоянным смещением. Для этого на один из входов подается постоянное напряжение смещения.

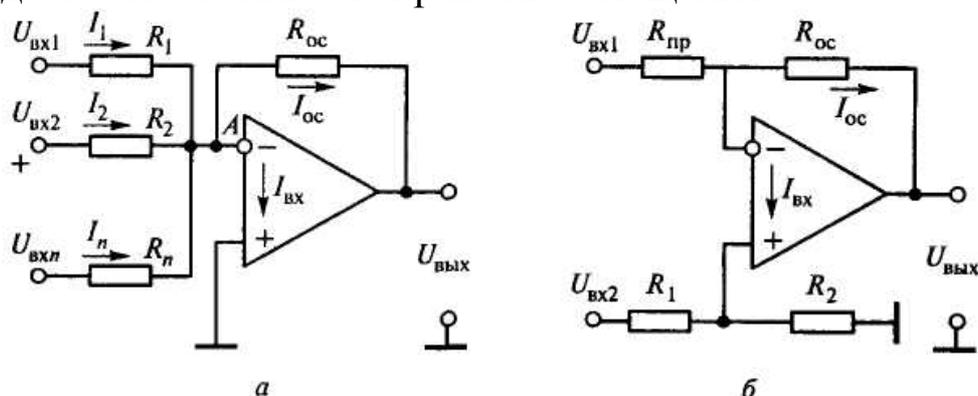


Рис. 2.15. Схемы суммирования (а) и вычитания (б)

Схема вычитания

На рис. 2.15, б изображена схема, обеспечивающая вычита-

ние двух напряжений

$$U_{\text{вых}} = U_2 - U_1.$$

Если все сопротивления сделать одинаковыми, то при отсутствии второго напряжения, т. е. $U_2 = 0$, остается схема с инвертирующим включением усилителя (рис. 2.14, а), для которого

$$U_{\text{вых}} = -\frac{R_{oc}}{R_{np}} U_1 = -\frac{R}{R} U_1 = -U_1.$$

При отсутствии первого напряжения, т. е. $U_1 = 0$, усилитель должен создать на выходе такое напряжение $U_{\hat{a}\hat{u}\hat{\delta}}$, чтобы потенциалы на инвертирующем и неинвертирующем вводах были равны. Потенциал на неинвертирующем входе равен:

$$U_+ = \frac{U_2 R_1}{R_1 + R_2} = \frac{U_2 R}{R + R} = \frac{U_2}{2}.$$

Потенциал на инвертирующем входе (рис. 2.14, б) равен:

$$U_- = \frac{U_{\text{вых}} R_1}{R_1 + R_2} = \frac{U_{\text{вых}} R}{R + R} = \frac{U_{\text{вых}}}{2}.$$

Таким образом, $U_{\text{вых}} = U_2$. Если же на обоих входах присутствуют сигналы, то $U_{\text{вых}} = U_2 - U_1$. Изменяя соотношение сопротивлений в делителях таким образом, чтобы $R_{np} = R_{oc} / \alpha$; $R_1 = R_2 / \alpha$, а $R_{oc} = R_2$ операцию вычитания можно выполнять с коэффициентом α :

$$U_{\text{вых}} = \alpha(U_2 - U_1).$$

Наконец, если во входных цепях инвертирующего и неинвертирующего входов включить схемы, подобные входной схеме суммирующего усилителя и через резисторы подключить параллельно несколько входных напряжений, можно получить схему сложения и вычитания большого числа сигналов:

$$U_{\text{вых}} = \alpha \sum U_i - \beta \sum U_j.$$

где U_i – сигналы в цепи неинвертирующего входа, а U_j – в цепи инвертирующего входа.

Схемы интегрирования и дифференцирования

Схема интегратора может строиться как на основе инвертирующего, так и на основе неинвертирующего усилителя. На рис. 2.16, *a* показана схема интегратора на основе инвертирующего усилителя.

В цепи обратной связи вместо резистора включается конденсатор. Как известно, конденсатор заряжается током, который на основании двух допущений (рис. 2.14, *a*) равен

$$I_c \approx I \approx \frac{U_{вх}}{R}.$$

Как известно из основ электротехники, ток, заряжающий конденсатор, определяется производной от разности напряжений на его обкладках, т. е.

$$I_c = C \frac{d(U_A - U_{вых})}{dt},$$

а учитывая первое допущение ($U_A = 0$).

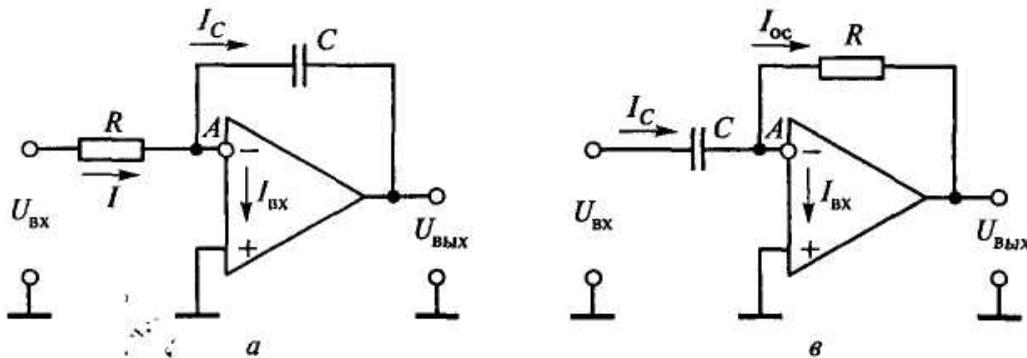


Рис. 2.16. Схемы интегрирования (*a*) и дифференцирования (*б*)

$$I_c = -C \frac{dU_{вых}}{dt}.$$

Приравняв оба выражения для тока I_c , получим

$$-C \frac{dU_{вых}}{dt} = \frac{U_{вх}}{R}, \quad \text{или} \quad \frac{dU_{вых}}{dt} = -\frac{1}{RC} U_{вх}.$$

Интегрируя это выражение, получим

$$U_{\text{вых}} = -\frac{1}{RC} \int_0^t U_{\text{вх}} dt.$$

Таким образом, выходное напряжение схемы пропорционально интегралу от входного напряжения. Значения сопротивления и емкости определяют постоянный коэффициент схемы интегрирования, что можно объяснить и с чисто физических соображений. Чем больше R и C , тем меньше ток, заряжающий конденсатор, и тем больше величина его емкости, поэтому заряд конденсатора, а следовательно, и выходное напряжение будут нарастать медленнее.

Чтобы иметь схему, обеспечивающую вычисление интеграла с высокой степенью точности, используют усилители с малыми входными токами и дрейфом напряжения смещения нуля, высокоточные резисторы и конденсаторы с малыми токами утечки.

Поменяв местами сопротивление и конденсатор в интеграторе (рис. 2.16, а), получим схему дифференцирования (рис. 2.16, б). Ток конденсатора (с учетом, что $U_A \approx 0$)

$$I_c = C \frac{d(U_{\text{вх}} - U_A)}{dt} \approx C \frac{dU_{\text{вх}}}{dt},$$

а ток в цепи обратной связи по закону Ома

$$I_{oc} = \frac{U_A - U_{\text{вых}}}{R} \approx -\frac{U_{\text{вых}}}{R}.$$

Согласно второму допущению эти токи можно считать равными, т. е.

$$-\frac{U_{\text{вых}}}{R} = C \frac{dU_{\text{вх}}}{dt}.$$

откуда

$$U_{\text{вых}} = -RC \frac{dU_{\text{вх}}}{dt}.$$

Таким образом, выходное напряжение в схеме пропорционально первой производной от входного напряжения.

Функциональные преобразователи

На основе операционных усилителей можно формировать сигналы, реализующие различные математические функции – ло-

гарифм, экспоненту, синус и косинус. Для этого используются либо нелинейность характеристик полупроводниковых приборов – транзисторов или диодов, либо осуществляется аппроксимация функции полиномом или степенным рядом.

Логарифм. Для формирования выходного сигнала усилителя, пропорционального логарифму входного, можно использовать характеристику диода в схеме (рис. 2.17, а). Взаимосвязь между прямым током диода I_{np} и падающим на нем напряжением U_{np} имеет следующий вид

$$I_{np} = I_{обр} \left(\exp \frac{U_{np}}{mU_T} - 1 \right),$$

где $I_{обр}$ – обратный ток, образованный неосновными носителями; m – корректирующий множитель; $U_T = kT / e_0$ – термический потенциал; k – постоянная Больцмана; T – температура; e_0 – заряд электрона.

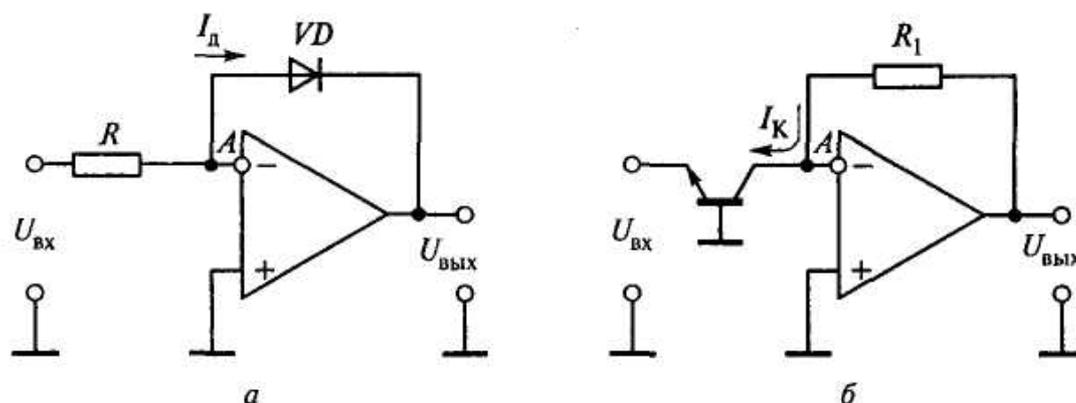


Рис. 2.17. Функциональные преобразователи: а – логарифмический усилитель; б – экспоненциальный генератор

В рабочей области, где $I_{np} \gg I_{обр}$, можно считать, что

$$I_{np} = I_{обр} \exp \frac{U_{np}}{mU_T}.$$

Отсюда следует, что

$$U_{np} = mU_T \ln(I_{np} / I_{обр}).$$

Напряжение на диоде, по существу, равно выходному напряжению, только с обратным знаком $U_{вых} = -U_{np}$. Ток в прямой цепи, создаваемый входным напряжением $I_{np} = U_{вх} / R_1$, равен току в цепи обратной связи, т. е. прямому току диода, поэтому взаимосвязь выходного напряжения со входным имеет следующий вид:

$$U_{вых} = -mU_T \ln(U_{вх} / R_1 I_{обр}).$$

Так как значения m , U_T , R_1 и $I_{обр}$ постоянны, выходное напряжение становится функцией только входного напряжения и пропорционально его логарифму.

Вместо диода в схемах логарифмического усилителя применяются также транзисторы, у которых зависимость коллекторного тока от напряжения $U_{бэ}$ также имеет логарифмический вид.

Экспонента. На рис. 2.17, б показана схема функционального преобразователя, реализующего экспоненциальную функцию. Нелинейным элементом, на основе которого реализуется такое преобразование, является транзистор, включенный в прямую цепь операционного усилителя. При отрицательном входном напряжении через транзистор будет течь ток:

$$I_k = I_{ко} \exp \frac{U_{бэ}}{U_T}.$$

Выходное напряжение определяется падением напряжения на R_1 , которое зависит от тока в цепи обратной связи $U_{вых} = I_{ос} R_1$. Так как ток коллектора I_k равен току $I_{ос}$, а напряжение $U_{бэ}$ соответствует входному напряжению, только со знаком «минус», то взаимосвязь между входным и выходным напряжениями будет иметь следующий вид:

$$U_{вых} = I_k R_1 = I_{ко} R_1 \exp \frac{-U_{вх}}{U_T}.$$

На основе логарифмических и экспоненциальных усилителей выполняются схемы для решения степенных уравнений. Логарифмические усилители также являются основой для схем аналогового умножения.

Функции синус и косинус. Чтобы реализовать синусоидальную зависимость выходного напряжения от входного, используется метод *кусочно-линейной аппроксимации*.

График функции (рис. 2.18) в диапазоне от -90° до $+90^\circ$ аппроксимируется ломаной линией. Каждый линейный участок можно реализовать с помощью усилителя с соответствующим коэффициентом передачи. На первом участке от точки 0 до точки a коэффициент передачи входного напряжения самый высокий. Когда входное напряжение достигнет второго участка (между точками a и b), коэффициент передачи усилителя уменьшается и выходное напряжение растет медленнее. На третьем участке между точками b и c – еще медленнее, пока входное напряжение не достигнет точки, соответствующей $+90^\circ$.

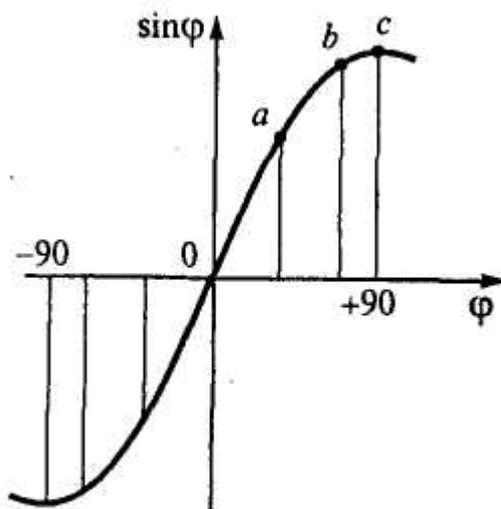


Рис. 2.18. Аппроксимация функции \sin

Так как коэффициент передачи усилителя зависит от соотношения сопротивлений в прямой цепи и цепи обратной связи, изменять коэффициент передачи можно путем динамического уменьшения сопротивления в одной из цепей с ростом входного напряжения. Для этого используют диоды, которые при достижении определенного значения напряжения открываются и подключают параллельно основному сопротивлению цепи дополнительные сопротивления.

2.6. Генераторы на основе операционных усилителей

Электронным генератором называют устройство для формирования незатухающих электрических колебаний различной формы, частоты и мощности. Очень часто генераторы выполняют на основе операционных усилителей.

Мультивибратор

Мультивибратором называют генератор напряжения с формой, близкой прямоугольной. Его название отражает тот факт, что такое напряжение при разложении в ряд Фурье представляется рядом, содержащим много высших гармоник (*мульти* – много).

По характеристике операционного усилителя (рис. 2.13, б) видно, что выходное напряжение усилителя линейно зависит от входного только в очень узком диапазоне – сотнях микровольт. Если входное напряжение выходит за пределы этого диапазона, то выходной сигнал может принимать только два значения: $+U_{\text{вых}} \approx +12 \text{ В}$ и $-U_{\text{вых}} \approx -12 \text{ В}$. На этой особенности операционного усилителя основан принцип формирования прямоугольного напряжения мультивибратора (рис. 2.19, а).

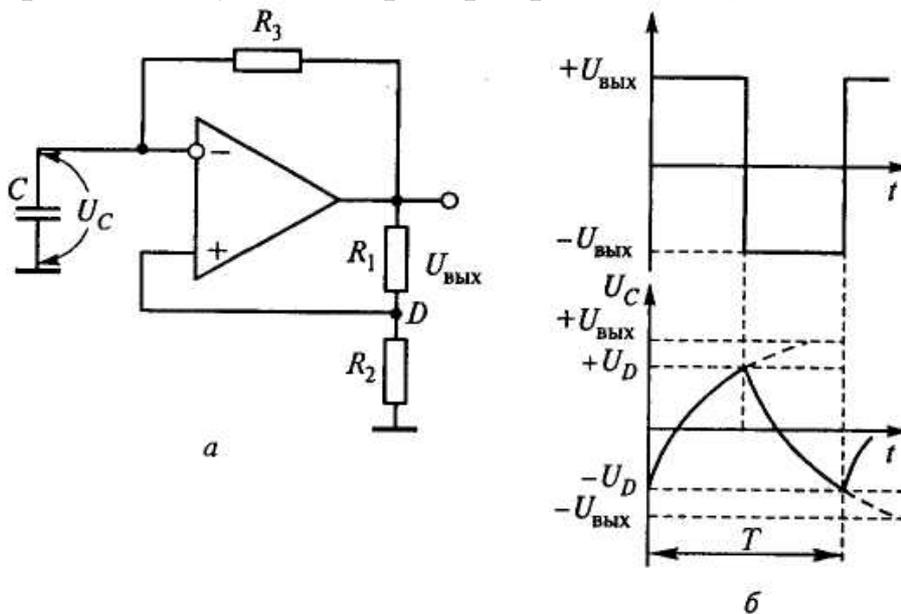


Рис. 2.19. Мультивибратор (а) и графики, поясняющие его работу (б)

Предположим, что в момент включения между входами усилителя небольшая (достаточно единиц милливольт) отрицательная разность потенциалов. При этом на выходе сформируется напряжение $+U_{вых}$, а на неинвертирующий вход с делителя R_1, R_2 будет подан положительный потенциал $+U_D$. Конденсатор начнет заряжаться по цепи ($U_{вых} - R_3 - C$ -корпус), стремясь достичь потенциала $+U_{вых}$. Потенциал на инвертирующем входе начнет расти до тех пор, пока не превысит потенциал на неинвертирующем входе $+U_D$. В этот момент усилитель сформирует на выходе отрицательное напряжение $-U_{вых}$ и создаст на неинвертирующем входе отрицательный потенциал $-U_D$. Теперь конденсатор начнет перезаряжаться, стремясь достичь потенциала $-U_{вых}$. Однако как только потенциал на инвертирующем входе станет ниже потенциала на неинвертирующем входе $-U_D$, усилитель сформирует на выходе положительное напряжение $+U_{вых}$. Такой скачкообразный процесс изменения выходного напряжения с $+U_{вых}$ до $-U_{вых}$ и обратно будет повторяться до тех пор, пока с операционного усилителя не будет снято питающее напряжение.

Графики, демонстрирующие описанные процессы, показаны на рис. 2.19, б. Период T колебаний определяется постоянной времени заряда конденсатора $\tau = R_3 C$, а также тем, насколько потенциал, формируемый делителем R_1, R_2 , меньше напряжения $U_{вых}$.

Генератор пилообразного напряжения

Напряжение на конденсаторе прямолинейно возрастает, если его заряжать постоянным током, не зависящим от напряжения на нем, и предотвратить влияние на этот ток сопротивления нагрузки, т. е. должно выполняться условие $R_i \gg R$. Интегрируя по времени выражение

$$I_C = C \frac{dU_C}{dt},$$

получим

$$\int dU_C = \frac{I_C}{C} \int dt \quad \text{или} \quad U_C = \frac{I_C}{C} t.$$

Условие $I_C = const$ в схеме генератора пилообразного напряжения (ГПН) на основе операционного усилителя (рис. 2.20, а) обеспечивается постоянным напряжением $U_{вх}$. Пока транзистор заперт, в течение времени t_{Π} происходит зарядка конденсатора и напряжение на нем нарастает по прямой. Усилитель, стремясь сделать разность потенциалов на его входах, близкой к нулю, формирует выходное напряжение, повторяющее напряжение на конденсаторе. При подаче импульса $U_{разр}$ транзистор открывается, и конденсатор быстро разряжается через него за время $t_{разр}$, после чего процесс зарядки повторяется. Выходное напряжение схемы приобретает пилообразную форму, которая сохраняется до тех пор, пока значение напряжения располагается внутри диапазона от $-U_{вых}$ до $+U_{вых}$.

Длительность t_{Π} определяется емкостью C и током зарядки, зависящим от $U_{вх}$ и сопротивления резисторов R . Изменяя напряжение E_0 , можно смещать график напряжения по вертикали.

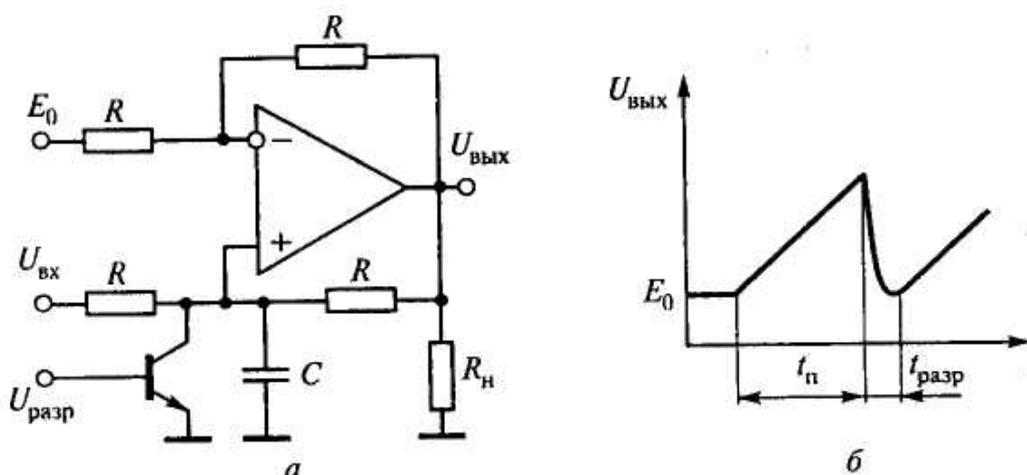


Рис. 2.20. Генератор пилообразного напряжения (а), форма выходного напряжения (б)

2.7. Цифровые преобразователи

Как отмечалось в 2.1, электронные устройства делятся на аналоговые и цифровые. В современных системах управления различными процессами, в том числе и технологическими, присутствуют устройства обоих типов. Аналоговые устройства обычно обеспечивают съем первичной информации с датчиков системы управления приводами исполнительных устройств и механизмов, управление же самим процессом в соответствии с заданной алгоритмом программой выполняют цифровые устройства. Взаимодействие между аналоговой частью системы и цифровой (преобразование информации из аналоговой формы в цифровую и обратно) обеспечивают цифроаналоговые (ЦАП) и аналого-цифровые преобразователи (АЦП).

Из большого числа известных методов построения таких преобразователей рассмотрим наиболее типичные, используемые в выпускаемых промышленностью БИС.

Очень важную роль при аналого-цифровом преобразовании играют компараторы. *Компаратором называют устройство, предназначенное для сравнения изменяющегося аналогового входного сигнала с опорным напряжением.* При этом в зависимости от того, больше входной сигнал опорного или меньше (на доли милливольт), на выходе компаратора должно установиться напряжение «логический ноль» (лог. 0) или «логическая единица» (лог. 1). Так как выходной сигнал компаратора подается обычно на логические схемы, его выходное напряжение согласуется с цифровыми логическими схемами.

Функцию сравнения двух напряжений может выполнить и операционный усилитель, если на один из его входов подать опорное напряжение, а на другой – входной сигнал. Однако специализированные устройства – компараторы имеют преимущество в быстродействии, которое получают, предотвращая режим насыщения его транзисторов, а, следовательно, и длительное рассасывание неосновных носителей. Схемы компараторов похожи на схемы операционных усилителей, но менее сложные. Компараторы выпускаются в интегральном исполнении, а также являются составной частью микросхем АЦП.

Цифроаналоговые преобразователи

Цифроаналоговые преобразователи (ЦАП) обеспечивают прием от цифрового устройства двоичного кода и преобразование его в напряжение постоянного тока, пропорциональное этому коду, для последующей передачи его аналоговым устройствам.

На рис. 2.21 пояснен принцип цифроаналогового преобразования с помощью суммирующего операционного усилителя (ОУ). Вследствие большого входного сопротивления входной ток ОУ пренебрежимо мал, поэтому сумма токов $\sum I_i$, притекающих к точке A , равна току I_{oc} , вытекающему из этой точки. Разность потенциалов между инвертирующим и неинвертирующим входами вследствие большого коэффициента усиления собственно ОУ (при условии, что он находится на линейном участке характеристики) также пренебрежимо мала, поэтому потенциал точки A оказывается близким к нулевому потенциалу корпуса. С учетом этих допущений выходное напряжение (см. рис. 2.15, а) равно

$$U_{вых} = I_i R_{oc}.$$

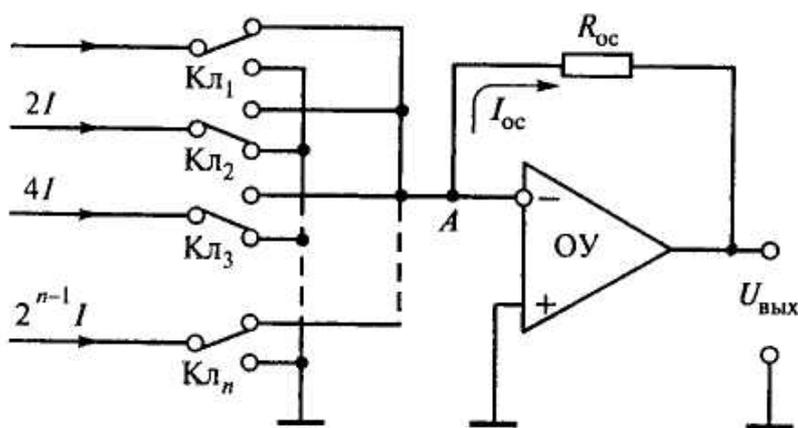


Рис. 2.21. К принципу работы ЦАП на основе операционного усилителя

Предположим, что с помощью ключей K_{li} к точке A могут быть поданы токи, значения которых пропорциональны весу разрядов двоичного кода (если младшему разряду соответствует ток I , то ток каждого следующего разряда в 2 раза больше, т. е. $2I$, $4I$, $8I$ и т. д. до $2^{n-1}I$ для старшего разряда n). Если при значении i -го разряда, равном 1, ключ K_{li} замкнут, а при 0 – разомк-

нут, то сумма токов $\sum I_i$, а значит и $U_{вых}$ окажутся пропорциональны значению n -разрядного двоичного числа, код которого управляет ключами.

Для создания токов, пропорциональных весу двоичных разрядов, используется так называемая *матрица* $R-2R$ (рис. 2.22, а), которую подключают к источнику стабильного напряжения $U_{он}$. Нетрудно убедиться, что для каждого узла матрицы сопротивление всей цепи, расположенной правее узла, всегда равно $2R$. Поэтому ток, втекающий в узел, разделяется поровну между резистором $2R$ (вниз) и параллельной ему цепью (вправо). В следующем узле опять происходит деление втекающего тока пополам, но поскольку он в два раза меньше, чем ток, втекающий в предыдущий узел, то и через резистор $2R$ будет течь в два раза меньший ток. Таким образом, токи, текущие через резисторы $2R$, будут пропорциональны весу двоичных разрядов a_i . Для коммутации токов используется схема, изображенная на рис. 2.22, б. Роль ключей выполняет пара полевых транзисторов, при этом VT1 направляет ток в точку A операционного усилителя, а VT2 – на корпус. На затвор VT1 поступает непосредственно напряжение двоичного разряда a_i , а на затвор VT2 – напряжение с инвертора. Если соответствующий разряд двоичного кода a_i равен единице, то транзистор VT1 открывается, а VT2 закрывается. При этом ток соответствующего двоичного разряда будет принимать участие в формировании выходного напряжения. Если же $a_i = 0$, то закрытым будет транзистор VT1, а открытым – VT2, и соответствующий ток замыкается на корпус.

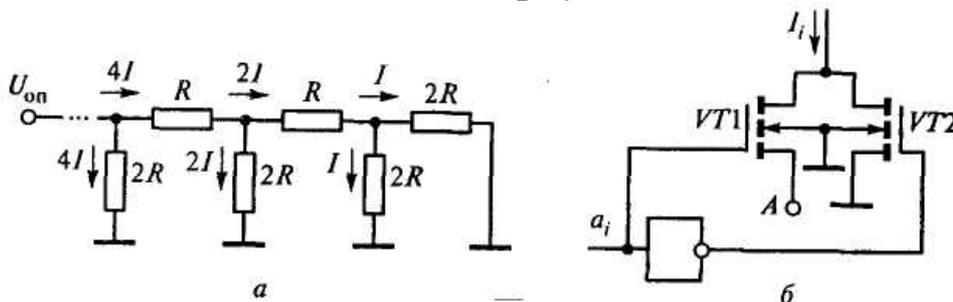


Рис. 2.22. Матрица $R-2R$ (а), схема коммутации токов (б)

Аналого-цифровые преобразователи

Если переменные информационные величины представлены в аналоговой форме в виде изменяющегося напряжения постоянного тока, их непосредственная обработка цифровыми устройствами невозможна без предварительного представления в виде n -разрядного кода. Эту операцию осуществляют аналого-цифровые преобразователи (АЦП).

Существует ряд способов такого преобразования, обладающих своими преимуществами и недостатками, рассмотрим их.

В способе *последовательного приближения* схема формирует пробные коды, поступающие на ЦАП, выходной сигнал которого сравнивается с помощью компаратора с входным аналоговым сигналом (рис. 2.23).

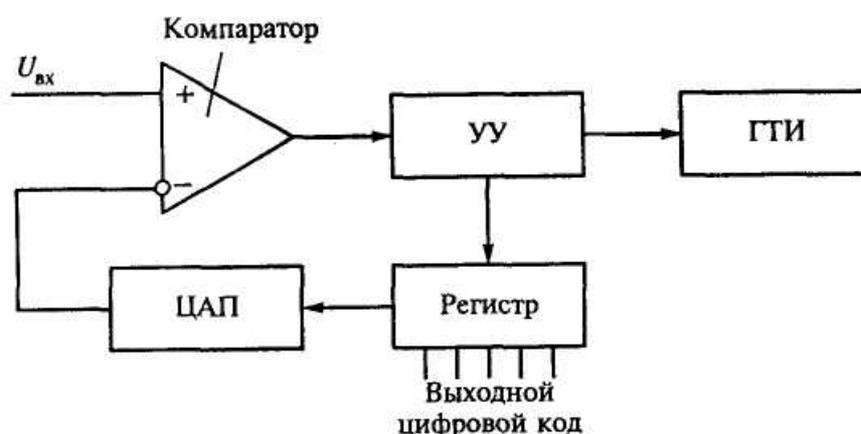


Рис. 2.23. АЦП последовательного приближения

Выходной двоичный код формируется в регистре, управляемом устройством управления. Регистр связан с ЦАП, который формирует напряжение, пропорциональное коду, подаваемое на один из входов компаратора. На другой вход компаратора подается напряжение $U_{вх}$, подлежащее преобразованию в код. В исходном состоянии устройство управления устанавливает все разряды регистра в «0». Затем в старший разряд заносится «1». Если при этом $U_{вх} > U_{ЦАП}$, то устройство управления оставляет «1» в старшем n -м разряде, если же $U_{вх} < U_{ЦАП}$, то в старший разряд заносится «0». Затем устройство управления заносит «1» в сле-

дующий $(n-1)$ -й разряд и вновь в зависимости от результата сравнения устройство управления либо оставляет «1» в этом разряде, либо записывает «0». Таким образом, устройство управления заносит во все разряды регистра «1» или «0», начиная от самого старшего и кончая самым младшим. Работа АЦП синхронизируется генератором тактовых импульсов (ГТИ). После n тактов сравнения $U_{вх}$ с $U_{ЦАП}$, на выходе АЦП получается n -разрядный двоичный код, эквивалентный входному аналоговому сигналу. Такие преобразователи имеют относительно высокую точность, однако для n -разрядного преобразования требуют n тактов. При этом, если за время преобразования входной сигнал изменяется, возникает ошибка, особенно заметная при коротких выбросах входного сигнала.

В АЦП, использующем способ *пилообразного напряжения*, нет цифроаналогового преобразования (рис. 2.24). Принцип его работы основан на измерении интервала времени, в течение которого линейно нарастающее напряжение достигнет уровня $U_{âð}$. По команде «Начало преобразования» одновременно запускается генератор пилообразного напряжения и взводится триггер, разрешающий прохождение тактовых импульсов на вход счетчика. Линейно нарастающее напряжение U_n , формируемое ГПН, поступает на один из входов компаратора, на другой вход которого подается напряжение $U_{вх}$, подлежащее преобразованию в код. В момент, когда напряжение U_n сравнивается с $U_{вх}$, компаратор выдаст команду, сбрасывающую триггер и запрещающую прохождение тактовых импульсов на вход счетчика. Таким образом, код на выходе счетчика будет прямо пропорционален отрезку времени, в течение которого напряжение U_n достигнет уровня $U_{вх}$, т. е. самой величине $U_{вх}$.



Рис. 2.24. АЦП, использующий способ пилообразного напряжения

Как следует из принципа работы данного АЦП, он имеет невысокое быстродействие. Точность преобразования определяется стабильностью ГПН, которая в основном зависит от температурной нестабильности параметров времязадающей RC -цепи.

Самым быстродействующим и в то же время самым сложным является АЦП, использующий способ *параллельного кодирования* (рис. 2.25). Входное напряжение $U_{вх}$ подается одновременно на верхние входы всех компараторов. На нижние входы компараторов подается напряжение с делителя, состоящего из резисторов одного номинала R . Таким образом, напряжение, с которым осуществляется сравнение входного сигнала у двух соседних компараторов, отличается на величину, соответствующую цене самого младшего разряда.

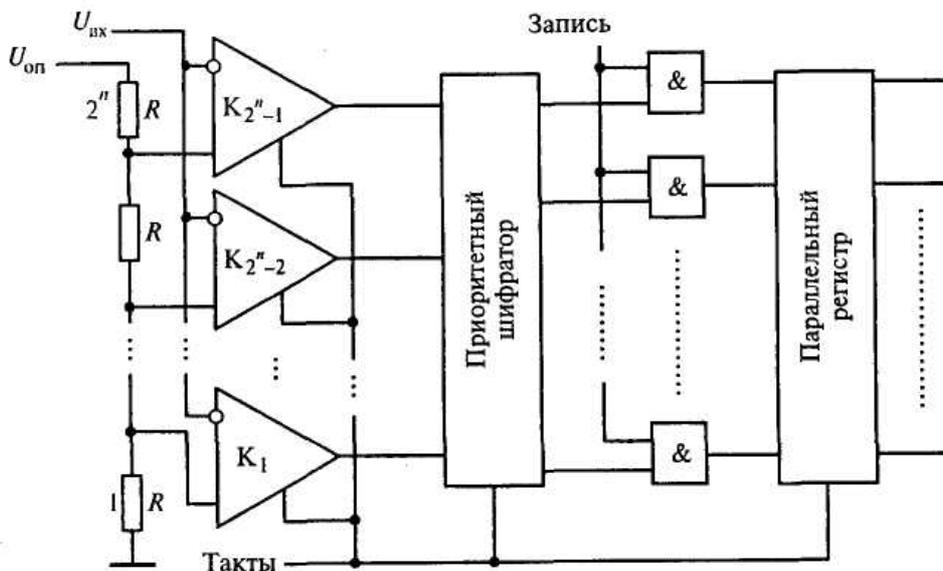


Рис. 2.25. АЦП параллельного кодирования

Приоритетный шифратор формирует выходной цифровой код, соответствующий самому старшему из сработавших компараторов. По единичному сигналу «Запись» n -разрядный код с шифратора через конъюнкторы поступает в параллельный регистр.

Высокое быстродействие АЦП, реализующего этот способ, достигается за счет значительных аппаратурных затрат и большой потребляемой мощности.

2.8. Источники вторичного электропитания

Структуры источников электропитания

Для любого электронного устройства необходим источник питания, который должен давать одно или несколько значений постоянного напряжения. Конечно, в качестве источника питания можно использовать гальванические батареи, но при большом потреблении мощности это неэкономично. В этом случае применяют специальные электронные устройства, обеспечивающие формирование требуемых питающих напряжений и называемые источниками электропитания.

Источники электрической энергии, необходимой для питания любой электронной аппаратуры, принято делить на источники первичного и вторичного электропитания.

К *первичным источникам электропитания* относят трехфазную (или однофазную) сеть промышленной частоты 50 Гц (для стационарной аппаратуры) и генераторы постоянного или переменного напряжения повышенной частоты 400–500 Гц. Химические гальванические элементы и солнечные батареи используются только для питания бортовой аппаратуры, устанавливаемой на подвижных объектах и требующих автономного электропитания.

Источники вторичного электропитания (ИВЭП) выполняют функции преобразования вида тока (переменный – постоянный), стабилизации и регулировки напряжения или тока, фильтрации различных помех, возникающих при переключении, стабилизации и регулировке напряжения и т. д. Преобразование пере-

менного тока в постоянный осуществляется *выпрямителями*, а обратное преобразование постоянного тока в переменное – *инверторами*.

подавляющая часть устройств информационно-вычислительных систем потребляет электрическую энергию в виде постоянного тока. Если первичным источником служит сеть переменного тока $U \sim$, то источник вторичного электропитания чаще всего имеет структуру, приведенную на рис. 2.26, а.

Мощный трансформатор Т, как правило, понижает напряжение (кроме питания электронно-лучевых трубок, например в мониторах, телевизорах и т. п.), затем оно преобразуется выпрямителем В в постоянное напряжение, пульсации которого сглаживаются фильтром Ф, и при необходимости уровень этого напряжения с помощью стабилизатора Ст поддерживается неизменным, не зависящим от изменений напряжения сети, температуры, тока нагрузки Н и других дестабилизирующих факторов.

Источники вторичного электропитания являются неотъемлемой частью любой электронной аппаратуры и в значительной степени определяют ее технико-экономические показатели. На долю источников питания нередко приходится до 40 % общей массы и объема аппаратуры, поэтому одной из задач, стоящих перед проектировщиками, является их комплексная миниатюризация.

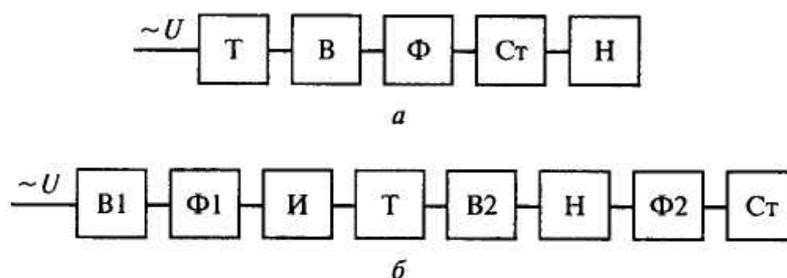


Рис. 2.26. Структурные схемы источников вторичного электропитания

Из всех узлов ИВЭП наиболее громоздкие, как правило, узлы, выполненные на магнитопроводах из ферромагнитных материалов (трансформаторы и дроссели фильтров).

Стремление уменьшить массу и габаритные размеры источников электропитания привело к структурной схеме, называемой «ИВЭП с бестрансформаторным входом» (рис. 2.26, б). В этой

структуре переменное напряжение первичной сети сначала выпрямляется В1 и фильтруется Ф1, а затем инвертируется в инверторе И в переменное, но с частотой 20...50 кГц. На этой частоте напряжение трансформируется Т до нужного уровня, вновь выпрямляется В2, фильтруется Ф2 и при необходимости стабилизируется Ст. Масса и габариты магнитопровода трансформатора (дросселя) обратно пропорциональны частоте переменного тока. Поэтому на высокой частоте происходит резкое уменьшение размеров трансформатора и фильтра Ф2. За счет этого, несмотря на большее по сравнению со структурой рис. 2.26, а число узлов и двойное преобразование вида тока, источник получается значительно меньше по массе и габаритным размерам.

Выпрямительные устройства

Выпрямители служат для преобразования переменного (синусоидального) напряжения в напряжение постоянного тока с помощью полупроводниковых выпрямительных диодов.

В схеме **однополупериодного выпрямителя** (рис. 2.27, а) ток I_n через диод проходит в нагрузку R_n , только в положительные полупериоды напряжения U_2 , так как в отрицательные полупериоды оно запирает диод. Ток в нагрузке (заштрихован) имеет прерывистый характер, а его постоянная составляющая I_0 представляет собой среднее значение тока, протекающего за период, и создает на нагрузке постоянную составляющую напряжения, равную (согласно разложению функции в ряд Фурье)

$$U_0 = I_0 R_n = \left(\frac{I_{2\max}}{\pi} \right) R_n = \frac{U_{2\max}}{\pi} = \frac{\sqrt{2} \cdot U_2}{\pi} = 0,45 U_2,$$

где $U_{2\max}$ и U_2 – амплитудное и действующее значения синусоидального напряжения вторичной обмотки трансформатора. По заданному U_0 можно найти U_2 и определить необходимый коэффициент трансформации U_1/U_2 при известном напряжении U_1 питающей сети переменного тока.

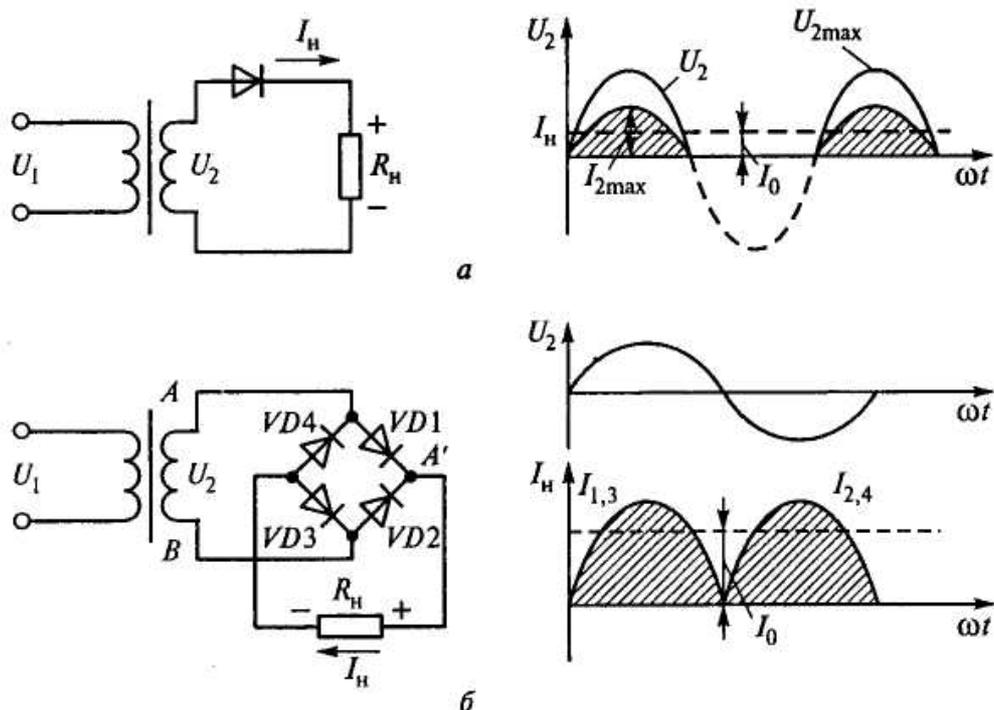


Рис. 2.27. Выпрямительные устройства и графики, поясняющие их работу: а – однополупериодный выпрямитель; б – двухполупериодный выпрямитель

В отрицательный полупериод к запертому диоду приложено обратное напряжение

$$U_{обр} = U_{2max} = \pi U_0,$$

поэтому диод выбирают так, чтобы его допустимое обратное напряжение удовлетворяло условию $U_{обр доп} \geq \pi U_0$, а допустимый через диод прямой ток – условию $I_{ср доп} \geq I_0$.

Схема **двухполупериодного выпрямителя** состоит из четырех диодов, включенных по так называемой мостовой схеме (рис. 2.27, б).

Напряжение U_2 в положительный полупериод открывает диоды $VD1$ и $VD3$ и от точки A к точке B по цепи « $VD1-R_i-VD3$ » протекает ток нагрузки $I_n = I_{1,3}$. При этом диоды $VD2$ и $VD4$ заперты.

В отрицательный полупериод напряжение U_2 открывает диоды $VD2$ и $VD4$ и ток $I_n = I_{2,4}$ течет от точки B к точке A по

цепи «VD2–R_i–VD4», проходя по нагрузке в одном и том же направлении.

В этой схеме постоянные составляющие тока I_0 и напряжения U_0 в два раза выше, чем в однополупериодной схеме

$$I_0 = \left(\frac{2}{\pi}\right)I_{2\max} \quad \text{и} \quad U_0 = \left(\frac{2}{\pi}\right)U_{2\max} = \left(\frac{2\sqrt{2}}{\pi}\right)U_2 \approx 0,9U_2.$$

Трехфазные выпрямители применяют при больших мощностях, так как они равномерно нагружают трехфазную сеть.

Вторичная обмотка трансформатора, соединенная звездой с нулевым проводом, подключена к нагрузке R_i через три диода (рис. 2.28, а). Ток через каждый диод протекает в течение $1/3$ периода T , когда напряжение фазной обмотки, с которой соединен диод, выше напряжения обмоток двух других фаз. На рис. 2.28, в заштрихована форма напряжения, подаваемого к нагрузке, и имеющая значительно меньшие пульсации, чем в схемах рис. 2.27.

В трехфазном выпрямителе соотношения для чисто активной нагрузки таковы

$$U_0 = \left(\frac{3\sqrt{3}}{2\pi}\right)U_{2\max} \approx 0,827U_{2\max} \approx 1,17U_2;$$

$$U_{i\dot{a}\dot{\delta}} = \sqrt{3} \cdot U_{2\max} \approx 2,09U_0,$$

где $U_{2\max}$ и U_2 – амплитудное и действующее значения фазного напряжения, а средний ток через диод $I_{\dot{n}\dot{\delta}} = I_0/3$.

В *бестрансформаторном трехфазном выпрямителе* (рис. 2.28, б) соотношения для чисто активной нагрузки равны:

$$U_0 = \left(\frac{3\sqrt{2}}{\pi}\right)U \approx 1,35U; \quad U_{обр} = U_{\max} \approx 1,05U_0,$$

где U_{\max} и U – амплитудное и действующее значения линейного напряжения сети, а средний ток через каждый из шести диодов $I_{cp} = I_0/3$.

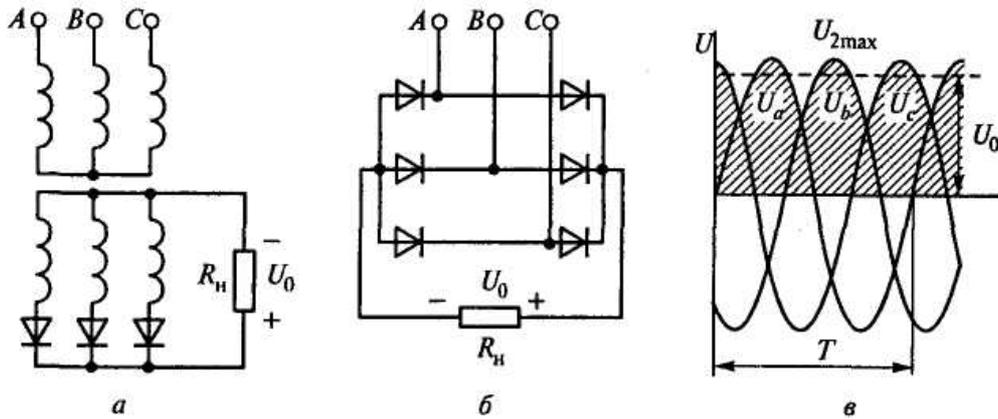


Рис. 2.28. Трехфазные выпрямители: а – трансформаторный; б – бестрансформаторный; в – график, поясняющий работу выпрямителя

Сглаживающие фильтры

Для питания электронной аппаратуры допускается пульсация напряжения, не превышающая долей процента, однако на выходе выпрямителей пульсации значительно больше. Для их уменьшения применяют сглаживающие фильтры, которые должны максимально уменьшить (подавить) переменные составляющие и с возможно меньшими потерями пропустить постоянную составляющую выпрямленного напряжения.

Простейшим фильтром служит конденсатор, включенный на выходе выпрямителя в параллельно нагрузке (рис. 2.29, а), который запасает энергию, заряжаясь во время возрастания напряжения выпрямителя, и отдает ее, разряжаясь на сопротивление нагрузки, когда оно снижается. На рис. 2.29, б показана форма напряжения на конденсаторе U_C (а значит, и на параллельно включенном R_f) при двухполупериодном выпрямителе.

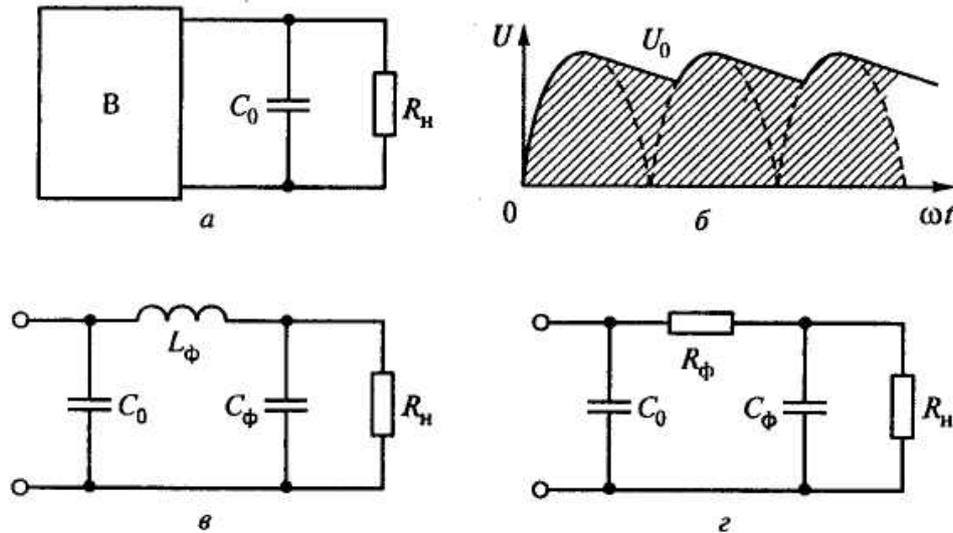


Рис. 2.29. Сглаживающие фильтры: а – RC -фильтр; б – график, поясняющий работу фильтра; в – LC -фильтр; г – Π -образный RC -фильтр

Для дальнейшего снижения пульсаций применяют Γ -образные LC -фильтры (рис. 2.29, в). Индуктивное сопротивление $X_L = \omega L_\phi$ стремятся сделать значительно больше R_i для того, чтобы переменные составляющие выпрямленного напряжения с частотами пульсаций от основной ω и выше «задерживались» фильтром в виде падения напряжения на X_L , не достигая нагрузки. Емкостное же сопротивление $X_C = 1/\omega C_\phi$ выполняют значительно меньше, чем R_i , для того, чтобы переменные составляющие выпрямленного тока замыкались через $X_{\tilde{N}}$ минуя R_i . При этом постоянная составляющая тока, для которой $X_L = 0$, $X_{\tilde{N}} = \infty$, не создает падения напряжения на L_ϕ и не замыкается через C_ϕ , целиком поступая в нагрузку.

Недостатком LC -фильтров является громоздкость и трудность изготовления индуктивности в микросхеменном исполнении. Поэтому в интегральных микросхемах при токах нагрузки в несколько миллиампер используют RC -фильтры (рис. 2.29, г), несмотря на их несколько худшие сглаживающие свойства и меньшие КПД.

Линейные стабилизаторы напряжения

Стабилизатором напряжения называется устройство, автоматически поддерживающее напряжение на нагрузке при изменении в определенных пределах таких дестабилизирующих факторов, как напряжение первичного источника, сопротивление нагрузки, температура окружающей среды.

Существует два вида стабилизаторов – параметрические и компенсационные.

Параметрический стабилизатор использует элементы, в которых напряжение остается неизменным при изменении протекающего через них тока. Такими элементами являются стабилитроны, в которых при изменении тока в очень широких пределах падение напряжения изменяется на доли процента. Параметрические стабилизаторы применяются, как правило, в качестве источников опорного (эталонного) напряжения в мощных компенсационных стабилизаторах (рис. 2.30).

Принцип работы *компенсационного стабилизатора* основан на сравнении фактического напряжения на нагрузке с эталонным и увеличении или уменьшении в зависимости от этого отклонения выходного напряжения. Эталонное напряжение формируется источником опорного напряжения ИОН. В сравнивающем элементе СЭ происходит сравнение напряжения на нагрузке с эталонным и выработка управляющего сигнала рассогласования. Этот сигнал усиливается усилителем У и подается на регулирующий элемент РЭ, который обеспечивает такое изменение выходного напряжения, которое приводит к приближению фактического напряжения на нагрузке к эталонному значению.

Основным параметром стабилизатора является *коэффициент стабилизации* – отношение относительного изменения напряжения на входе к относительному изменению напряжения на выходе:

$$K_{ст} = \frac{\Delta U_{вх} / U_{вх}}{\Delta U_{вых} / U_{вых}}.$$

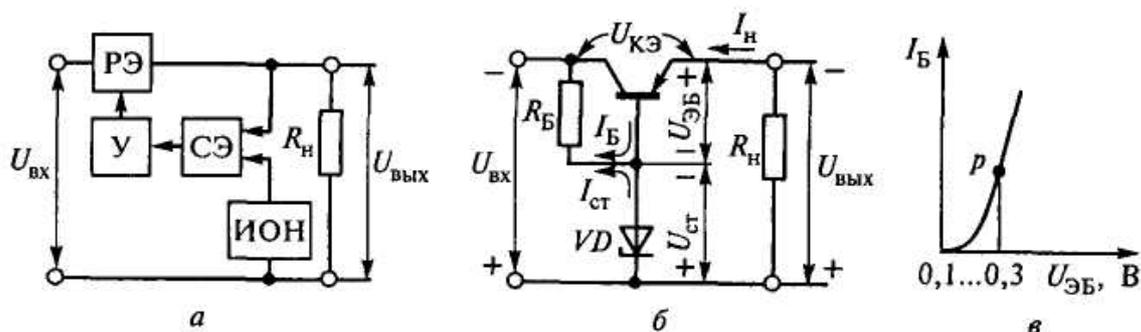


Рис. 2.30. Структура компенсационного стабилизатора напряжения (а), его простейшая реализация (б) и график, поясняющий выбор рабочей точки (в)

В простейшем компенсационном стабилизаторе опорным напряжением является напряжение $U_{ст}$ стабилитрона VD, а сравнивающим элементом, усилителем и одновременно регулирующим элементом – транзистор VT (рис. 2.30, б).

Выходное напряжение (как это видно по знакам «+» и «-» на схеме) $U_{вых} = U_{ст} - U_{эб}$. Ток через резистор R_b образуется сложением двух токов: тока стабилитрона $I_{ст}$ и тока базы I_b . Режим работы транзистора выбирают таким образом, чтобы исходная рабочая точка p располагалась на середине линейного участка его входной характеристики (рис. 2.30, в). Напряжение $U_{эб}$ при этом составляет 0,1...0,3 В. Так как напряжение стабилитрона обычно около 8 В, то

$$U_{вых} \approx U_{ст}.$$

Предположим, что по каким-либо причинам напряжение на нагрузке уменьшилось. Это приведет к увеличению падения напряжения $U_{эб} = U_{ст} - U_{вых}$, что, в свою очередь, увеличит степень открытия транзистора. В результате падение напряжения на транзисторе $U_{кэ}$ уменьшится, а, значит, увеличится напряжение на нагрузке $U_{вых} = U_{вх} - U_{кэ}$ и в итоге напряжение на нагрузке восстановится. Аналогичное восстановление выходного напряжения произойдет и при его увеличении. Только в этом случае произойдет уменьшение степени открытия транзистора и соответствующее увеличение падающего на нем напряжения $U_{кэ}$.

Транзистор включен по схеме эмиттерного повторителя, входным напряжением которого является $U_{ст}$. Так как $I_b \ll I_n$,

схема позволяет отдавать в нагрузку значительную мощность. Коэффициент стабилизации такой схемы составляет $K_{ст} = 150...300$. В рассмотренной схеме сигнал рассогласования формируется на самом регулирующем транзисторе. Более высокую степень стабилизации обеспечивают схемы, в которых на базу регулирующего транзистора поступает предварительно усиленный сигнал рассогласования. В рассмотренных стабилизаторах напряжения регулирующий транзистор всегда открыт, а саморегулирование осуществляется путем изменения степени его открытия, т. е. линейно. Поэтому такие стабилизаторы называются *линейными*.

Импульсные стабилизаторы напряжения

В отличие от ранее рассмотренных линейных стабилизаторов в *импульсных стабилизаторах напряжения* транзистор, через который течет ток в нагрузку, периодически открывается и закрывается, т. е. работает в ключевом режиме. Причем регулирование осуществляется путем изменения паузы, в течение которой через ключевой транзистор течет ток нагрузки от источника постоянного входного напряжения. Таким образом, транзистор работает не в линейном, а в импульсном режиме: он либо полностью открыт, либо полностью закрыт. В таких стабилизаторах среднее значение напряжения на нагрузке $U_{вых} = U_{вх}t / T$, где T – период следования импульсов; t – продолжительность замкнутого состояния ключа.

Импульсные стабилизаторы обеспечивают более высокий КПД, так как в полностью открытом состоянии на транзисторе падает очень небольшое напряжение, а, следовательно, мощность, рассеиваемая на транзисторе, гораздо меньше той мощности, которая рассеивается в линейных стабилизаторах.

Поскольку регулирование осуществляется путем изменения ширины импульсов t , этот принцип работы получил название *широотно-импульсной модуляции* (ШИМ). Импульсные стабилизаторы (рис. 2.31), так же как и линейные, являются компенсационными. Сигнал рассогласования U_p , образованный сравнивающим элементом СЭ и усиленный усилителем U , преобразуется в

импульсы, следующие с одинаковой частотой, длительность которых $t_{вкл}$ изменяется под действием сигнала рассогласования. Эти импульсы открывают и закрывают ключевой транзистор VT, который вместе с диодом VD и LC-фильтром образует импульсный регулирующий элемент.

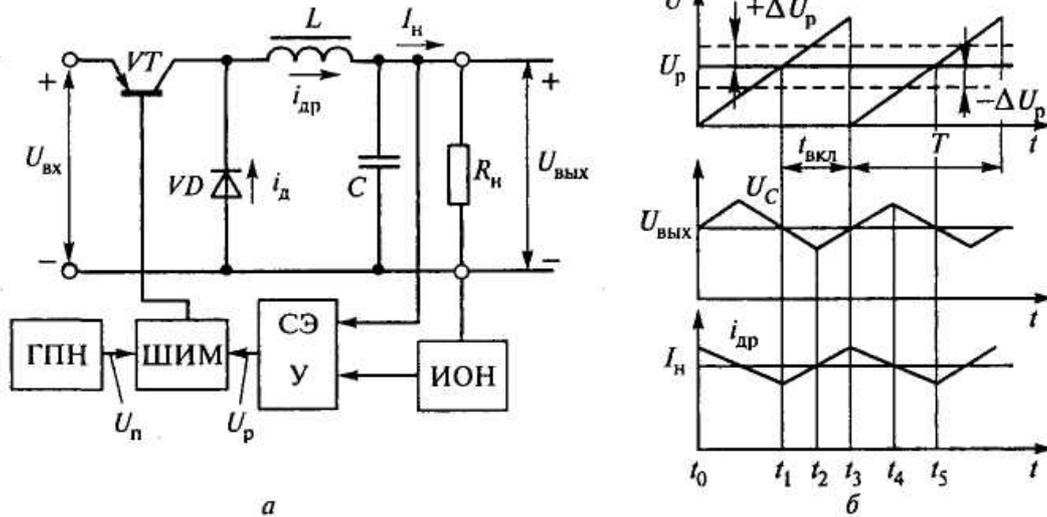


Рис. 2.31. Импульсный стабилизатор напряжения (а) и происходящие в нем процессы (б)

Пока напряжение пилообразного напряжения $U_n < U_p$ (участок $t_0 - t_1$ на рис. 2.31, б), транзистор заперт. В течение времени $t_1 - t_3$, когда $U_n > U_p$, транзистор открыт, и напряжение $U_{вх}$ приложено к дросселю. Под действием $U_{вх}$ диод VD запирается, а ток через дроссель $i_{др}$ увеличивается, запасая энергию в индуктивности. До тех пор, пока ток дросселя не достигнет значения постоянного тока нагрузки I_i (участок $t_1 - t_2$), конденсатор С разряжается на нагрузку и напряжение на нем U_c снижается.

С момента времени t_2 , когда $i_{др} > I_i$, конденсатор начнет подзаряжаться разностью токов $i_{др} - I_n$. В момент t_3 запираения транзистора ЭДС самоиндукции дросселя открывает диод, и ток дросселя, замыкаясь через диод, протекает по нагрузке и до момента t_4 продолжает заряжать конденсатор, отдавая ему запасенную дросселем энергию. На участке $t_4 - t_5$ ток дросселя меньше

тока нагрузки и нагрузка подпитывается током разрядки конденсатора. С момента t_5 процесс повторяется.

Пусть выходное напряжение станет меньше заданного значения, и напряжение рассогласования U_p уменьшится на величину $-\Delta U_p$. Тогда момент времени, когда пилообразное напряжение, формируемое ГПН, станет равным напряжению U_p , наступит раньше, а время открытого состояния транзистора $t_{вкл}$, формируемого ШИМ, увеличится. Это приведет к возрастанию выходного напряжения $U_{вых}$ и восстановлению его заданного значения. Если же выходное напряжение увеличится, напряжение рассогласования также увеличится на величину $+\Delta U_p$. Это приведет к тому, что момент открытия транзистора, формируемый ШИМ, наступит позже, а время открытого состояния транзистора $t_{вкл}$ уменьшится. В результате выходное напряжение уменьшится и его заданное значение восстановится.

2.9. Силовые устройства на основе тиристоров и мощных транзисторов

Управляемые выпрямители

К силовым устройствам относят такие электронные устройства, которые обеспечивают преобразование энергии в электрических цепях, токи в которых измеряются десятками, сотнями и даже тысячами ампер, а величины напряжения – сотнями и тысячами вольт. Такие устройства чаще всего выполняются на основе тиристоров, которые, по существу, являются мощными управляемыми ключами. В отличие от ключей на полевых транзисторах тиристорный ключ пропускает ток только в прямом направлении, как и обычный выпрямительный диод, но для этого он должен быть открыт подачей импульса напряжения на управляющий электрод.

Тиристоры используются как для преобразования переменного напряжения в постоянное, так и наоборот. К первым относят управляемые выпрямители, ко вторым – инверторы. Управляе-

мые выпрямители на основе тиристоров позволяют изменять постоянную составляющую напряжения U_0 от нуля до максимального значения, определяемого формулами для диодных выпрямителей, при неизменном напряжении сети переменного тока. Для этого в схемах рис. 2.27 и 2.28 выпрямительные диоды заменяют тиристорами (см. 1.5).

Рассмотрим принцип работы таких схем на примере однополупериодного выпрямителя (рис. 2.27, а).

К синусоидальному напряжению сети U_c , с амплитудой U_{\max} подключены нагрузка R и тиристор VS (рис. 2.32, а). Тиристор открывается в момент времени, определяемый подачей на управляющий электрод УЭ импульса напряжения от схемы управления (если полупериод соответствует π , то этот момент времени соответствует углу α). В результате в течение интервала $\alpha - \pi$ к нагрузке подводится напряжение, заштрихованное на рис. 2.32, г, и по ней протекает ток.

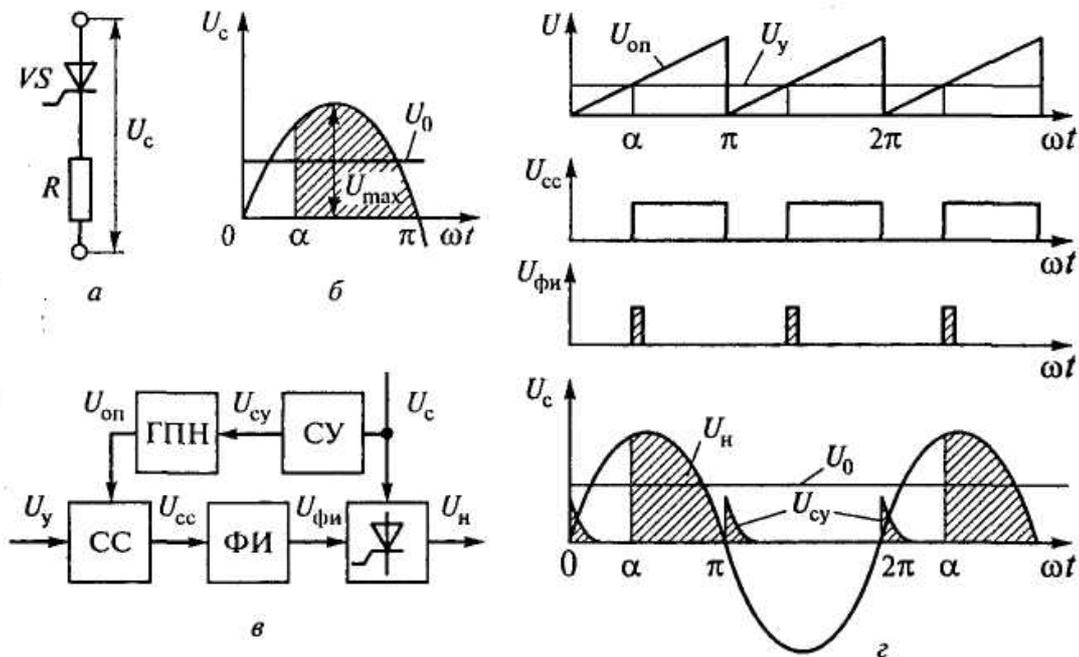


Рис. 2.32. Однополупериодный тиристорный выпрямитель: а – схема подключения и принцип работы; б – структурная схема; в – графики, поясняющие работу

В момент времени $\omega t = \pi$ ток уменьшается до нуля и тиристор запирается. Этот процесс повторяется каждый положитель-

ный полупериод (в отрицательные полупериоды тиристор заперт напряжением сети).

Структурная схема управления однополупериодного тиристорного выпрямителя показана на рис. 2.32, в, а графики, поясняющие работу выпрямителя, – на рис. 2.32, г. Напряжение сети поступает на синхронизирующее устройство СУ, которое в моменты перехода напряжения через ноль осуществляет запуск генератора пилообразного напряжения ГПН. Таким образом, в начале каждого полупериода напряжения сети U_c ГПН формирует линейно нарастающее опорное напряжение U_{on} . Это напряжение поступает на один из входов схемы сравнения СС, выполняемой на основе компаратора. На другой вход СС поступает управляющее напряжение U_y постоянного тока. В течение времени, пока напряжение U_{on} меньше напряжения U_y , на выходе СС низкий уровень напряжения U_{cc} , когда же напряжение U_{on} больше напряжения U_y , на выходе СС высокий уровень напряжения U_{cc} . По переднему фронту импульса U_{cc} формирователь импульсов ФИ формирует импульсы напряжения $U_{фи}$, которые подаются на УЭ тиристора и открывают его.

Изменяя U_y , обеспечивают изменение угла α , т. е. момента открытия тиристора, и, таким образом, изменение времени, в течение которого через нагрузку течет ток. В результате изменяется и постоянная составляющая напряжения U_0 , равная среднему за период напряжению на нагрузке:

$$U_0 = \frac{1}{2\pi} \int_{\alpha}^{\pi} U_{\max} \sin(\omega t) d\omega t = \frac{1}{2\pi} U_{\max} (1 + \cos \alpha).$$

Напряжение U_0 увеличивается вдвое при использовании двухполупериодного (рис. 2.27, б) управляемого выпрямителя. Так как ток нагрузки в один полупериод протекает через диоды VD1, VD3, а в другой – через VD2, VD4, для управления током в каждом полупериоде достаточно одного тиристора. Таким образом, управляемый выпрямитель можно построить на основе мостовой схемы, заменив два диода, например VD1 и VD2 на тиристоры.

Аналогично получают и трехфазные управляемые выпрямители, заменяя в схемах (см. рис. 2.28, а и в) диоды на тиристоры.

Такие управляемые выпрямители используют для регулирования частоты вращения двигателей постоянного тока в электроприводах металлорежущих станков и транспортных средств.

Инверторы и преобразователи частоты

Инверторы служат для преобразования энергии постоянного тока в энергию переменного тока требуемой частоты.

В качестве переключающих приборов в силовых инверторах применяют тиристоры. В цепях с относительно небольшими значениями протекающих токов могут использоваться мощные полевые или биполярные транзисторы.

На рис. 2.33, а приведена структурная схема преобразователя частоты с использованием инвертора для питания трехфазной нагрузки, соединенной звездой, переменным трехфазным напряжением с регулировкой его значения U и частоты f . В качестве силовых переключающих приборов применены мощные биполярные транзисторы.

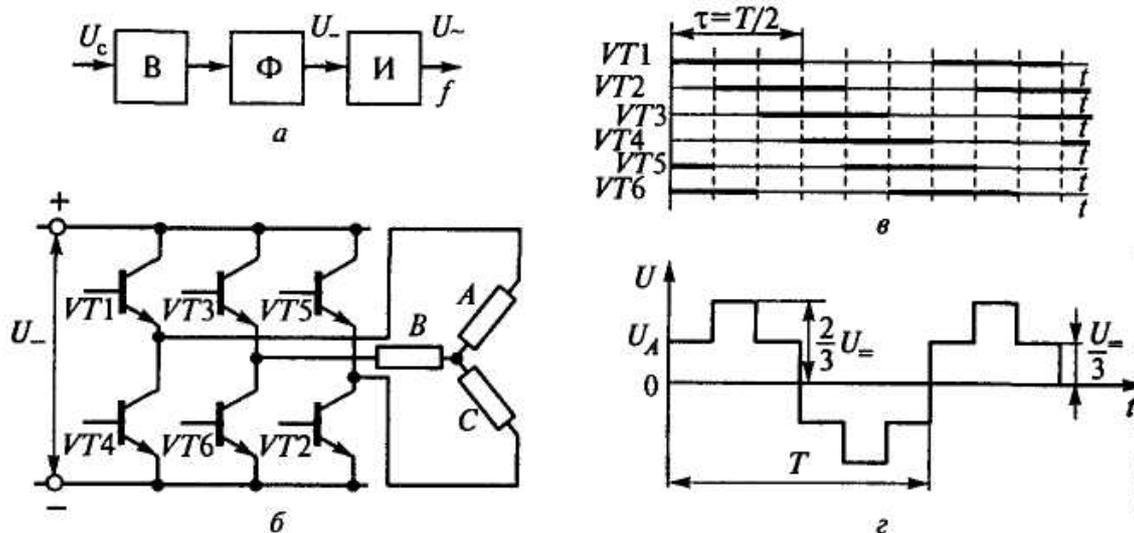


Рис. 2.33. Преобразователь частоты на базе инвертора:
а – структурная схема; б – схема инвертора; в – временная диаграмма; г – график выходного напряжения

Напряжение с частотой промышленной сети U_c преобразуется сначала управляемым выпрямителем В с фильтром Ф в напряжение постоянного тока U_+ требуемого значения. Затем это напряжение поступает на инвертор И (рис. 2.33, б), состоящий из шести транзисторов VT1–VT6, пронумерованных в порядке последовательности их включения, показанной на рис. 2.33, в. Каждый транзистор открывается на время τ , равное длительности одного полупериода $T/2$ требуемого переменного напряжения.

На рис. 2.33, г приведено ступенчатое напряжение, формируемое на фазе А нагрузки, а на рис. 2.34 пояснен процесс его формирования.

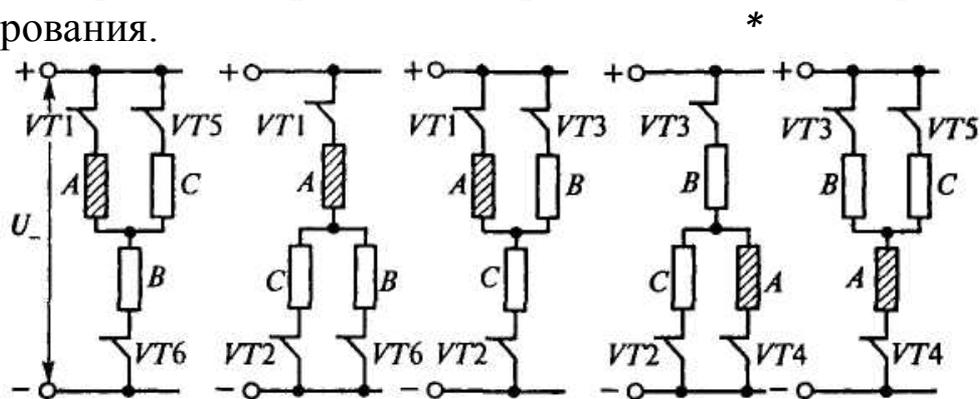


Рис. 2.34. Процесс формирования выходного напряжения преобразователя частоты

На схемах рис. 2.34 в виде замкнутых ключей изображены лишь открытые транзисторы для шести последовательных состояний инвертора, соответствующих временным диаграммам рис. 2.33, в. Из анализа этих схем очевидно, что, когда фаза А включена параллельно В или С, на ней выделяется одна треть напряжения U_+ , а когда фаза А оказывается включенной последовательно с параллельно соединенными фазами В и С, на ней выделяется две трети напряжения U_+ .

При этом в первых трех состояниях напряжение на фазе А соответствует положительному, а последних двух – отрицательному полупериоду приложенного к ней напряжения переменного тока ступенчатой формы.

Рассуждая подобным образом, можно убедиться, что к фазам В и С будет приложено такое же, как к фазе А, напряжение,

но сдвинутое соответственно на одну треть и две трети периода T , образуя трехфазную систему напряжений.

Изменяя с помощью схемы управления длительность α открытого состояния транзистора, можно в широких пределах регулировать частоту формируемого трехфазного напряжения, поэтому такие инверторы применяют для плавного регулирования частоты вращения трехфазных асинхронных двигателей.

Тиристорное управление двигателем постоянного тока

В приводах главного движения и подачи инструмента металлорежущих станков широко используются двигатели постоянного тока с независимым возбуждением, которые способны обеспечивать регулирование скорости вращения в широких пределах. Такой двигатель (рис. 2.35, а) состоит из статора, на полюсах которого намотаны обмотки возбуждения (ОВ) и ротора, называемого якорем.

Ток возбуждения I_{ϕ} , проходя по ОВ под действием напряжения U_{ϕ} , создает магнитный поток Φ . К якорю через щетки подводится напряжение якоря $U_{я}$, создающее ток якоря $I_{я}$. Протекая по виткам обмотки якоря, ток $I_{я}$, взаимодействуя с потоком Φ , создает вращающий момент $M_{вр}$.

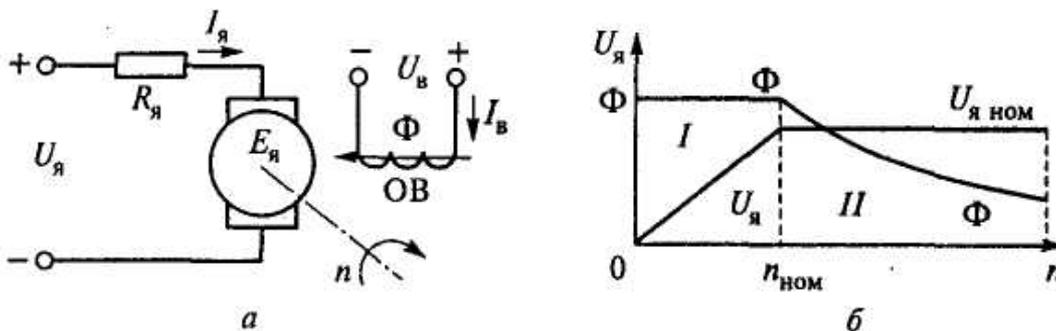


Рис. 2.35. Схема подключения двигателя постоянного тока (а); график, поясняющий принципы управления скоростью вращения двигателя (б)

$$M_{вр} = K\Phi I_{я},$$

где K – коэффициент, зависящий от конструкции двигателя (размеров, числа витков обмоток и т. п.).

При вращении двигателя в обмотке якоря наводится ЭДС $E_{я}$, направленная согласно правилу Ленца встречно приложенному напряжению $U_{я}$ и пропорциональная числу оборотов вала двигателя n

$$E_{я} = cn\Phi,$$

где c – коэффициент, зависящий от конструкции двигателя.

Для цепи якоря при равномерном вращении вала по второму закону Кирхгофа можно записать равенство

$$U_{я} = E_{я} + R_{я}I_{я},$$

где $R_{я}$ – активное сопротивление обмотки якоря, включая сопротивление контакта щетки–коллектор (в двигателях коллектором называют набор контактных площадок, через которые со щеток подается напряжение в обмотку вращающегося якоря).

Подставив в это равенство выражение $E_{я}$ и значение тока $I_{я}$, полученное из выражения для вращающего момента, получим

$$U_{я} = cn\Phi + \frac{R_{я}}{K\Phi} M_{вр},$$

откуда число оборотов двигателя равно

$$n = \frac{U_{я}}{c\Phi} - \frac{R_{я}}{cK\Phi^2} M_{вр}.$$

Из полученной формулы очевидны два способа (две зоны) управления скоростью вращения двигателя (рис. 2.35, б). В зоне I скорость изменяют от 0 до номинального значения $n_{ном}$, увеличивая напряжение $U_{я}$ при неизменном значении магнитного потока Φ , а значит и неизменном напряжении возбуждения $U_{в}$. При достижении напряжением $U_{я}$ номинального значения, дальнейшее его увеличение невозможно, так как может привести к пробое изоляции. В то же время для быстрого перемещения, например, инструмента на холостом ходу или ускоренного вращения шпинделя необходимо увеличить скорость вращения двигателя в три – пять раз выше $n_{ном}$. Для этого используют зону II, в которой при неизменном напряжении $U_{я ном}$ уменьшают значение магнитного потока Φ с помощью соответствующего понижения

U_{ϕ} , а значит, и тока возбуждения I_{ϕ} . Заметим, однако, что в зоне II приходится мириться с соответствующим понижением и вращающего момента двигателя, т. е. нагружать двигатель меньшим моментом сопротивления, который он должен преодолевать своим вращающим моментом. Действительно, как это следует из формулы для $M_{вр}$, при уменьшении потока Φ вращающий момент снижается, а скомпенсировать его увеличением тока $I_{я}$ нельзя, так как это приведет к перегреву двигателя.

В выпускаемых промышленностью тиристорных преобразователях регулирование скорости вращения в зоне I осуществляется с применением двух управляемых мощных (до нескольких десятков киловатт) трехфазных выпрямителей (на рис. 2.36 они обведены пунктиром).

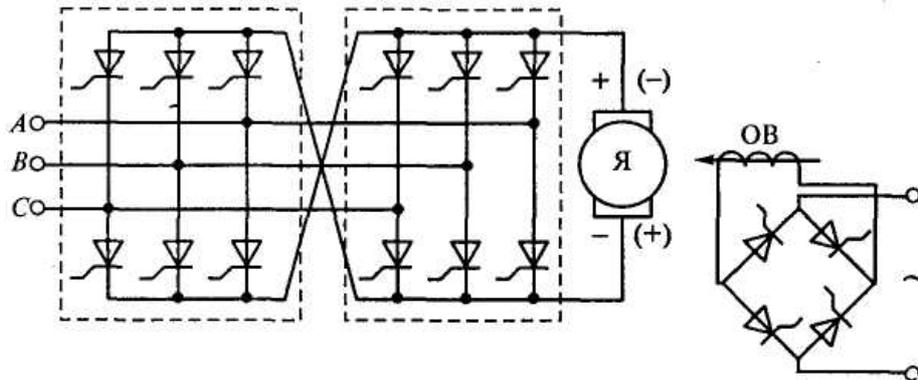


Рис. 2.36. Схема тиристорного регулятора скоростью вращения двигателя

Один из трехфазных выпрямителей обеспечивает правое направление вращения двигателя, а другой – левое, изменяя полярность $U_{я}$ на противоположное. Естественно, что эти выпрямители должны работать раздельно во избежание короткого замыкания между ними, что и обеспечивает схема управления выпрямителями, разрешая включение одного из них лишь через несколько миллисекунд после отключения другого. Схемы управления тиристорами выполнены по принципу, рассмотренному в 2.9 и на рис.2.32.

2.10. Электромагнитная совместимость электронных устройств

Работа силовых электронных устройств, как правило, сопряжена с резкими скачками протекающего по цепям электрического тока. Такие скачки могут происходить при коммутациях цепей питания электронных устройств, включениях исполнительных устройств – двигателей, пускателей, при резких изменениях тока нагрузки. Импульсы тока приводят к скачкам напряжения в цепях питания, а также к появлению электромагнитных помех, распространяемых через эфир. Эти помехи оказывают отрицательное влияние на работу других электронных устройств. У аналоговых устройств – усилителей, преобразователей – снижается точность их работы. В импульсных и цифровых устройствах такие импульсные помехи воспринимаются как ложные сигналы, которые приводят к сбоям в работе.

Помехи в цепях питания

Наиболее сильное влияние на работу электронных устройств оказывают помехи, проходящие по цепям питания. Как было показано в 2.8, существует две основные структуры источников электропитания – линейные ИВЭП (см. рис. 2.26, а), подключаемые к первичному питанию через трансформатор, и ИВЭП с бестрансформаторным входом (рис. 2.27, б). В линейных ИВЭП регулирующий элемент работает в линейном режиме, увеличивая или уменьшая ток, поступающий в нагрузку. Сами по себе эти ИВЭП не создают мощных помех. Однако скачки тока в нагрузке и создаваемые ими помехи будут передаваться через ИВЭП в первичную сеть, через которую могут воздействовать на работу других устройств. Величина этих помех, однако, не велика, так как входной развязывающий трансформатор существенно их ослабляет. Кроме того, развязывающий трансформатор может дополняться специальными емкостной и компенсационной обмотками, которые дополнительно снижают как влияние флуктуаций входного первичного напряжения на работу ИВЭП, так и выбросов и провалов выходного напряжения ИВЭП на первичную сеть.

По-иному обстоит дело с использованием ИВЭП с бестрансформаторным входом. Применение этих ИВЭП чрезвычайно эффективно ввиду значительно более высокого КПД и существенно меньших массы и габаритных параметров. Однако уровень помех, создаваемых этими ИВЭП, требует специальных мер защиты. Инвертор ИВЭП, работающий в ключевом режиме, осуществляет преобразование выпрямленного постоянного напряжения в переменное с частотой прямоугольных импульсов от 20 до 100 кГц. Сила тока импульсов определяется мощностью, которая должна отдаваться ИВЭП в нагрузку. Естественно, что такие импульсы неизбежно создают мощные помехи, распространяющиеся по цепям первичного питания и в виде электромагнитного излучения через эфир.

Для защиты первичного питания от помех, создаваемых инвертором, во входных цепях применяются специальные LC -фильтры (рис. 2.37), похожие на сглаживающие фильтры, рассмотренные в 2.8 (см. рис. 2.29, в).

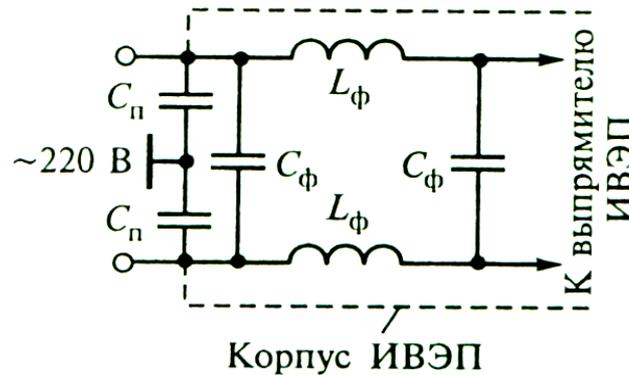


Рис. 2.37. Фильтр, применяемый для защиты первичного питания от помех, создаваемых ИВЭП с бестрансформаторным входом

Эти фильтры рассчитываются на частоты свыше десятков килогерц. Индуктивное сопротивление дросселя $L_{\phi} \cdot \omega L$ на частоте первичной сети очень невелико и не влияет на передачу энергии из первичной сети ~ 220 В в ИВЭП. На частоте помехи это сопротивление становится весьма большим и препятствует распространению помех в первичную сеть. Конденсаторы, напротив, на частоте первичной сети имеют высокое емкостное сопро-

тивление $x_c = 1/\omega C$, поэтому потерь передачи энергии из первичной сети в ИВЭП не вызывают. Для импульсов помехи их емкостное сопротивление становится низким, и через это сопротивление происходит шунтирование сигнала помехи. Кроме того, во входных цепях применяются специальные проходные конденсаторы C_i . Эти конденсаторы представляют собой проводник, окруженный шайбой. Между шайбой и проводником – слой диэлектрика, так что проводник и шайба образуют конденсатор. Шайба впаивается в корпус ИВЭП, который обычно заземляется. В результате между проводником и заземленным корпусом образуется емкостная связь. Через эту емкость на высокой частоте помехи происходит ее замыкание на землю.

Другой вид помех, связанный с работой ИВЭП, заключается в кратковременных скачках выходного напряжения при резких изменениях тока нагрузки. Скачкообразное увеличение или уменьшение потребляемого тока может привести к выбросам выходного напряжения ИВЭП, дестабилизирующим работу питаемых им устройств. В этих случаях применяют комбинированный метод стабилизации, заключающийся в применении наряду с ИВЭП с импульсным стабилизатором специального устройства подавления УП.

В зависимости от выполняемых функций существуют УП провалов и УП выбросов. В УП провалов содержится дополнительный источник питания, который подключается только в переходных режимах при скачкообразном увеличении тока нагрузки. Сигнал управления при появлении таких скачков приводит в действие УП провалов и к нагрузке поступает дополнительный ток, поддерживающий выходное напряжение на допустимом уровне. По достижении выходным напряжением установившегося значения ток, протекающий через УП провалов, прекращается.

УП выбросов предотвращает всплески выходного напряжения, которые могут возникать при скачкообразном уменьшении тока нагрузки. Принцип подавления выбросов заключается в том, что в течение переходного процесса сигнал управления включает УП выбросов, который шунтирует выход ИВЭП и избыток выходного тока ИВЭП замыкается через него.

Экранирование электронных устройств

Одним из эффективных способов борьбы с помехами, распространяющимися по эфиру, является экранирование. Электронное устройство помещают в глухой проводящий корпус, который служит экраном, препятствующим распространению электромагнитных помех. Обычно экранами окружают устройства – источники электромагнитных помех (например, инвертор ИВЭП с бестрансформаторным входом, или вся конструкция такого ИВЭП), а также особо чувствительные к электромагнитным помехам электронные устройства, чаще всего измерительно-преобразовательные устройства, высокочувствительные усилители. В первом случае обеспечивается блокирование электромагнитных помех внутри самого источника, во втором – защита устройства от влияния внешних электромагнитных помех.

Реальные конструкции экранов всегда негерметичны, имеют достаточно широкие щели, малые и большие отверстия (окна для теплоотвода, радиаторы), стыки и швы. Поэтому при оценке проникновения электромагнитных помех через экранирующие металлоконструкции проводятся расчеты полей, проникающих через щели и отверстия.

Максимальное проникновение электромагнитной помехи наблюдается в тех случаях, когда вектор напряженности магнитного поля направлен по касательной к плоскости отверстия, а электрического поля – по перпендикуляру. При этом в непосредственной близости от отверстия помеха оказывает максимально вредное воздействие. С удалением от отверстия напряженность поля убывает обратно пропорционально кубу расстояния, а с удалением от щели – обратно пропорционально его квадрату. Поэтому при разработке конструкции электронного устройства его особенно чувствительные элементы стараются разместить вдали от щелей и отверстий.

Существенно снижают экранирующие свойства корпусов устройств такие пути проникновения помех, как вводы проводников и кабелей, которые обычно выполняют в виде разъемных соединений. При этом влияние помехи будет тем больше, чем больше контактное сопротивление разъемного соединения. Снижение влияния помехи обеспечивается путем уменьшения этого

сопротивления, для чего контакты соединений покрывают золотом или его сплавами.

Использование гальванической развязки

Одним из основных источников помех в радиоэлектронной аппаратуре является так называемый общий провод, в качестве которого может использоваться корпус. Обычно он служит одним из полюсов электропитания, поэтому подключение к нему разных электронных устройств, в особенности силовых, приводит к тому, что при коммутациях силовых цепей на нем «наводятся» кратковременные импульсные помехи. В то же время для передачи информации чисто электрическим путем между устройствами – источником и приемником информации должен быть один общий потенциал, в качестве которого и выступает общий провод. В результате помехи, возникающие при коммутациях силовых цепей и распространяющиеся через корпус, неизбежно будут вызывать сбои в работе электронных устройств.

Эффективным методом борьбы с такого рода помехами является гальваническая развязка источников помех и устройств, на работу которых помехи оказывают вредное влияние. Для этого осуществляют раздельное питание силовых и слаботочных устройств, устройств выработки управляющих сигналов и исполнительных. В идеальном случае каждое из устройств должно иметь собственный ИВЭП.

Помимо борьбы с помехами, гальваническая развязка обеспечивает решение еще одной проблемы – совместной работы устройств, находящихся под разными потенциалами, так как простое электрическое соединение цепей таких устройств приведет к их выгоранию.

Однако при этом возникает проблема передачи информационных сигналов между разными устройствами. Для ее разрешения применяют различные способы гальванической развязки информационных цепей.

Использование **оптронной развязки** позволяет эффективно решать проблему передачи цифровой информации. Как это было показано в 1.2, оптрон содержит пару «светодиод – фотодиод», которая обеспечивает передачу сигнала через оптическое излуче-

ние. Поскольку оптическое излучение электрически нейтрально, оно не подвержено влиянию электромагнитных помех. Входные и выходные цепи при этом электрически никак не связаны, т. е. гальванически развязаны (рис. 2.38).

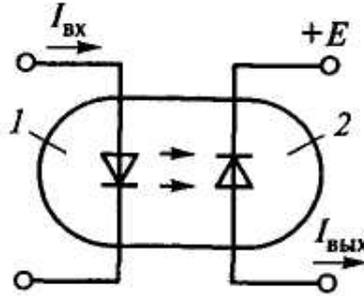


Рис. 2.38. Схема гальванической развязки информационных цепей: 1 – светодиод; 2 – фотодиод

Оптронную развязку используют, главным образом, при передаче цифровой информации. Передаче двух цифровых уровней (единицы и нуля) соответствует либо включенное, либо отключенное состояние светодиода. В затемненном состоянии ток через фотодиод практически отсутствует. При облучении фотодиода светодиодом происходит генерация фототока, который в отличие от обычного прямого тока диодов является обратным и направлен от катода к аноду. Ток фотодиода преобразуются в цифровые уровни обычно с помощью транзистора. При отсутствии фототока, а значит и базового тока, транзистор закрыт. Появление фототока вызывает ток базы транзистора, достаточный для того, чтобы ввести транзистор в насыщение. Таким образом, транзистор работает в ключевом режиме и обеспечивает формирование цифровых уровней.

Кроме пар «светодиод – фотодиод» в оптронах используются также пары «светодиод – фототранзистор» и «светодиод – фототиристор». Для оптронной развязки выпускают также готовые микросхемы, содержащие ту или иную оптронную пару, а также транзисторные каскады, обеспечивающие не только формирование двух цифровых уровней напряжения, но и необходимую нагрузочную способность.

На основе оптронной развязки выполняют передачу цифровой информации между гальванически развязанными электронными устройствами в сложных системах обработки инфор-

мации. Очень важная функция оптронной развязки – обеспечение взаимосвязи между датчиками и исполнительными устройствами технологической системы и аппаратурой управления технологическими процессами, в основе которой, как правило, используется микропроцессорное вычислительное устройство. Через оптронную развязку осуществляется прием входной информации с датчиков релейного типа (имеющих два устойчивых состояния) и ввод ее в цифровое устройство управления – программируемый логический контроллер, а также выдача управляющих команд на исполнительные механизмы. При этом разность потенциалов, под которыми находятся контроллер и технологическая система, может достигать 500 В.

Релейная развязка широко применяется при коммутации силовых цепей управления исполнительными механизмами. Наиболее часто используется подача силового питания на исполнительное устройство (рис. 2.39).

Если допустимый ток, протекающий через замкнутые контакты реле, недостаточен для обеспечения тока нагрузки, применяют двухтактную релейную развязку, в которой контакты первого реле замыкают цепь обмотки второго силовоточного реле. Последнее может иметь питание от сети переменного тока 220 В и коммутировать трехфазное напряжение. Такие мощные электромагнитные реле, называемые пускателями, обеспечивают коммутацию электродвигателей и других силовоточных исполнительных устройств. Промышленные контроллеры, как правило, содержат набор специальных модулей, выполненных на основе электромагнитных реле и обеспечивающих гальваническую развязку контроллера и силовоточных управляющих цепей.



Рис. 2.39. Схема релейной развязки

Трансформаторная развязка применяется при передаче аналоговых сигналов. Как известно, через трансформатор можно передавать импульсные сигналы, поэтому схема трансформаторной развязки (рис. 2.40) должна содержать устройства преобразования медленно изменяющихся сигналов в импульсный и обратно. Эту функцию выполняют модулятор, стоящий во входной цепи, и демодулятор, устанавливаемый в выходной цепи. Модулятор обеспечивает преобразование входного напряжения в последовательность импульсов, огибающая которых повторяет форму медленно изменяющегося входного напряжения $U_{вх}$. Импульсный сигнал передается через развязывающий импульсный трансформатор, после чего становится гальванически развязанным с цепью входного сигнала. Демодулятор обеспечивает обратное преобразование импульсного сигнала в медленно изменяющийся выходной сигнал $U_{вых}$.

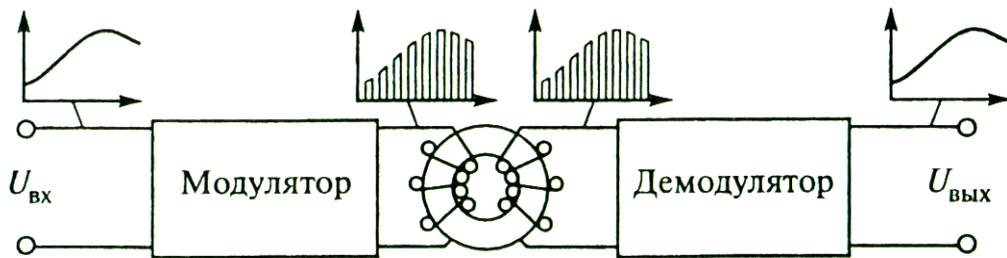


Рис. 2.40. Схема трансформаторной гальванической развязки

Конструктивные методы борьбы с помехами

Влияние помех на работу электронных устройств можно снизить, если размещение элементов и устройств, их электрические связи выполнять с учетом возможного воздействия помех. Исходя из этого, при разработке конструкции электронной аппаратуры придерживаются следующих правил:

- чувствительные схемы располагают поблизости от источников полезных сигналов;
- мощные схемы, являющиеся источниками помех, располагают вблизи нагрузок;
- маломощные и мощные схемы располагают как можно дальше друг от друга;

– стремятся обеспечить как можно более короткие линии связи и контуры тока.

Устройства, входящие в аппаратуру, группируют в подсистемы в соответствии с тем, являются ли они источниками помех, или насколько велика их чувствительность к помехам. В соответствии с этим в сложной электронной системе выделяют несколько подсистем. В большинстве систем выделяют аналоговые подсистемы, как наиболее чувствительные к помехам, цифровые подсистемы, имеющие умеренную чувствительность к помехам, а также источники питания и подсистемы, содержащие электромагнитные приборы и переключатели. Высокочастотные и низкочастотные схемы также выделяют в разные подсистемы. Каждая подсистема должна быть как можно более компактной и снабжена собственными средствами подачи питания и заземления. Проводники в подсистемах должны быть как можно более короткими и иметь низкий импеданс, а контуры прохождения тока – минимальными.

При монтаже трансформаторов, соленоидов и других электромагнитных устройств обеспечивают взаимную перпендикулярность направлений их магнитных полей.

Группирование устройств, выполненных на цифровых ИМС, имеет некоторые особенности. В цифровых устройствах неизбежно возникают скачки тока в цепях питания, так как в состоянии логического нуля и логической единицы потребление логических элементов может резко отличаться. В связи с этим одновременное изменение состояния множества логических элементов приводит к появлению таких скачков в цепях питания.

При конструировании цифровых устройств придерживаются следующих рекомендаций.

1. Цепи, потребляющие большой ток, питают от отдельного источника. В этом случае переменные составляющие тока питания не проникают в шины, подводящие питание к маломощным логическим схемам.

2. Особое внимание уделяют расположению и длине печатных проводников. Это связано с тем, что скачки тока в одном печатном проводнике через паразитные индуктивные и емкостные связи наводят всплески напряжения на других участках схемы. Поэтому при использовании многослойных печатных плат на-

правления трассировки проводников в соседних слоях делают взаимно перпендикулярными.

3. Свободные, неиспользованные логические входы ИМС подключают к уровню либо логической единицы, либо логического нуля. В противном случае они могут вызвать ложные срабатывания вследствие всплесков напряжения в цепях питания.

4. В цепях питания цифровых ИМС обязательно устанавливают фильтрующие конденсаторы. При этом для отдельных особо важных ИМС, например микропроцессорных БИС, устанавливают индивидуальные фильтрующие конденсаторы, а для прочих – один конденсатор на несколько ИМС.

Еще одним важным конструктивным приемом повышения помехоустойчивости электронной аппаратуры является правильная разводка шины «земля» и шины «общий» (корпус). Проводник «общий» – это силовая цепь, соответствующая одному из полюсов источника питания. Через этот проводник на полюс источника питания замыкается весь ток нагрузки. Шина «земля» не должна использоваться для передачи мощности, а только для заземления. В электронной аппаратуре эти цепи должны иметь соединение только в одной точке системы. Соединение еще хотя бы в одной точке приводит к образованию замкнутого контура, являющегося источником помех для работы различных устройств и системы в целом.

Глава 3. ОСНОВЫ СХЕМОТЕХНИКИ ЦИФРОВЫХ УСТРОЙСТВ

3.1. Двоичная система счисления

В отличие от аналоговых устройств, в которых информационный сигнал может принимать любые значения в некотором диапазоне, в цифровых устройствах носителем информации является цифровой двоичный код. Этот код состоит из множества двоичных разрядов, каждый из которых принимает только два фиксированных значения – «0» или «1». Двум двоичным цифрам соответствуют два состояния электронной схемы. Обычно это два фиксированных уровня напряжения, которые может принимать сигнал на выходе схемы.

На первый взгляд цифровые устройства кажутся относительно сложными. Однако они основаны на принципе многократного повторения относительно простых базовых логических схем. Связи между этими схемами строятся на основе чисто формальных методов. Инструментом такого построения служит булева алгебра, названная по имени одного из ее разработчиков – английского математика Дж. Буля. Применительно к цифровой технике она называется также алгеброй логики. В отличие от переменной в обычной алгебре логическая переменная имеет только два значения, которые обычно называются логическим нулем и логической единицей. В качестве обозначений используется «0» и «1» или просто 0 и 1. В дальнейшем будем придерживаться последнего обозначения.

Существуют три основные операции между логическими переменными: конъюнкция (логическое И), дизъюнкция (логическое ИЛИ) и инверсия (логическое НЕ). В алгебре логики используются следующие обозначения операций:

конъюнкция: $F = A \wedge B = A \cdot B = AB$;

дизъюнкция: $F = A \vee B = A + B$;

инверсия: $F = \bar{A}$.

Так как логические переменные могут иметь только два дискретных значения, следует обратить внимание на схемы, которые могут находиться в двух легко различимых состояниях. Такими схемами являются электрические переключающие схемы, выполняемые на основе транзисторных ключей. Для представления логических переменных в цифровой схемотехнике используют электрическое напряжение, имеющее два различных уровня: высокий, близкий по уровню к напряжению питания (транзистор закрыт), и низкий, близкий к потенциалу корпуса (транзистор открыт). Этим уровням можно поставить в соответствие состояния логических «1» и «0». Если высокий уровень напряжения соответствует логической «1», а низкий – «0», такая система обозначений называется *позитивной логикой*. В противном случае (высокий – «0», низкий – «1») система называется *негативной логикой*.

В соответствии с тремя операциями алгебры логики в схеме цифровых устройств используют следующие логические элемен-

ты, входные переменные которых часто обозначают через x_i , а выходные через y :

1) элемент И – схема логического умножения, конъюнктор (рис. 3.1, а);

2) элемент ИЛИ – схема логического сложения, дизъюнктор (рис. 3.1, б);

3) элемент НЕ – схема логического отрицания, инвертор (рис. 3.1, в).

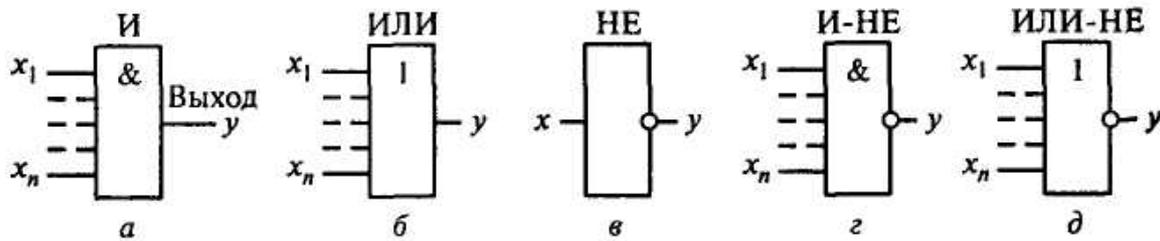


Рис. 3.1. Условные обозначения элементов цифровой логики: а – И, б – ИЛИ, в – НЕ; з – И-НЕ, д – ИЛИ-НЕ

Этот набор элементов называют основным базисом или основной функционально полной системой элементов. Последнее означает, что с помощью этих элементов можно создать схему, осуществляющую любую сколь угодно сложную логическую операцию.

Помимо этих элементов в интегральной схемотехнике часто применяются логические схемы, выполняющие операции И-НЕ (рис. 3.1, з) и ИЛИ-НЕ (рис. 3.1, д).

Информация, поступающая в цифровое устройство, представляет дискретный (т. е. состоящий из нулей и единиц) сигнал (код). На передачу сигнала отводится конечный отрезок времени, называемый тактом работы устройства. Если за один такт в устройство передается один из разрядов двоичного числа, то устройство работает с последовательным кодом, если же за один такт передается все двоичное число одновременно, то устройство работает с параллельным кодом.

В общем случае на вход цифрового устройства поступает множество двоичных переменных $X(x_1, x_2, \dots, x_n)$, а с выхода снимается множество двоичных переменных $Y(y_1, y_2, \dots, y_s)$. При этом устройство осуществляет (реализует) определенную связь

(логическую функцию) между входными и выходными переменными.

Цифровые устройства делят на комбинационные и последовательностные.

В комбинационных устройствах значения Y в течение каждого такта определяются значениями X только в этот же такт. Такие устройства состоят из логических элементов. В последовательностных устройствах значения Y определяются значениями X как в течение рассматриваемого такта, так и существовавшими в ряде предыдущих тактов. Для этого в последовательностных устройствах кроме логических должны быть еще и запоминающие элементы. При этом память устройства может охватывать не бесконечно большое, а конечное число тактов. Поэтому цифровые (дискретные) устройства с памятью называют конечными автоматами, которыми являются все ЭВМ.

Подобно входным и выходным переменным, переменные, сохраняемые в памяти устройства, тоже двоичные и зависят от значений входных переменных в предыдущих тактах.

Любое дискретное устройство и составляющие его элементы и узлы осуществляют ту или иную булеву функцию над двоичными входными переменными.

3.2. Ключевые схемы

Транзисторные ключевые схемы являются основой всей полупроводниковой цифровой схемотехники. Ключевая схема предназначена для коммутации (переключения) тока в нагрузке и содержит источник напряжения питания, нагрузку (резистор R) и ключ $Kл$. Полупроводниковый ключ подобен механическому выключателю (рис. 3.2, *a*). Если ключ идеален, т. е. его сопротивление в разомкнутом состоянии бесконечно велико, а в замкнутом равно нулю, то ток в цепи при разомкнутом ключе $I = 0$, а при замкнутом $I = E / R$. Пусть за выходное напряжение $U_{вых}$ принято напряжение между корпусом и точкой K . Тогда при разомкнутом ключе, когда падение напряжения на сопротивлении R отсутствует, потенциал точки K будет равен потенциалу источника E и, следовательно, $U_{вых} = E$.

Когда же ключ замкнут, то падение напряжения на сопротивлении от протекающего по нему тока полностью уравнивает напряжение источника $IR = E$, потенциал точки K равен потенциалу корпуса, принятому за нулевой уровень, и, следовательно, $U_{\text{вых}} = 0$.

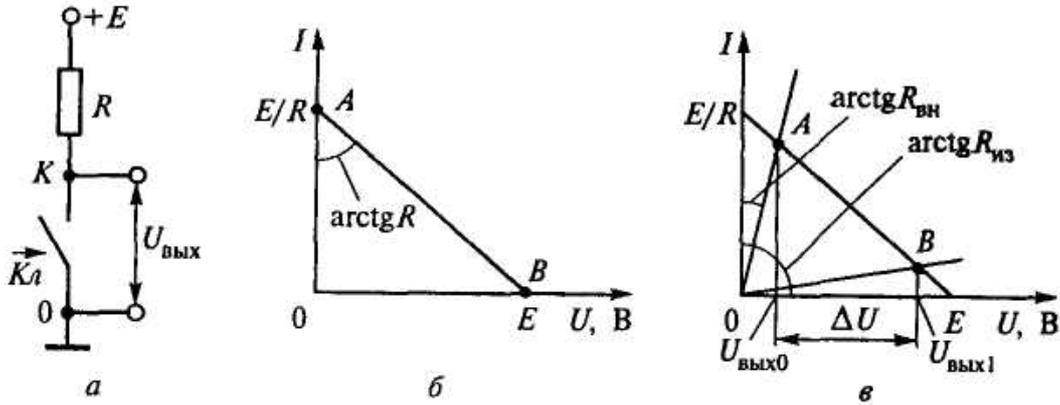


Рис. 3.2. Ключевая схема (а); ее идеальная (б) и реальная (в) характеристики

Построив в координатах $I - U$ по точкам E и E/R нагрузочную прямую (рис. 3.2, б) и рассматривая ось абсцисс как вольтамперную характеристику ключа в разомкнутом состоянии, а ось ординат – в замкнутом, приходим к выводу, что точка A определяет состояние схемы при замкнутом, а точка B – при разомкнутом ключе. Для идеального ключа коэффициент использования напряжения питания $K_u = (U_B - U_A) / E = 1$.

Если же ключ неидеальный, то в замкнутом состоянии он обладает хоть небольшим, но внутренним сопротивлением $R_{\text{вн}}$, а в разомкнутом состоянии – не бесконечно большим, а конечным сопротивлением изоляции $R_{\text{из}}$ (рис. 3.2, в). Точки A и B пересечения нагрузочной прямой с вольтамперными характеристиками реального ключа сместятся по сравнению с идеальным ключом, диапазон изменения выходного напряжения уменьшится до значения ΔU и, значит, коэффициент использования напряжения $K_u = \Delta U / E < 1$.

Ключевая схема на комплементарных транзисторах

Полевые транзисторы очень широко используются в цифровых ИС. Также как и биполярный, полевой транзистор может быть положен в основу транзисторного ключа, реализующего функцию НЕ, т. е. инвертора. Однако если ключ на биполярном транзисторе почти не потребляет мощности только в закрытом состоянии, то на полевых транзисторах можно реализовать ключ, практически не потребляющий мощности от источника питания как в закрытом, так и в открытом состоянии. Создать на МОП-транзисторах инвертор, не потребляющий мощности при любом сигнале на выходе, позволяют так называемые комплементарные (взаимодополняющие) транзисторы (КМОП), представляющие два МОП-транзистора $VT1$ и $VT2$ с каналами противоположного типа, затворы и стоки которых соединены параллельно (рис. 3.3).

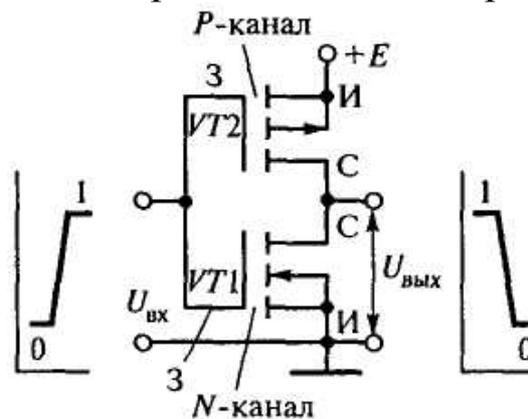


Рис. 3.3. Инвертор на КМОП-транзисторах

Схема симметрична, когда один из транзисторов открыт и выполняет роль замкнутого ключа, другой закрыт и служит нагрузочным сопротивлением.

Рассмотрим работу комплементарных транзисторов при позитивной логике и положительной полярности напряжения питания и сигналов. Исток и подложка транзистора $VT1$ подключены к нулевому потенциалу корпуса, а исток и подложка транзистора $VT2$ – к потенциалу $+E$ источника питания. Поэтому при подаче на вход схемы логического нуля ($U_{\text{вх}} \approx 0$) разность потенциалов между затвором и истоком первого транзистора $U_{\text{з}\text{э}1} = U_{\text{вх}} - 0 \approx 0$

и $VT1$ заперт. Напряжение между затвором и истоком второго транзистора $U_{зи2} = U_{вх} - E \approx 0 - E \approx -E$, и транзистор $VT2$ оказывается в состоянии глубокого насыщения. Через него, как через замкнутый ключ, потенциал $+E$ подан на выход ($U_{вых} \approx +E$), реализуя тем самым на выходе логическую единицу. При этом общий для обоих транзисторов ток $I_{\bar{n}}$ близок к нулю, так как сопротивление запертого транзистора $VT1$ достаточно велико.

Если же на вход подана логическая единица (т. е. $U_{вх} \approx +E$), то $U_{зи1} = U_{вх} - 0 \approx +E - 0 \approx +E$ и транзистор $VT1$ окажется открытым, а транзистор $VT2$ – закрытым, так как $U_{зи2} = U_{вх} - E \approx +E - E \approx 0$. Значит, через замкнутый ключ $VT1$ на выход будет подан нулевой потенциал корпуса $U_{вых} \approx 0$, реализуя на выходе логический ноль. При этом общий ток I_c останется близким к нулю, потому что будет достаточно большим сопротивление запертого транзистора $VT2$.

Таким образом, в любом статическом состоянии схема практически не потребляет мощности от источника питания. Ток через оба транзистора будет протекать только во время переключения, когда один из транзисторов еще не закрывается, а другой – уже приоткрывается.

Ключевая схема на комплементарных транзисторах близка к идеальному ключу и коэффициент использования напряжения источника питания в таком инверторе $K_u = \Delta U_{вых} / E$ близок к единице.

Работоспособность такого инвертора не зависит от напряжения питания при условии, что оно не меньше удвоенного значения порогового напряжения транзистора ($E \geq 2U_{зи\text{ пор}}$), поэтому схема может работать при больших разбросах напряжения питания.

Благодаря высокому значению коэффициента использования напряжения питания, малой потребляемой мощности и высокому быстродействию ключевые схемы на КМОП-транзисторах нашли широкое применение в интегральной схемотехнике.

3.3. Логические элементы интегральных микросхем

Логические элементы на КМОП-транзисторах

Как было показано на примере инвертора, выполненного на комплементарных (взаимодополняющих) транзисторах, отличительной особенностью таких МОП-структур является их свойство не потреблять мощности в статическом режиме. При любом сочетании сигналов открывание МОП-транзистора одного типа сопровождается запирающим МОП-транзистора противоположного типа.

Общая закономерность построения таких структур состоит в том, что параллельное соединение одного типа транзисторов сопровождается последовательным соединением транзисторов противоположного типа. Проиллюстрируем это положение на базовых элементах, реализующих функции ИЛИ-НЕ и И-НЕ.

В схемах (рис. 3.4) пары транзисторов $VT1$, $VT3$ и $VT2$, $VT4$ образуют комплементарные структуры: когда один из них заперт, то другой открыт. Пусть в схеме на рис. 3.4, *a* на оба входа x_1 и x_2 подан логический нуль. Тогда транзисторы N -типа $VT1$ и $VT2$ заперты, так как разность потенциалов между их затворами и истоками близка к нулю. Транзисторы P -типа $VT3$ и $VT4$ открыты, потому что нулевой потенциал, подведенный к затворам относительно их подложек, создаст отрицательную разность потенциалов, необходимую для индуцирования в них P -канала.

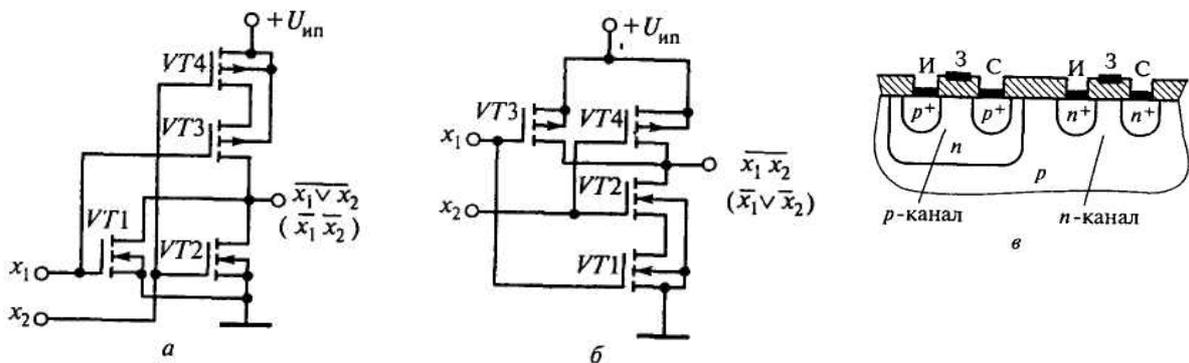


Рис. 3.4. Базовые элементы на комплементарных МОП-транзисторах:

a – ИЛИ-НЕ; *б* – И-НЕ; *в* – КМОП-структура

Но так как через эти каналы протекают лишь пренебрежительно малые токи запертых транзисторов $VT1$ и $VT2$, падения напряжения на транзисторах $VT3$ и $VT4$ незначительны и, значит, выходное напряжение, почти равное $+U_{un}$, соответствует логической единице.

Если хотя бы на один из входов, например x_1 , подать логическую единицу, т. е. потенциал, близкий к $+U_{un}$, то соответствующий P -транзистор (в данном случае $VT3$) закроется, отключая $+U_{un}$ от выхода, на котором через открывшийся транзистор N -типа (в рассматриваемом примере $VT1$) подан нулевой потенциал корпуса, т. е. логический нуль. Таким образом, схема реализует функцию ИЛИ-НЕ. Как и в случае инвертора, в рассмотренной схеме перепад выходных напряжений близок к напряжению питания (коэффициент использования напряжений ключевой схемы близок к единице). Поэтому помехоустойчивость логических ИМС на комплементарных МОП-структурах высока.

Аналогично можно разобрать работу схемы, реализующей функцию И-НЕ (рис. 3.4, б). Как и в логике ТТЛШ, в рассматриваемых базовых элементах реализуется принцип двойственности, т. е. при смене положительной логики на отрицательную одна и та же схема может выполнять функции как ИЛИ-НЕ, так и И-НЕ.

К преимуществам элементов на комплементарных МОП-структурах относится способность работать без сбоев при больших разбросах напряжения питания.

Благодаря своим уникальным параметрам – малой потребляемой мощности, высокой помехоустойчивости, широким допускам на величину питающих напряжений, высоком быстродействии при небольших емкостных нагрузках – КМОП-элементы получили широкое распространение в интегральной схемотехнике. Эти элементы являются доминирующими в микропроцессорных БИС/СБИС, полупроводниковых запоминающих устройствах и СБИС программируемой логики.

3.4. Дешифраторы и шифраторы

Дешифраторы

Дешифратор (decoder) – это комбинационное устройство, позволяющее распознавать числа, представленные позиционным n -разрядным кодом. Если на входе дешифратора n -разрядный двоичный код, то на его выходе код «1 из N ». В кодовой комбинации этого кода только одна позиция занята единицей, а все остальные – нулевые. Такой код называют унитарным, поэтому дешифратор является преобразователем позиционного двоичного кода в унитарный.

Так как возможное количество чисел, закодированных n -разрядным двоичным кодом, равно количеству наборов из n аргументов ($N = 2^n$), то дешифратор, имеющий n входов, должен иметь 2^n выходов. Такой дешифратор называют полным. Если часть входных наборов не используется, то дешифратор называют неполным, и у него число выходов меньше 2^n . Таким образом, в зависимости от входного двоичного кода на выходе дешифратора возбуждается только одна из выходных цепей, по номеру которой можно распознать входное число.

Дешифраторы применяют для расшифровки адресов ячеек запоминающих устройств, высвечивания букв и цифр на мониторах, индикаторах и других устройствах. Чаще всего они являются встроенными в БИС, как, например, в полупроводниковых запоминающих устройствах, однако они выпускаются и в виде ИС среднего уровня интеграции.

Проиллюстрируем реализацию дешифраторов на примере полного дешифратора трехразрядных чисел. Таблица истинности дешифратора представлена в табл. 3.1.

Как видно, каждый выход y_i равен единице только на одном наборе, поэтому работа дешифратора описывается восемью функциями – по числу выходов дешифратора, каждая из которых является конъюнкцией (логическим И) трех аргументов:

$$\begin{aligned}
 y_0 &= \overline{x_3 x_2 x_1}; & y_1 &= \overline{x_3 x_2} x_1; & y_2 &= \overline{x_3} x_2 \overline{x_1}; \\
 y_3 &= \overline{x_3} x_2 x_1; & y_4 &= x_3 \overline{x_2} \overline{x_1}; & y_5 &= x_3 \overline{x_2} x_1; \\
 y_6 &= x_3 x_2 \overline{x_1}; & y_7 &= x_3 x_2 x_1.
 \end{aligned}$$

Таблица 3.1

Номера наборов	Входы			Выходы							
	x_3	x_2	x_1	y_0	y_1	y_2	y_3	y_4	y_5	y_6	y_7
0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
2	0	1	0	0	0	1	0	0	0	0	0
3	0	1	1	0	0	0	1	0	0	0	0
4	1	0	0	0	0	0	0	1	0	0	0
5	1	0	1	0	0	0	0	0	1	0	0
6	1	1	0	0	0	0	0	0	0	1	0
7	1	1	1	0	0	0	0	0	0	0	1

Схема трехразрядного полного дешифратора показана на рис. 3.5. Для реализации одной функции y_i нужен один трехвходовой конъюнктор. Так как на входах конъюнкторов присутствуют как прямые значения аргументов, так и инверсные, в схеме дешифратора необходимы три инвертора (рис. 3.5, а).

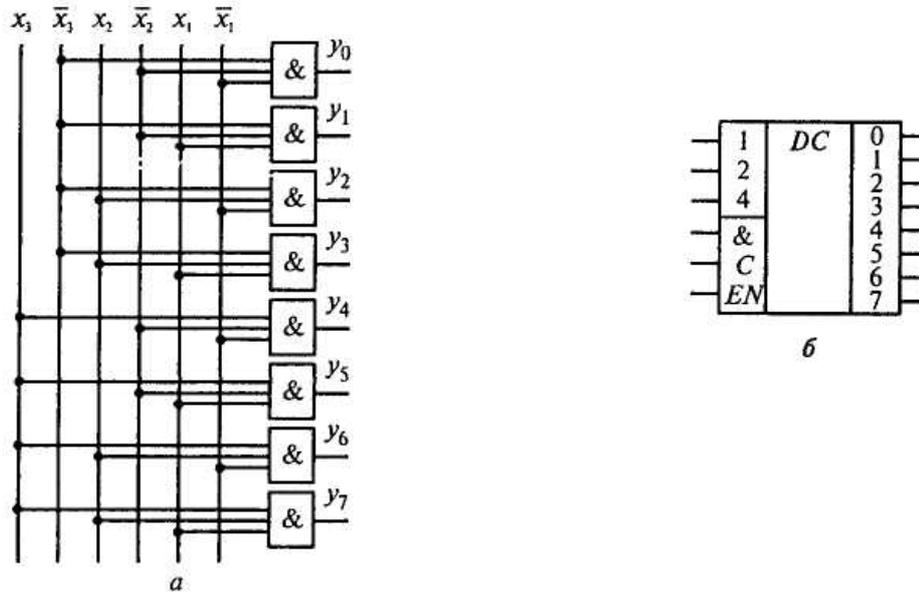


Рис. 3.5. Линейный дешифратор на три входа: а – логическая схема; б – условное обозначение дешифратора с входами синхронизации и разрешения

Часто дешифраторы выполняют с управляемой синхронизацией, при которой дешифрация кода будет произведена во время подачи синхронизирующего импульса, поступившего на вход C , лишь при условии, что на вход EN подан разрешающий единичный сигнал (рис. 3.5, б). Для реализации такого условия необходимы конъюнкторы с четырьмя входами, на четвертый вход которых поступает сигнал разрешения. Этот сигнал формируется двухвходовым конъюнктором при совпадении сигналов C и EN .

Число контактов у стандартного корпуса несложной ИС ограничено (14, 16 или 24), поэтому дешифраторы, выпускаемые в виде ИС, имеют небольшую разрядность входного кода (три, реже четыре). Так, например, в 16-контактном корпусе может быть помещен лишь трехразрядный полный дешифратор. Если требуется создать дешифратор большей разрядности, используют каскадное соединение дешифраторов небольшой разрядности.

Дешифраторы широко применяются в системах управления технологическими процессами. Многие исполнительные устройства, такие как электродвигатель, исполнительный механизм на основе электромагнита, могут управляться всего двумя командами: «включить» и «выключить». При этом команде «включить» удобно сопоставить логическую «1», а команде «выключить» – логический «0». Для управления такими устройствами используют унитарные коды, в которых каждый разряд жестко связан с конкретным устройством. Количество управляемых устройств может составлять несколько десятков, и дешифратор должен иметь соответствующее число выходов.

На рис. 3.6 показана схема управления восемью исполнительными устройствами на основе дешифратора. Схема содержит восемь аналогичных цепей, обеспечивающих включение/отключение исполнительного устройства.

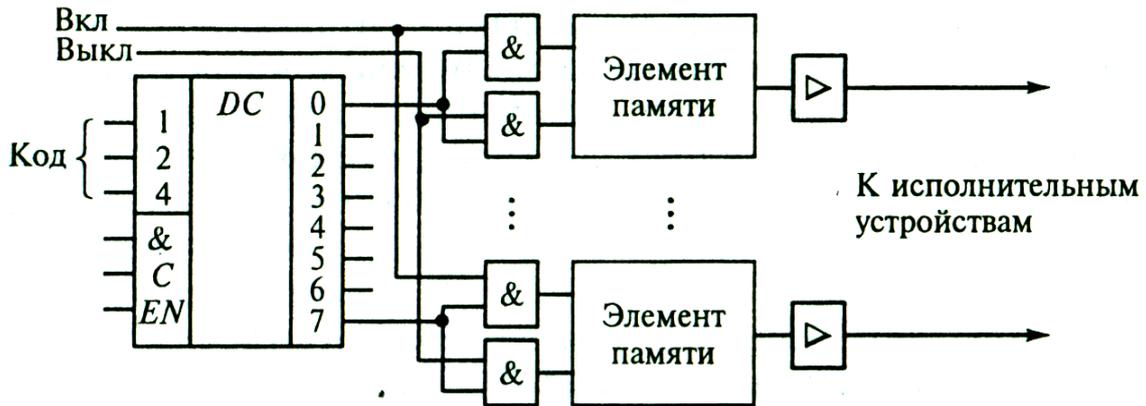


Рис. 3.6. Схема управления исполнительными устройствами технологической системы на основе дешифратора

Шифраторы

Шифратор (*coder*) – это комбинационное устройство, выполняющее функции, обратные дешифратору. При подаче сигнала на один из его входов (унитарный код) на выходе должен образоваться соответствующий двоичный код.

Если число входов шифратора равно 2^n , то число выходов, очевидно, должно быть равным n , т. е. числу разрядов двоичного кода, которым можно закодировать 2^n ситуаций.

Проиллюстрируем синтез схемы шифратора при $n = 3$. Таблица истинности имеет вид, приведенный в табл. 3.2.

Таблица 3.2

Входы x	Выходы			Входы x	Выходы		
	y_3	y_2	y_1		y_3	y_2	y_1
0	0	0	0	4	1	0	0
1	0	0	1	5	1	0	1
2	0	1	0	6	1	1	0
3	0	1	1	7	1	1	1

Работа шифратора описывается тремя функциями y_3, y_2, y_1 , каждая из которых равна единице на четырех наборах (номер набора соответствует номеру входа). СовДНФ функций выхода равны:

$$y_1 = x_1 \vee x_3 \vee x_5 \vee x_7; \quad y_2 = x_2 \vee x_3 \vee x_6 \vee x_7; \quad y_3 = x_4 \vee x_5 \vee x_6 \vee x_7.$$

Три функции реализуются тремя дизъюнкторами (рис. 3.7), на выходах которых формируется трехразрядный двоичный код. При этом аргумент x_0 не входит ни в одну из логических функций и шина x_0 остается незадействованной. Действительно, входному сигналу x_0 должен соответствовать код «000», который все равно будет на выходе шифратора, если все остальные аргументы равны нулю.

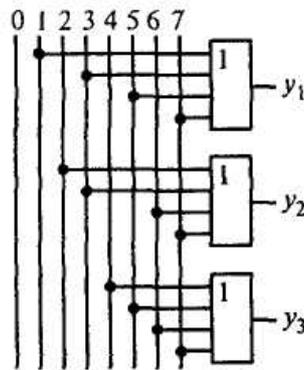


Рис. 3.7. Шифратор

Кроме обычных шифраторов существуют также *приоритетные шифраторы*. Такие шифраторы выполняют более сложную операцию. При работе ЭВМ и других устройств часто решается задача определения приоритетного претендента на обслуживание. Несколько конкурентов выставляют свои запросы на обслуживание, которые не могут быть удовлетворены одновременно. Нужно выбрать, кому предоставляется право первоочередного обслуживания. Простейший вариант задачи – присвоение каждому источнику запросов фиксированного приоритета. Например, группа из восьми запросов $R_7 \dots R_0$ (R – от англ. Request – приоритет) формируется так, что высший приоритет имеет источник номер семь, а далее приоритет уменьшается от номера к номеру. Самый младший приоритет у нулевого источника – он будет обслуживаться только при отсутствии всех других запросов. Если имеется одновременно несколько запросов, обслуживается запрос с наибольшим номером.

Приоритетный шифратор вырабатывает на выходе двоичный номер старшего запроса. При наличии всего одного возбуж-

денного входа приоритетный шифратор работает так же, как и двоичный. Поэтому в сериях ИС двоичный шифратор как самостоятельный элемент может отсутствовать. Режим его работы – частный случай работы приоритетного шифратора.

3.5. Распределители и мультиплексоры

Распределители

Распределитель – это устройство, передающее импульс, поступивший на его вход x , на один из выходов в зависимости от управляющего сигнала, заданного двоичным кодом.

Распределитель выполняется на основе дешифратора (рис. 3.8). Управляющий сигнал УС в виде параллельного двоичного кода подается на входы дешифратора, выходы которого соединены со средними входами конъюнкторов, составляющих выходную часть схемы. На входах C и EN поддерживается логическая единица. На верхние входы конъюнкторов поступает входной импульс, который пройдет лишь через тот конъюнктор, на который от дешифратора подается разрешающий единичный сигнал.

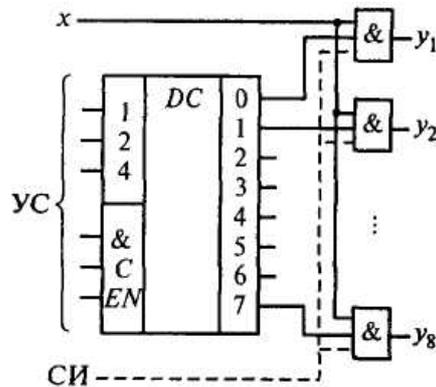


Рис. 3.8. Распределитель на восемь выходов

Пусть, например, единичный сигнал поддерживается на выходе 0 дешифратора. Тогда импульсы линии x будут передаваться через верхний конъюнктор на выход y_1 . Если управляющий код изменится, и единичный сигнал появится, например, на выходе 7 дешифратора, то входные импульсы x будут передаваться через нижний конъюнктор на выход 8 распределителя.

Такой распределитель может быть выполнен синхронным. Для этого могут быть использованы либо входы C и EN дешифратора, либо третьи (на рис. 3.9 – нижние) входы конъюнкторов, на которые подаются сигналы синхронизации СИ.

Мультиплексоры

Мультиплексор – это устройство, подключающее единственный выходной канал к одному из входов в зависимости от управляющего сигнала, заданного двоичным кодом. Таким образом, мультиплексор решает задачу, обратную распределителю. Иными словами, мультиплексор позволяет производить прием сигналов с различных направлений.

Разрядность n управляющего сигнала определяет количество входов 2^n , с которых мультиплексор позволяет осуществлять прием информации.

На рис. 3.9, *а* приведена функциональная схема мультиплексора на четыре входа $x_0 - x_3$, управляемая двухразрядным кодом a_0a_1 – адресом выбираемого входа.

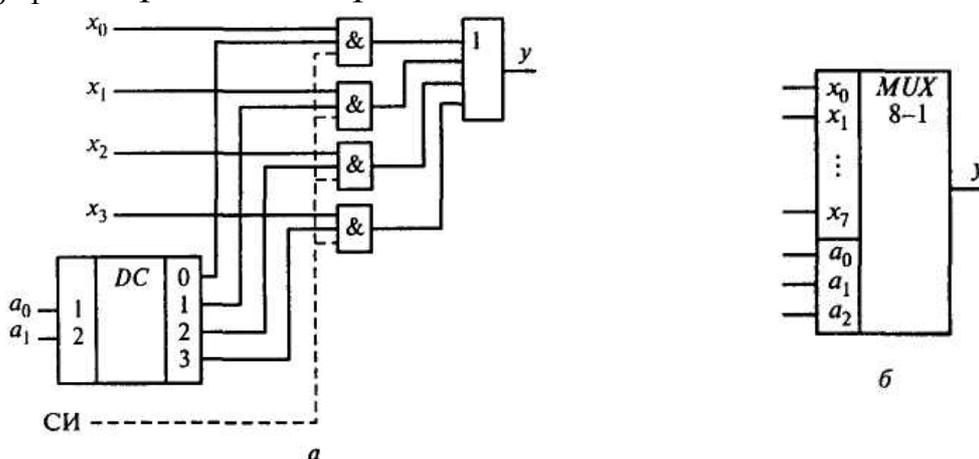


Рис. 3.9. Мультиплексор:

а – функциональная схема; *б* – условное обозначение

Управляющий сигнал, распознаваемый дешифратором, формирует единичный сигнал на одном из его выходов, который, поступая на нижний вход одной из схем И, пропускает на выход $у$ (через дизъюнктор ИЛИ) импульсы с той входной линии, которая подключена к верхнему входу данной схемы И. Мультиплексор может быть синхронизирован подачей на конъюнкторы син-

хроимпульсов, как показано пунктиром на рис. 3.9, а. Условное обозначение мультиплексора на восемь входов приведено на рис. 3.9, б.

Реализация логических функций на основе мультиплексоров

На основе мультиплексоров может быть реализована любая логическая функция, благодаря чему встроенные в микросхему мультиплексоры широко применяются в СБИС программируемой логики.

Покажем, как на основе мультиплексора можно реализовать логическую функцию «сумма по модулю 2», представленную таблицей истинности, приведенной в табл. 3.3.

Таблица 3.3

Номер набора	x_1	x_0	F
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

Так как мультиплексор может пропустить на выход сигнал с любого входа, адрес которого установлен на соответствующих адресных входах, подадим на входы 0 – 3 сигналы «0» и «1» в соответствии с F . Номер входа при этом будет соответствовать номеру набора (рис. 3.10). Теперь если на адресные входы мультиплексора a_1a_0 подавать аргументы функции x_1x_0 , значения функции F будут формироваться на выходе мультиплексора в соответствии с таблицей истинности.

Таким образом, чтобы мультиплексор выполнял логическую функцию, на его информационные входы необходимо подать логические «1» или «0» в соответствии с таблицей истинности, а на адресные входы – аргументы функции.

Рис. 3.11 иллюстрирует возможность воспроизведения с помощью мультиплексора любой функции n аргументов. Действительно, каждому набору аргументов соответствует передача на

выход одного из сигналов настройки. Если этот сигнал есть значение функции на данном наборе аргументов, то задача решена.

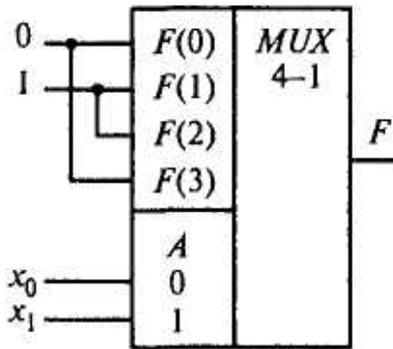


Рис. 3.10. Реализация функции «сумма по модулю два»

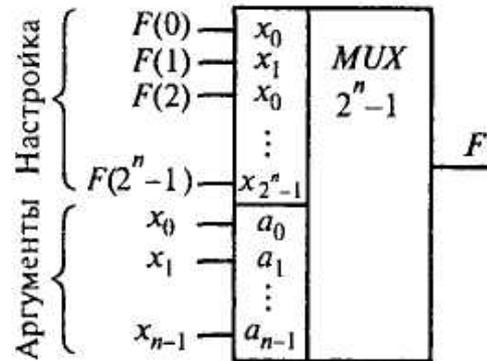


Рис. 3.11. Реализация любой логической функции n аргументов

Разным функциям будут соответствовать разные коды настройки. Информационные входы становятся входами настройки булевой функции, а адресные – входами аргументов.

В примере с реализацией функции «сумма по модулю 2» используется мультиплексор с двумя адресными входами, число которых равно числу аргументов функции. Однако возможны ситуации, когда с помощью такого мультиплексора можно реализовать и более сложные функции.

Пусть, например, булева функция трех аргументов имеет вид

$$F = x_1 x_2 x_3 \vee \overline{x_2 x_3}.$$

Аргумент x_1 входит в функцию только один раз (в конъюнкцию $x_1 x_2 x_3$), в то время как x_2 и x_3 – два раза. Это значит, что если x_2 и x_3 равны единице, то значение функции F однозначно определяется значением x_1 . Это дает возможность перехода к сокращенной таблице истинности функции F , которая в этом случае называется остаточной (табл. 3.4).

Таким образом, на входы настройки $F(0), F(1), F(2)$ мультиплексора, соответствующие наборам $x_2 x_3 = 00, 01$ и 10 , подаются логические «1» или «0» в соответствии с $F_{ост}$. На вход $F(3)$ подается аргумент x_1 . Схема включения мультиплексора, реали-

зующего функцию F , изображена на рис. 3.12. Переменная x_1 в этом случае переводится из аргументов на входы настройки.

Если использовать дополнительные элементарные логические схемы, то на основе мультиплексора можно реализовать функции более чем трех аргументов. При этом два аргумента будут подаваться на адресные входы, а остальные два – на входы настройки после соответствующей логической обработки.

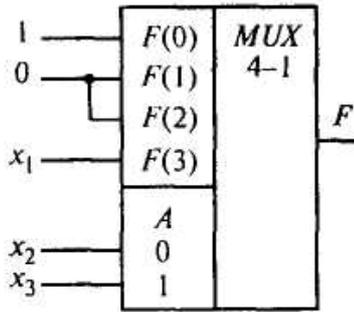


Таблица 3.4

x_2	x_3	$F_{ост}$
0	0	1
0	1	0
1	0	0
1	1	x_1

Рис. 3.12. Реализация функции трех аргументов на мультиплексоре с двумя адресными входами

3.6. Сумматоры

Синтез одноразрядного сумматора

Как известно, все многообразие математических операций можно свести к единственной операции сложения прямых и обратных кодов чисел, сдвинутых влево или вправо на то или иное число разрядов. Поэтому одним из основных узлов вычислительных устройств является сумматор (SM). Любые сумматоры многоразрядных чисел могут быть построены на основе одноразрядного сумматора, который выполняет сложение трех одноразрядных двоичных чисел – двух слагаемых a и b с учетом переноса из более младшего разряда суммы. Результатом его работы является один разряд суммы и сигнал переноса в более старший разряд. В табл. 3.5 приведены все возможные варианты значений i -го разряда суммы s_i и переноса в старший разряд p_{i+1} , возникающие при сложении слагаемых a_i , b_i , с учетом переноса p_i .

Таблица 3.5

Перенос предыдущего разряда p_i	Слагаемое		Сумма s_i	Перенос в старший разряд p_{i+1}
	a_i	b_i		
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Составленная СовДНФ для сигнала переноса имеет вид

$$p_{i+1} = \overline{p_i} a_i b_i \vee p_i \overline{a_i} b_i \vee p_i a_i \overline{b_i} \vee p_i a_i b_i.$$

Произведя операции неполного склеивания первой конъюнкции с четвертой, второй с четвертой и третьей с четвертой, получим:

$$p_{i+1} = a_i b_i \vee p_i b_i \vee p_i a_i. \quad (3.1)$$

Для получения булевой функции сигнала суммы s_i можно воспользоваться обычным способом на основе СовДНФ, однако в интегральной схемотехнике для этого используют другой вид функции s_i , использующий полученное выражение для сигнала p_{i+1} . Надо обратить внимание на то, что во всех строках таблицы истинности, кроме первой и последней, $s_i = \overline{p_{i+1}}$. Чтобы использовать сигнал $\overline{p_{i+1}}$, необходимо получить из него выражение, удовлетворяющее первой и последней строке. Выражение $a_i \vee b_i \vee p_i$ равно нулю только в первой строке таблицы, а во всех остальных равно единице. Значит, конъюнкция $\overline{p_{i+1}}$ с выражением $a_i \vee b_i \vee p_i$ сохранит все единичные значения $\overline{p_{i+1}}$, кроме первой строки. Чтобы добавить единицу в последней строке, выполним операцию ИЛИ полученного выражения с конъюнкцией $a_i b_i p_i$. Таким образом, Выражение для сигнала суммы s_i примет окончательный вид:

$$s_i = \overline{p_{i+1}} (a_i \vee b_i \vee p_i) \vee a_i b_i p_i.$$

Поскольку в интегральной схемотехнике базовый элемент обычно обеспечивает инвертирование, то схема сумматора имеет вид, приведенный на рис. 3.13, а. Чтобы получить прямые значения сигналов s_i и p_{i+1} , необходимы еще два инвертора. Условное обозначение одноразрядного сумматора приведено на рис. 3.13, б.

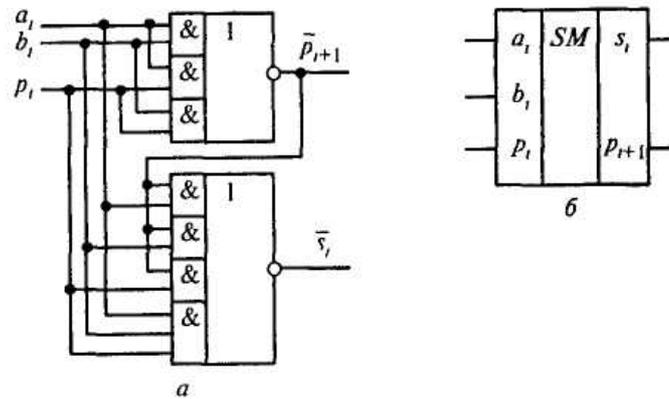


Рис. 3.13. Сумматор:

а – функциональная схема; б – условное обозначение

Последовательный многоразрядный сумматор

Используя одноразрядный сумматор, можно построить суммирующее устройство для сложения многоразрядных двоичных чисел. Различают многоразрядные последовательные и параллельные сумматоры.

Последовательный сумматор состоит (рис. 3.14) из одноразрядного сумматора, на входы которого из сдвигающих регистров, хранящих слагаемые A и B , подаются по тактам разряд за разрядом коды этих чисел, начиная с младшего разряда. Если время элемента задержки равно одному такту (например, использован D -триггер), то сигнал переноса от предыдущего разряда, сформированный в предыдущем такте, поступит на нижний вход сумматора только в следующем такте, когда на входы a и b будут поданы значения следующего разряда слагаемых. В результате на выходе s разряд за разрядом будет формироваться двоичное число, равное сумме чисел A и B , которое будет восприниматься сдвигающим регистром суммы.



Рис. 3.14. Последовательный многоразрядный сумматор

Параллельные сумматоры

Недостатком последовательного сумматора является то, что выполнение операции сложения растягивается на множество тактов, которое тем больше, чем больше разрядность чисел. Значительно меньшее время выполнения операции имеет *параллельный сумматор*. В этом устройстве операция сложения производится одновременно во всех разрядах чисел A и B , поступающих в параллельном коде. Для этого схему составляют из n одноразрядных сумматоров, соединяя выход переноса i -го разряда со входом переноса соседнего $(i + 1)$ -го разряда (рис. 3.15). Такой сумматор называют сумматором с последовательным переносом. После того как сформируется результат на выходах всех одноразрядных сумматоров, он запоминается в параллельном регистре.

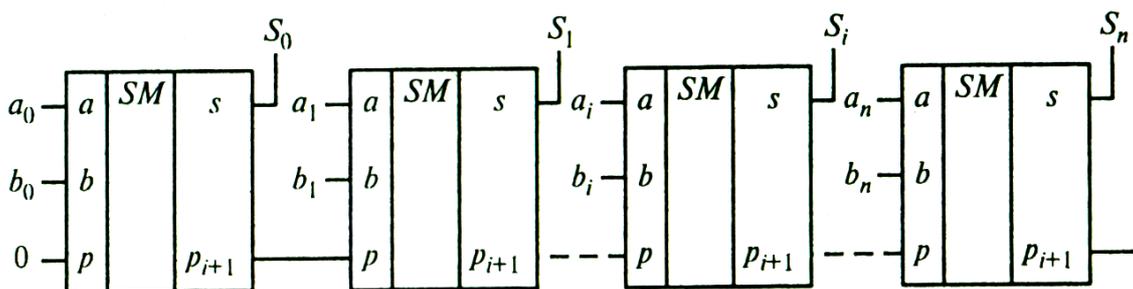


Рис. 3.15. Параллельный сумматор с последовательным переносом

Для того чтобы на выходах одноразрядных сумматоров сформировался результат, необходимо, чтобы на входах присутствовали все три сигнала – a_i , b_i и p_i . Но сигнал переноса из

младшего разряда формируется предыдущими одноразрядными сумматорами, причем каждый последующий сумматор вынужден «ждать», пока не сформируется результат во всех предыдущих. В крайнем случае возможна ситуация, когда сигнал переноса будет последовательно передаваться через всю цепочку от самого младшего разряда до самого старшего, например, при сложении чисел $A = 11\dots 11$ и $B = 00\dots 01$. Поэтому время формирования результата в наихудшем случае включает в себя временные задержки, вносимые всеми одноразрядными сумматорами.

Исключить длительность распространения переноса позволяет сумматор с параллельным переносом. Идея заключается в том, чтобы сигналы переноса для всех разрядов формировались чисто логически на основе слагаемых A и B . Рассмотрим, как это можно сделать.

Сигнал переноса в 1-й разряд $p_1 = a_0b_0$. Сигнал переноса во второй разряд можно определить по формуле (3.1):

$$\begin{aligned} p_2 &= a_1b_1 \vee a_1\delta_1 \vee b_1p_1 = a_1b_1 \vee \delta_1(a_1 \vee b_1) = \\ &= a_1b_1 \vee a_0b_0(a_1 \vee b_1). \end{aligned}$$

Как видно, сигнал переноса p_2 может быть получен по значениям предыдущих разрядов чисел A и B без сигнала переноса p_1 , формируемого сумматором. Подставляя в формулу (3.1) выражение для сигнала переноса p_2 , можно получить логическое выражение для сигнала переноса третьего разряда, в котором также будут значения только предыдущих разрядов чисел A и B , и т. д. Таким образом, сигналы переноса для любого разряда могут быть сформированы чисто логическим путем по значениям слагаемых.

Значит, нет необходимости ожидать, пока будут сформированы сигналы переноса одноразрядными сумматорами. Очевидно, однако, и другое. Чем больше разрядность чисел, тем выше сложность булевых функций сигналов переноса, особенно для самого старшего разряда. Поэтому сумматоры с параллельным переносом делают для чисел небольшой разрядности – не более восьми.

Структура сумматора с параллельным переносом приведена на рис. 3.16. Сигналы переноса формируются специальными ло-

гическими схемами ускоренного переноса CR (от англ. carry – перенос), вычисляющими соответствующие булевы функции.

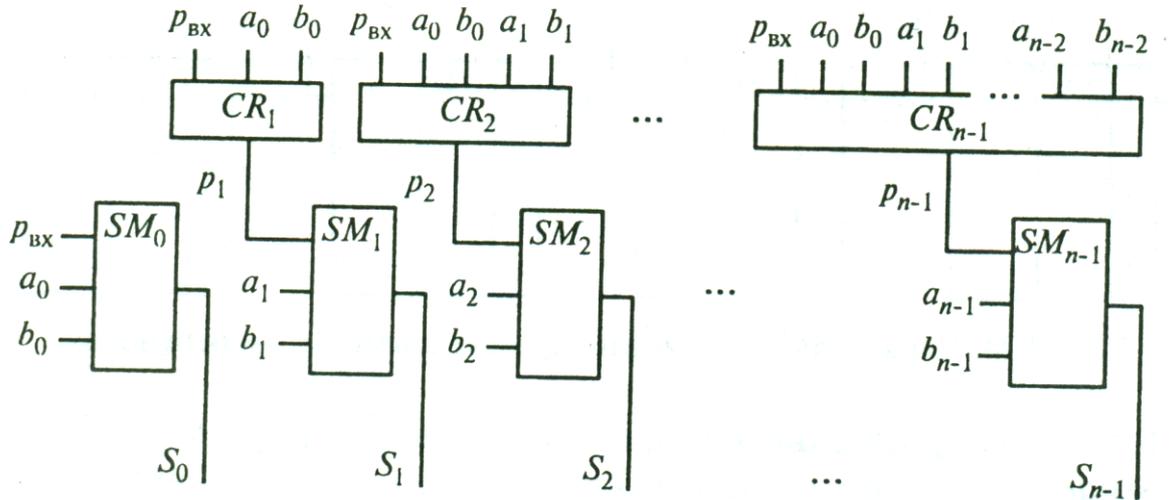


Рис. 3.16. Сумматор с параллельным переносом

Для чисел большой разрядности применяют *сумматоры с групповым переносом* (рис. 3.17). Схема такого сумматора разбивается на ℓ групп разрядности m : например, четыре группы по восемь разрядов для сложения 32-разрядных чисел.

Каждая группа представляет собой параллельный сумматор, подобный изображенному на рис. 3.16. На вход p_{ex} поступает сигнал переноса от старшего разряда предыдущей группы к младшему разряду последующей группы. Этот сигнал формируется блоком переноса, анализирующим m разрядов слагаемых A и B «своей» группы, «не дожидаясь», когда в ней произойдет сложение всех разрядов. Блоки переноса разных групп включены последовательно и образуют тракт передачи переноса.

Эта структура сумматора с групповым переносом аналогична структуре сумматора с последовательным переносом, где вместо одноразрядных сумматоров включаются групповые. Такая структура получила название группового сумматора с цепным переносом.

Кроме структуры группового сумматора с цепным переносом возможна структура с параллельными межгрупповыми переносами. Структура этого сумматора аналогична структуре сумматора с параллельным переносом, в котором роль одноразрядных сумматоров играют группы. Аппаратная сложность сумматоров с

параллельными межгрупповыми переносами выше, чем сложность предыдущего варианта, но при больших разрядностях они дают преимущества по быстродействию.

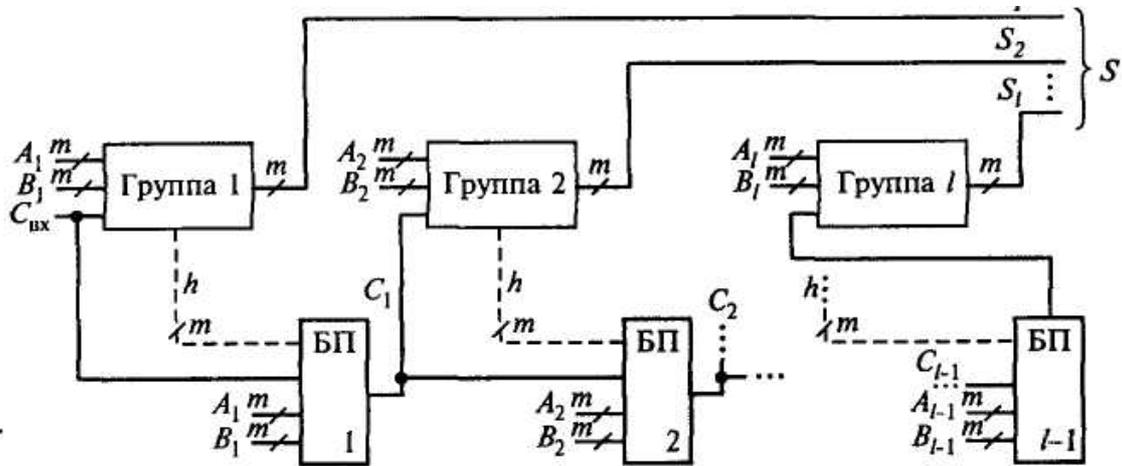


Рис. 3.17. Групповой сумматор с цепным переносом

3.7. Арифметико-логические устройства и матричные умножители

Арифметико-логические устройства (АЛУ) выполняют арифметические и логические операции над двумя операндами. Основой АЛУ служит сумматор, схема которого дополнена логикой, расширяющей функциональные возможности АЛУ и обеспечивающей перестройку с одной операции на другую. Обычно АЛУ четырехразрядны и для наращивания разрядности объединяются.

Рассмотрим типовое АЛУ (рис. 3.18). В ИС имеются входы операндов A и B , входы выбора операций S , вход переноса \overline{C}_i из младшего разряда и вход M , сигнал которого задает тип выполняемых операций: логические ($M = 1$) или арифметико-логические ($M = 0$). Результат операции вырабатывается на выходах F . Выходы G и H используются для организации параллельных переносов при наращивании разрядности обрабатываемых слов. Сигнал \overline{C}_0 – выходной перенос в старший разряд, а выход « $A = B$ » – выход, равный «1» при условии $A = B$.

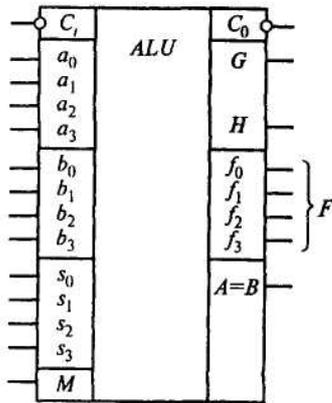


Рис. 3.18. Условное обозначение АЛУ

Перечень выполняемых АЛУ операций дан в табл. 3.6. Для краткости двоичные числа $s_3s_2s_1s_0$ представлены их десятичными эквивалентами. Все логические операции выполняются поразрядно, т. е. между одноименными (i -ми) разрядами чисел A и B . Межразрядные переносы возникают только в арифметических операциях. В арифметико-логических операциях сначала выполняются логические операции, а затем полученные коды складываются арифметически. Знак \oplus обозначает логическую операцию «сумма по модулю два».

Таблица 3.6

S	Логические функции ($M = 1$)	Арифметико-логические функции ($M = 0$)
0	\bar{A}	$A + C_i$
1	$A \vee B$	$A \vee B + C_i$
2	$\bar{A}B$	$A \vee \bar{B} + C_i$
3	0	$1 + C_i$
4	\overline{AB}	$A + A\bar{B} + C_i$
5	\bar{B}	$A \vee B + A\bar{B} + C_i$
6	$A \oplus B$	$A + \bar{B} + C_i$
7	$A\bar{B}$	$A\bar{B} + 1 + C_i$
8	$\overline{A \vee B}$	$A + AB + C_i$
9	$A \oplus B$	$A + B + C_i$
10	B	$A \vee \bar{B} + AB + C_i$
11	AB	$AB + 1 + C_i$
12	1	$A + A + C_i$
13	$A \vee \bar{B}$	$A \vee B + A + C_i$
14	$A \vee B$	$A \vee \bar{B} + A + C_i$
15	A	$A + 1 + C_i$

При операциях над словами большой разрядности АЛУ соединяются друг с другом с организацией последовательных и параллельных переносов. Соединение микросхем АЛУ в первом случае аналогично соединению сумматоров в схеме с последовательным переносом: выход \overline{C}_0 предыдущей микросхемы соединяется с входом \overline{C}_i последующей. Если используется организация с параллельными переносами, то совместно с АЛУ применяют специальные микросхемы – блоки ускоренного переноса.

Один блок ускоренного переноса обеспечивает анализ специальных вспомогательных сигналов G и H , формируемых всеми микросхемами АЛУ, и формирование для них сигналов переноса \overline{C}_i . Сигналы переноса в старший разряд \overline{C}_0 при этом не используются.

Матричные умножители выполняют операцию умножения двоичных чисел не традиционным путем последовательных сдвигов и сложений, а параллельно. Схема выполнения операции умножения соответствует обычному «умножению столбиком». Но поскольку в операции используют двоичные числа, то арифметическое умножение цифры множимого на одну из цифр множителя заменяется конъюнкцией. Для трехразрядных чисел A и B схема умножения имеет следующий вид:

$$\begin{array}{rcccccc}
 & & & a_2 & a_1 & a_0 \\
 & & & \times & b_2 & b_1 & b_0 \\
 & & & \hline
 & & & a_2b_0 & a_1b_0 & a_0b_0 \\
 & & a_2b_1 & a_1b_1 & a_0b_1 & & \\
 & + & a_2b_2 & a_1b_2 & a_0b_2 & & \\
 \hline
 P_5 & P_4 & P_3 & P_2 & P_1 & P_0
 \end{array}$$

Все конъюнкции $a_i b_j$ вырабатываются параллельно схемой И, а для операций сложения используются одноразрядные сумматоры. Матричные умножители могут быть просто множительными блоками либо множительно-суммирующими. Последние обеспечивают удобство наращивания разрядности перемножаемых двоичных чисел.

В виде ИС средней степени интеграции реализуются умножители малой разрядности – не более 4×4 . Умножители большей разрядности – до 16×16 выполняются уже в виде БИС. Несколько лет назад предприятие Интеграл (г. Минск) выпустило СБИС умножителя разрядности 32×32 в корпусе с 172 выводами.

3.8. Триггеры

Триггеры являются простейшими, элементарными конечными (цифровыми) автоматами, обладающими памятью. В более сложных дискретных устройствах они служат для хранения одного разряда двоичных чисел (одного бита информации). Практически все последовательностные устройства выполняются на основе триггеров.

Триггер, как конечный автомат, характеризуется следующими свойствами:

1) возможное число внутренних состояний – два (единица или ноль), что соответствует одной внутренней переменной, обозначаемой для триггеров обычно буквой Q ;

2) число выходных переменных y – одно; значение переменной y совпадает со значением Q , т. е. $y^{t+1} = Q^{t+1}$;

3) число входных переменных x зависит от типа триггера.

Наряду с выходом Q , называемым *прямым*, триггер имеет *инверсный* выход \bar{Q} . Состояние триггера определяется значением прямого выхода Q . Говорят, что триггер находится в единичном состоянии, если $Q=1$, и в нулевом, если $Q=0$. Изменение состояния триггеров под действием входных сигналов происходит скачкообразно.

Само название «триггер» происходит от английского слова «trigger» – спусковой крючок (курок) огнестрельного оружия, поэтому к триггерам часто применяют выражение «взводить», т. е. устанавливать его в единичное состояние, и «спускать, сбрасывать» при переводе его в нулевое состояние.

Разработано большое число типов триггеров, которые по функциональному признаку можно разделить на четыре основных типа:

- триггеры с двумя установочными входами – RS -триггеры. Вход R сбрасывает триггер в нулевое состояние («reset» – сбрасывать), а вход S – устанавливает в единицу («set» – устанавливать);

- триггеры задержки с одним входом – D -триггеры («delay» – задержка);

- триггеры с одним счетным входом – T -триггеры;

- универсальные триггеры с несколькими входами.

Как и любые конечные автоматы, триггеры могут быть асинхронными и синхронными (тактируемыми). В *асинхронных* изменение состояния происходит непосредственно с приходом входного сигнала, а в *синхронных* – лишь при подаче синхронизирующего (тактового) сигнала в соответствии со значениями сигналов на входах.

При этом различают триггеры со статическими и динамическими входами. Входы, управляемые потенциалами (уровнями напряжения), называют *статическими* (включая и сигнал синхронизации), а управляемые перепадами потенциалов (фронтами импульсов напряжения) – *динамическими*.

Триггер с установочными входами (RS -триггер)

Асинхронный RS -триггер. Асинхронный RS -триггер – это самый элементарный автомат с памятью. Если на триггер не подавать никаких внешних управляющих сигналов, он обеспечивает хранение своего состояния Q , равного единице или нулю, сколь угодно долгое время. Триггер строится на основе двух элементов ИЛИ-НЕ с двумя входами каждый (рис. 3.19, а).

Схема имеет два входа и два выхода. Входными для схемы являются сигналы установки триггера в единицу – S и сброса триггера в ноль – R . Выходами схемы являются прямой выход состояния триггера Q и инверсный выход \bar{Q} . Входные сигналы подаются на один из входов схем ИЛИ-НЕ. На другие входы схем

подаются сигналы с выходов Q и \bar{Q} . Запоминающие свойства триггера обеспечивает перекрестное соединение выходов Q и \bar{Q} и со вторыми входами элементов ИЛИ-НЕ. Предположим, что на входах R и S триггера поддерживались сигналы лог. 0 и в некоторый момент на вход S триггера была подана лог. 1. Тогда на выходе нижнего элемента ИЛИ-НЕ, соответствующего выходу \bar{Q} , будет лог. 0, который по перекрестной связи будет подан на второй вход верхнего элемента ИЛИ-НЕ. Так как на обоих входах верхнего элемента ИЛИ-НЕ будут лог. 0, на его выходе Q установится лог. 1 и триггер установится в единицу. Эта лог. 1 по перекрестной связи будет подана на второй вход нижней схемы ИЛИ-НЕ, поэтому даже если на входе S будет лог. 0, она принудительно будет поддерживать на выходе нижнего элемента лог. 0, а тот, в свою очередь, – лог. 1 на выходе верхнего элемента. Таким образом, триггер «запомнит» единичное состояние. Если теперь на вход R подать лог. 1, верхний элемент сформирует на своем выходе лог. 0, который установит на выходе нижнего элемента лог. 1. Теперь выходы верхнего и нижнего элементов ИЛИ-НЕ будут взаимно поддерживать лог. 0 на выходе Q и лог. 1 на выходе \bar{Q} . Таким образом, триггер «запомнит» нулевое состояние. Если на входы R и S одновременно подать лог 1, состояние на выходе триггера будет неопределенным, поэтому эта комбинация является для асинхронного RS -триггера запрещенной.

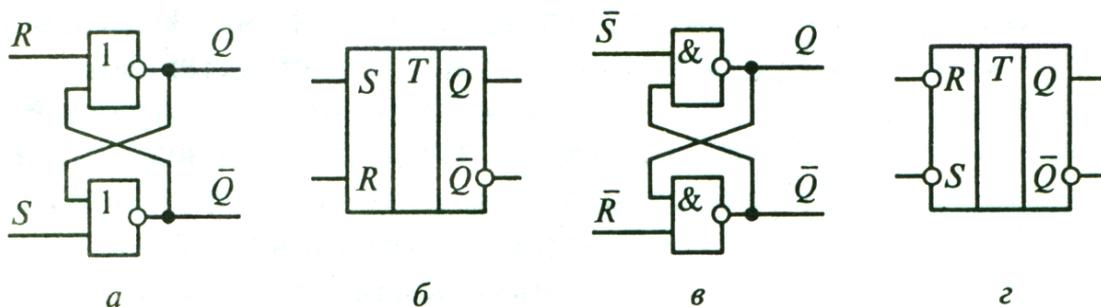


Рис. 3.19. RS -триггер на элементах ИЛИ-НЕ (а) и его условное обозначение (б); RS -триггер на элементах И-НЕ с инверсными входами (в) и его условное обозначение (г)

Аналогичная схема асинхронного RS -триггера может быть синтезирована на элементах И-НЕ (рис. 3.19, в). Особенностью схемы являются инверсные входы \bar{S} и \bar{R} . Это означает, что для перевода триггера, например, в единичное состояние нужно вход S подать не единичный, а нулевой сигнал, а в состоянии покоя на входы \bar{S} и \bar{R} лог. 1. В остальном работа схемы аналогична предыдущей. Условное изображение RS -триггера с инверсными входами показано на рис. 3.19, г.

Асинхронный RS -триггер является базовым элементом памяти, на основе которого в интегральной схемотехнике строятся многочисленные ИС триггерных и других устройств, обладающих памятью. При этом часто входы R и S выводятся на контакты микросхемы наряду с основными управляющими входами. В этом случае входы S и R называются входами асинхронной установки в единицу и в ноль.

Синхронный RS -триггер. Из-за задержки переключения логических элементов в цифровых автоматах возможны режимы *состязаний*, в результате которых выходной сигнал на некоторое время принимает ложные значения. Устранить такие ошибки позволяет способ *временного апробирования*. Вырабатываемый устройством сигнал в этом случае передается на последующие устройства не непрерывно, а только в такой отрезок времени, когда искажение правильных значений выходного сигнала за счет *состязаний* заведомо исключено.

Временное стробирование обеспечивается синхронизирующими импульсами, поэтому синхронный RS -триггер кроме информационных входов R и S имеет вход C , на который подается синхронизирующий сигнал (рис. 3.20).

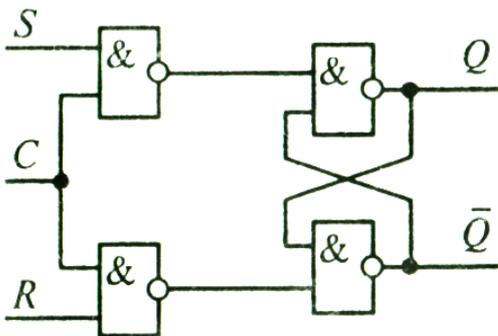


Рис. 3.20. Синхронный RS -триггер на элементах И-НЕ

Синхронизация осуществляется включением на каждом входе асинхронного RS -триггера дополнительного элемента И-НЕ. Теперь сигналы S и R смогут пройти на входы триггера только при наличии синхронизирующего сигнала C .

Заметим, что за счет дополнительного инвертирования во входных элементах И-НЕ сигналы R и S становятся не инверсными, как это было в асинхронном триггере, а прямыми.

Триггер задержки (D -триггер)

Триггер задержки имеет единственный входной сигнал, обозначенный буквой D . Значение сигнала на выходе Q такого триггера в такт $(t + 1)$ равно значению сигнала на входе D в предыдущем такте t . Таким образом, входной сигнал передается на выход с задержкой на один такт, т. е. $Q^{t+1} = D^t$.

Асинхронный D -триггер не применяется, так как его выход просто повторяет входной сигнал после окончания режима состязаний. Синхронный D -триггер функционирует в соответствии с табл. 3.7, из которой видно, что при отсутствии синхроимпульсов ($C = 0$) состояние триггера остается неизменным. При условии $C = 1$ триггер передает на выход сигнал, поступивший на его вход в предыдущем такте.

Таблица 3.7

Такт t			Q^{t+1}	Такт t			Q^{t+1}
C^t	D^t	Q^t		C^t	D^t	Q^t	
0	0	0	0	1	0	0	0
0	0	1	1	1	0	1	0
0	1	0	0	1	1	0	1
0	1	1	1	1	1	1	1

Для синтеза синхронного D -триггера воспользуемся асинхронным RS -триггером. Как видно из таблицы, сигнал на входе D должен воздействовать на триггер только в том случае, когда имеется единичный уровень сигнала C . Следовательно, как и в случае синхронного RS -триггера, на входе D -триггера должны быть двухвходовые элементы И, пропускающие сигнал с входа D , если $C = 1$.

Теперь обратимся к правой части таблицы. Переход триггера в состояние единицы должен происходить, когда на входах воздействуют сигналы $C = 1$ и $D = 1$. Значит, при таком сочета-

нии сигналов на входе \bar{S} асинхронного RS -триггера должен быть нуль, т. е. $\bar{S} = \overline{CD}$. Переход триггера в состояние нуля должен происходить, когда на входах имеется комбинация $C = 1, D = 0$. Значит, на входе \bar{R} асинхронного RS -триггера при таком сочетании сигналов также должен быть нуль, т. е. $\bar{R} = \overline{CD}$. Поскольку сигнал на входе \bar{S} формируется в момент, когда $C = 1$ и соответствует инверсному значению D , его можно использовать для формирования сигнала \bar{R} , т. е. $\bar{R} = \overline{CS}$. Это же рассуждение можно получить и чисто формально с помощью алгебры логики:

$$\bar{R} = \overline{CS} = \overline{CCD} = \overline{C(\overline{C} \vee \overline{D})} = \overline{CC} \vee \overline{CD} = \overline{CD}.$$

Следовательно, D -триггер может быть синтезирован на основе асинхронного RS -триггера (рис. 3.21, а). Пунктиром обведена схема асинхронного RS -триггера, верхняя схема И-НЕ формирует сигнал на входе \bar{S} асинхронного RS -триггера, а нижняя – на входе \bar{R} .

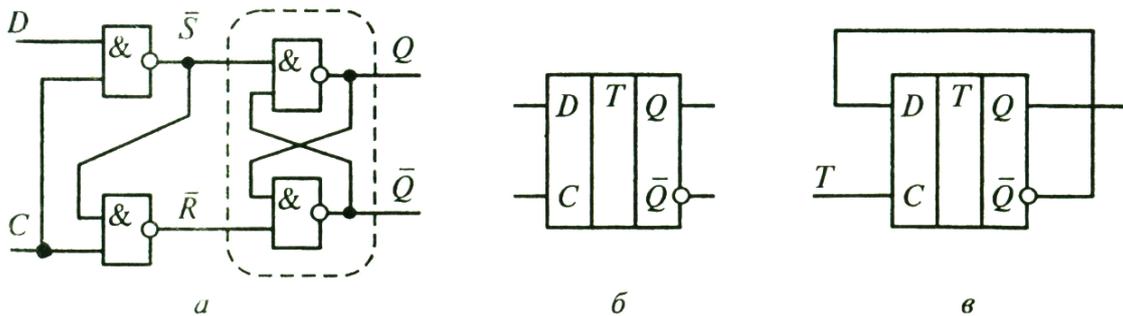


Рис. 3.21. Синхронный D -триггер (а), его условное обозначение (б) и его использование в качестве T -триггера (в)

T -триггер

Булеву функцию, отражающую работу T -триггера, содержательно можно представить так: триггер инвертирует свое предыдущее состояние при подаче на его вход T единичного сигнала, т. е. $Q^{t+1} = \bar{Q}^t$ при $T = 1$. Соответствующая таблица переключений T -триггера представлена в табл. 3.8. Вход T называют *счетным входом* триггера. При подаче на триггер первого единичного сигнала он устанавливается в единицу, при подаче второго – сбрасывается в нуль, третьего – опять в единицу и т. д. Таким образом,

изменение выходного сигнала происходит с частотой, вдвое меньшей, чем входного. Это позволяет использовать T -триггер для синтеза двоичных счетчиков, в которых каждый триггер соответствует одному двоичному разряду.

Таблица 3.8

Такт t		Q^{t+1}
T^t	Q^t	
0	0	0
1	0	1
0	1	1
1	1	0

T -триггер может быть синтезирован на логических элементах И-НЕ или ИЛИ-НЕ, однако чаще всего для этого используют имеющийся в составе серий интегральных микросхем D -триггер. Превращение D -триггера в T -триггер осуществляется с помощью соответствующего соединения выводов микросхемы.

Так, если в синхронном D -триггере вход D соединить с инверсным выходом \bar{Q} , то он превращается в T -триггер. Действительно, если посмотреть в таблице переключений D -триггера строки, в которых состояние триггера Q меняется на противоположное (строки 2 и 3 правой части табл. 3.8), увидим, что значение сигнала на входе D противоположно значению Q . Поскольку сигнал на выходе \bar{Q} всегда противоположен состоянию Q , то, подавая счетные сигналы T вместо синхроимпульсов на вход C (рис. 3.21, в), из D -триггера получаем T -триггер.

JK -триггер

JK -триггер имеет два входа J и K . Его работа описывается таблицей переключений (табл. 3.9), из которой видно, что при комбинации сигналов $J = 1$ и $K = 1$ (третий и седьмой наборы) триггер инвертирует свое предыдущее состояние, т. е. при конъюнкции $JK = 1$ $Q^{t+1} = \bar{Q}^t$. В остальных случаях JK -триггер аналогичен RS -триггеру. При этом вход J эквивалентен входу S , а вход K – входу R .

В интегральной схемотехнике распространены синхронные JK -триггеры с динамическим входом синхроимпульсов C (рис. 3.22, а). Эти триггеры путем несложной коммутации (со-

единения) внешних выводов можно превратить в схемы, выполняющие функции RS -, D - и T -триггера. Поскольку T -триггер меняет свое состояние на противоположное при подаче каждого единичного сигнала на счетный вход T , используем аналогичное свойство JK -триггера инвертировать свое состояние при одновременной подаче единичных сигналов на входы J и K . Таким образом, для превращения JK -триггера в T -триггер достаточно соединить входы J и K и подавать на них счетные сигналы T (рис. 3.22, в).

Таблица 3.9

Такт t				Q^{t+1}	Такт t				Q^{t+1}
Номера наборов	K^t	J^t	Q^t		Номера наборов	K^t	J^t	Q^t	
0	0	0	0	0	4	0	0	1	1
1	0	1	0	1	5	0	1	1	1
2	1	0	0	0	6	1	0	1	0
3	1	1	0	1	7	1	1	1	0

Чтобы из JK -триггера получить D -триггер, достаточно на вход J подавать прямое значение сигнала D , а на вход K – инверсное, т. е. необходим лишь один инвертор. При этом единичное значение сигнала D будет взводить триггер через вход J , а нулевое – сбрасывать через вход K (рис. 3.22, б).

Наконец, если на вход J подавать сигналы S , а на вход K – сигналы R , то JK -триггер будет выполнять функции RS -триггера (рис. 3.22, г).

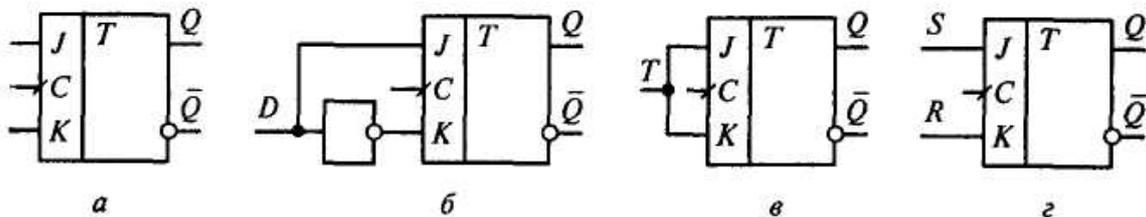


Рис. 3.22. Условное обозначение динамического JK -триггера (а) и его использование в качестве D -триггера (б), T -триггера (в) и RS -триггера (г)

Рассмотренные синхронные триггеры являются одноступенчатыми, т. е. содержат один элемент памяти. В их обозначении используется одна буква T . Устойчивая работа таких триггеров в

схемах с передачей информации между триггерами возможна только при условии, что перевод триггера в новое состояние осуществляется после завершения передачи информации о прежнем его состоянии в следующий за ним триггер. Выполнение этого условия обеспечивается в двухступенчатых триггерах, состоящих из двух одноступенчатых триггеров. Сначала информация записывается в первый триггер (обычно по переднему фронту сигнала C), а затем переписывается во второй (по заднему фронту). Такой принцип построения триггеров иногда называют *MS*-принципом (от англ. «master-slave» – хозяин-раб). Все рассмотренные типы триггеров могут быть построены по *MS*-принципу (на схемах их обозначают *TT*).

Триггеры выполняются в виде ИС средней степени интеграции. Обычно они имеют дополнительную логику во входных цепях, благодаря чему обычный триггер может иметь уже не один, а несколько входов. Часть этих входов может использоваться как информационные, а часть – как управляющие (разрешающие или запрещающие запись). ИС триггеров могут иметь входы асинхронной установки R , S , которые воздействуют на элемент памяти триггера непосредственно, минуя входные цепи, и являются доминирующими по отношению к другим входам. В одном корпусе ИС размещается до четырех триггеров, число которых ограничивается количеством выводов микросхемы.

3.9. Счетчики

Счетчиком называется узел для подсчета числа входных сигналов и хранения двоичного кода числа подсчитанных сигналов.

Счетчики – это конечные автоматы, внутреннее состояние которых определяется только количеством сигналов «1», пришедших на выход. Сигналы «0» не изменяют их внутреннего состояния.

Счетчики делятся на *суммирующие, вычитающие, реверсивные*, т. е. позволяющие как прибавить, так и вычесть очередную пришедшую на вход единицу.

Модулем счета (или коэффициентом пересчета) $K_{сч}$ называют количество поступивших на вход единиц, которое возвращает счетчик в исходное состояние.

Элементарными конечными автоматами в счетчиках являются триггеры. Количество триггеров, необходимое для реализации счетчика или пересчетной схемы, равно:

$$m = \log_2 K_{сч},$$

где m – ближайшее большее целое число.

Как и всякие дискретные автоматы, счетчики могут быть асинхронными и синхронными (тактируемыми).

Рассмотрим работу суммирующего счетчика с $K_{сч} = 8$. Для синтеза необходимы $m = \log_2 K_{сч} = m \log_2 8 = 3$ триггера, соответствующие трем разрядам двоичного выходного числа. Обозначим Q_3 – старший, а Q_1 – младший разряды. Выходные сигналы кодируются предельно просто: $y_3 = Q_3$, $y_2 = Q_2$ и $y_1 = Q_1$. Входной сигнал может быть равен только «1», так как нуль не изменяет состояния счетчика, поэтому таблица переключений (табл. 3.10) содержит только $x = 1$.

Таблица 3.10

x^t	Q_3^t	Q_2^t	Q_1^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	0	0
1	1	0	0	1	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1
1	1	1	1	0	0	0 – исходное состояние

Из табл. 3.10 видно, что триггер младшего разряда переключается от каждого входного сигнала $x^t = 1$ (нули и единицы в столбце Q_1^{t+1} чередуются один за другим). В столбце следующего разряда Q_2^{t+1} нули и единицы чередуются парами, затем (разряда

Q_3^{t+1}) – четверками и т. д. (если увеличивать $K_{сч}$ и число разрядов). Таким образом, частота переключений каждого следующего триггера уменьшается вдвое по сравнению с частотой переключения предыдущего. Следовательно, счетчик можно построить как цепочку последовательно включенных счетных триггеров (см. T -триггер).

На рис. 3.23, *а* приведена схема суммирующего счетчика, синтезированная на двухступенчатых JK -триггерах, работающих в счетном режиме. Подсчитываемые единицы поступают на вход C первого триггера, а на выходных шинах формируется двоичный код $y_3y_2y_1$ числа сосчитанных единиц. Триггеры соединены так, что сигнал с прямого выхода предыдущего триггера поступает на вход C последующего. Так как на входы J и K всех триггеров постоянно поданы единицы, каждый триггер переключается в противоположное состояние в момент спада импульса, поданного на его вход C , но после задержки $t_{зад}$, определяющейся временем переходных процессов в триггере.

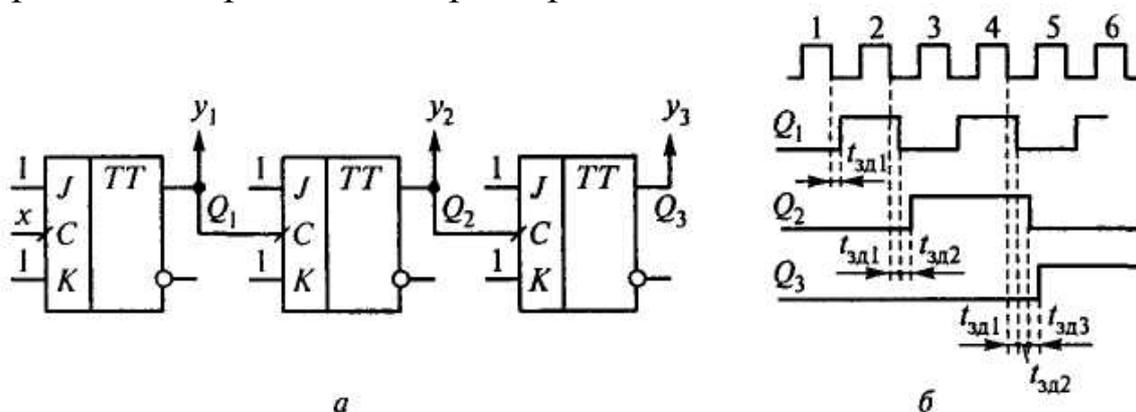


Рис. 3.23. Асинхронный счетчик с последовательным переносом (*а*) и временная диаграмма его работы (*б*)

Представление счетчика цепочкой счетных триггеров справедливо как для суммирующего, так и для вычитающего вариантов, поскольку закономерность по отношению частот переключения разрядов сохраняется при просмотре таблицы как сверху вниз (прямой счет), так и снизу вверх (обратный счет). Различия при этом состоят в направлении переключения предыдущего разряда, вызывающего переключение следующего. При прямом счете следующий разряд переключается при переходе предыдущего

в направлении 1–0, а при обратном – при переключении 0–1. Следовательно, различие между вариантами заключается в разном подключении входов триггеров к выходам предыдущих. Для реализации вычитающего счетчика на входы C последующих триггеров необходимо подавать сигналы с инверсных выходов предыдущих триггеров.

Схема реверсивного счетчика должна работать в двух режимах – суммирующем и вычитающем. Чтобы сделать счетчик реверсивным, необходимо обеспечить подачу на входы триггеров импульсов либо с прямого, либо с инверсного выхода предыдущего триггера в зависимости от управляющего сигнала. Это легко можно сделать с помощью схемы И-ИЛИ (рис. 3.24).

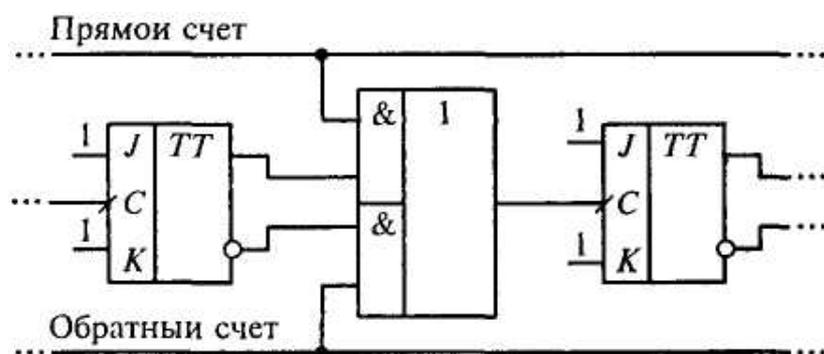


Рис. 3.24. Реализация реверсивного счетчика с использованием схем И-ИЛИ для межразрядных связей

Счетчики, рассмотренные на рис. 3.23 и 3.24, называют счетчиками с последовательным переносом. Переключение каждого последующего триггера происходит с некоторой задержкой $t_{зад}$ только после того, как переключится предыдущий. В результате задержка накапливается и триггер самого старшего разряда m переключается спустя время $t = mt_{зад}$. Таким образом, время установления кода на выходе счетчика прямо пропорционально его разрядности.

Для повышения быстродействия счетчики выполняют синхронными с параллельным (сквозным) переносом. Особенностью таких счетчиков является то, что выходы всех предшествующих разрядов подаются на входы триггера последующего (старшего) разряда, поэтому длительность переходного процесса (время ус-

тановки кода) определяется длительностью переходного процесса одного разряда и не зависит от количества m триггеров.

Для синтеза счетчика с параллельным переносом обратим внимание на такую закономерность двоичных чисел: изменение старшего разряда на противоположное происходит тогда, когда все предыдущие разряды переходят из состояния «1» в состояние «0». Например, число «семь» в двоичном коде – 0111, а число «восемь» – 1000, число «тридцать один» – 011111, а число «тридцать два» – 100000. Таким образом, чтобы сформировать параллельный перенос, достаточно на информационные входы триггеров подавать конъюнкцию сигналов с выходов всех предыдущих триггеров (если использовать JK -триггеры, то одновременно на два входа J и K), а на синхронизирующие входы всех триггеров – импульсы синхронизации, т. е. $Q_i = Q_0 Q_1 \dots Q_{i+1}$. Схема синхронного четырехразрядного суммирующего счетчика с параллельным переносом представлена на рис. 3.25. Импульсы синхронизации в этом счетчике становятся счетными импульсами. На входы J и K первого триггера, соответствующего младшему разряду, подается «1».

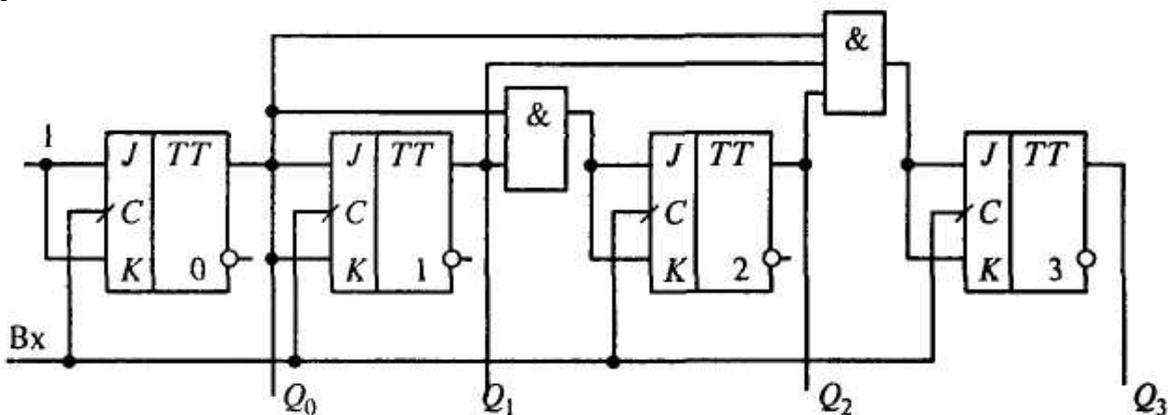


Рис. 3.25. Счетчик с параллельным переносом

Рассмотренные счетчики были двоичными, т. е. имели модуль счета, кратный 2". Так, например, все триггеры счетчика на рис. 3.25 перейдут в исходное нулевое состояние после прихода шестнадцатого импульса. Значит, модуль счета этого счетчика $K_{\text{дв}} = 16 = 2^4$. У двоичных счетчиков сброс всех триггеров происходит с приходом очередного счетного импульса после того, как триггеры установятся в «1». Очевидно, что могут быть построены

счетчики с любым модулем счета. Для этого необходимо обеспечить сброс всех триггеров в «0» после достижения максимально возможного числа. Это возможно осуществить двумя путями. Первый связан с традиционным синтезом счетчика на основе его таблицы переключений, второй – с формированием сигнала управляемого сброса всех триггеров и зависимости от модуля счета. В первом случае схема счетчика будет оригинальной для каждого модуля счета, во втором – типовой, построенной на основе обычных двоичных счетчиков. Для управляемого сброса может быть использован, например, вход R асинхронной установки триггера в нуль. Сигнал управляемого сброса легко сформировать с помощью схемы И. Для этого на ее входы подаются сигналы с прямых или инверсных выходов триггеров в зависимости от того, каков модуль счета. Пусть, например, необходимо синтезировать счетчик с модулем счета $K_{сч} = 12$. За основу может быть взят четырехразрядный счетчик. С приходом двенадцатого импульса все триггеры должны быть установлены в «0», значит максимальное число, хранящееся в счетчике, на единицу меньше, т. е. 11. Двоичный эквивалент числа «11» – 1011. Этому числу соответствуют состояния триггеров $Q_3\overline{Q_2}Q_1Q_0$. Соответствующие выходы триггеров подаются на четыре входа схемы И. Поскольку сброс должен происходить в момент подачи счетного импульса, необходима пятиходовая схема И, на пятый вход которой подаются счетные импульсы. Таким образом, для синтеза счетчика требуется типовая схема четырехразрядного двоичного счетчика и один конъюнктор на пять входов.

На основе счетчиков в системах управления технологическими процессами формируют генераторы линейно изменяющихся напряжений, а также генераторы пилообразных напряжений. Действительно, счетчик обеспечивает суммирование числа поступивших на его вход импульсов – в режиме прямого счета, или вычитание – в режиме обратного счета. Если на вход счетчика импульсы будут поступать равномерно с определенной частотой, значит на выходе будет формироваться линейно нарастающая либо спадающая последовательность кодов. В момент перехода счетчика от кода 11...1 до 00...0 (в режиме прямого счета) или от 00...0 до 11...1 (в режиме обратного счета) на выходе бу-

дет формироваться мгновенный скачок. Соединив выходы счетчика с цифроаналоговым преобразователем, получим генератор ступенчато изменяющегося напряжения, величина ступеньки которого будет соответствовать цене деления младшего разряда ЦАП. У современных ЦАП цена деления младшего разряда может составлять несколько милливольт, такая форма напряжения с высокой степенью приближения соответствует линейно изменяющемуся напряжению (рис. 3.26).

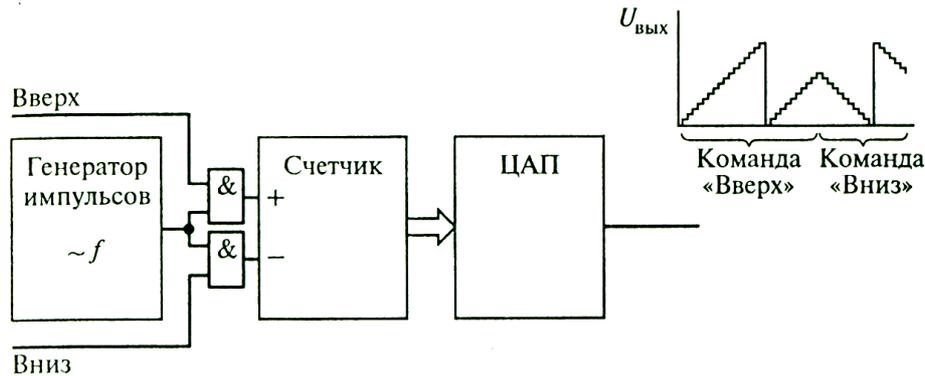


Рис. 3.26. Схема генератора линейно-изменяющегося и пилообразного напряжения на основе реверсивного счетчика и цифроаналогового преобразователя

Крутизна выходного напряжения определяется частотой генератора импульсов. Если использовать генератор с регулируемой переменной частотой, схема будет способна формировать квазилинейное напряжение, скорость нарастания которого может изменяться в самых широких пределах. Наконец, за счет использования реверсивного счетчика можно формировать как нарастающее, так и спадающее напряжения. Команда «Вверх» обеспечивает прохождение импульсов на суммирующий вход, и напряжение будет линейно нарастающим, а команда «Вниз» – на вычитающий вход, формируя ниспадающее выходное напряжение. Скачки напряжения формируются в моменты, соответствующие переполнению и сбросу счетчика. Если такие скачки нужно исключить, с помощью логики формируют запрет на прохождение импульсов при достижении критического значения кода.

3.10. Регистры

Регистром называют устройство, осуществляющее прием, хранение и выдачу двоичных чисел в определенном коде. В отличие от запоминающих устройств в регистрах информация хранится не более нескольких тактов. Запоминающими элементами в регистрах служат триггеры, число которых равно числу разрядов хранимых чисел. Схемы регистров служат для ввода и вывода хранимых чисел, преобразования их кодов, сдвига кодов на то или иное число разрядов. Регистры подразделяют на параллельные (регистры памяти), последовательные (регистры сдвига) и параллельно-последовательные (например, ввод – в параллельном коде, а вывод – в последовательном и наоборот).

В регистрах памяти числа вводят и выводят в параллельном коде, в регистрах сдвига – в последовательном (разряд за разрядом), поэтому в регистрах памяти число вводится (выводится) за один такт, а в регистрах сдвига – за n тактов, где n – разрядность чисел.

По способу ввода – вывода различают регистры однофазного и парафазного типа. В однофазных ввод (и вывод) возможен только в прямом или обратном коде, в парафазных – как в прямом, так и в обратном кодах. Вид осуществляемого ввода (вывода) определяется сигналами управления.

Исходным состоянием регистра является нулевое. После ввода двоичного числа X_1 , триггеры переходят в состояния, соответствующие значениям разрядов числа X_1 , которое хранится до момента передачи его другому устройству, либо до ввода в регистр другого числа X_2 .

В последовательных регистрах при каждом сдвигающем (обычно синхронизирующем) импульсе происходит сдвиг кода хранимого числа влево или вправо на один разряд. При этом число выводится в последовательном коде разряд за разрядом, начиная с младшего (при сдвиге вправо) или старшего (при сдвиге влево). В информационной технике регистры сдвига применяют для преобразования последовательного кода в параллельный (и обратно), для умножения и деления многоразрядных чисел, по-

строения распределителей импульсов, преобразователей кодов и т. д.

В параллельных регистрах схемы разрядов не обмениваются данными между собой. Общими для разрядов обычно являются цепи синхронизации (тактирования), сброса/установки, разрешения выхода (выдачи данных) или приема, т. е. цепи управления.

Для современной схемотехники характерно построение регистров именно на *D*-триггерах, преимущественно с динамическим управлением. Многие регистры имеют выходы с третьим состоянием, а некоторые – мощные выходные каскады и относятся к числу буферных. Такие регистры способны работать на большую емкостную или низкоомную активную нагрузку. Это обеспечивает их работу непосредственно на магистраль.

Регистровые файлы

Из параллельных регистров составляют блоки регистровой памяти – регистровые файлы. Такие блоки обеспечивают хранение нескольких слов с возможностью независимой и одновременной записи одного слова и чтения другого. Управляющие входы обеспечивают выбор того или иного регистра и разрешают запись в него слова данных (напомним, что в литературе, посвященной цифровой схемотехнике, под «словом» понимается двоичное число).

Размерность регистровой памяти можно наращивать, составляя из нескольких ИС блок памяти. При наращивании числа хранимых слов выходы отдельных ИС с тремя состояниями соединяются в одной точке. При наращивании разрядности слова входы разрешения и адресации нескольких ИС соединяют параллельно, тогда выходы ИС в совокупности дают единое информационное слово.

Регистры сдвига

Последовательные (сдвигающие) регистры представляют собою цепочку триггеров, связанных цепями переноса.

В одноктактных регистрах со сдвигом на один разряд вправо (рис. 3.27, *a*) слово сдвигается при поступлении синхронизирую-

щего сигнала. При каждом импульсе сдвига происходит перезапись содержимого предыдущего триггера в последующий и запись очередного разряда в крайний левый триггер. В результате за четыре такта в регистр будет занесено четырехразрядное слово. Причем первый (по времени поступления) разряд будет занесен в крайний правый регистр.

В регистре со сдвигом влево (рис. 3.27, б) заполнение его данными происходит справа налево. В реверсивном регистре (рис. 3.27, в) имеются связи триггеров с обоими соседними разрядами. С помощью команд «влево» и «вправо» разрешается прохождение сигнала на вход триггера либо через один, либо через другой конъюнктор. Через нижний конъюнктор проходит сигнал с выхода левого триггера, а через верхний – с выхода правого триггера (на рисунке не показан). Естественно, что команды «влево» и «вправо» одновременно подаваться не могут.

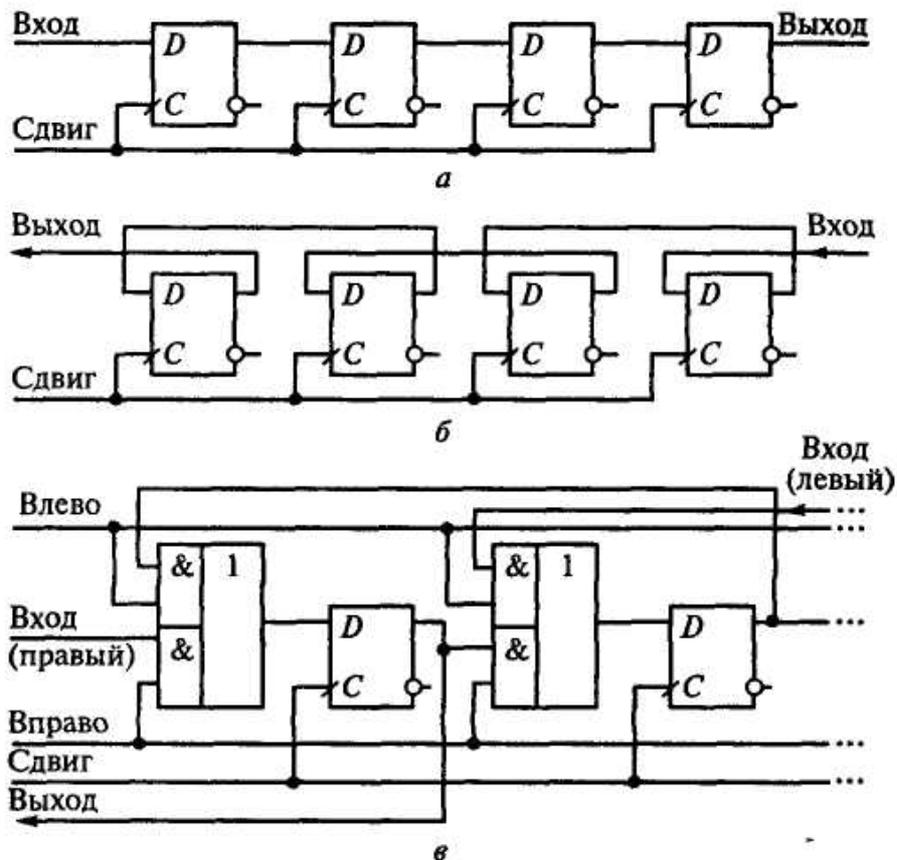


Рис. 3.27. Схемы регистров сдвига вправо (а), влево (б) и реверсивного (в)

Универсальные регистры

В сериях ИС и библиотеках БИС/СБИС программируемой логики имеется много вариантов регистров. Среди них есть многорежимные (многофункциональные) или универсальные, способные выполнять набор микроопераций. Так, например, универсальный регистр может обеспечивать параллельный прием и выдачу данных, сдвиг параллельно записанного слова влево или вправо, поразрядный ввод слова, как это осуществляется в регистрах сдвига, и выдачу этого слова на выход в параллельном коде, сброс всей записанной информации. Многорежимность достигается композицией в одной и той же схеме частей, необходимых для выполнения различных операций. Управляющие сигналы, задающие вид выполняемой операции, активизируют необходимые для этого части схемы. На рис. 3.28 показано условное обозначение типового универсального регистра. Входы D служат для параллельной записи восьмиразрядного слова данных, а выходы Q – для его выдачи. Возможна последовательная поразрядная загрузка слова со сдвигом всех разрядов влево или вправо.

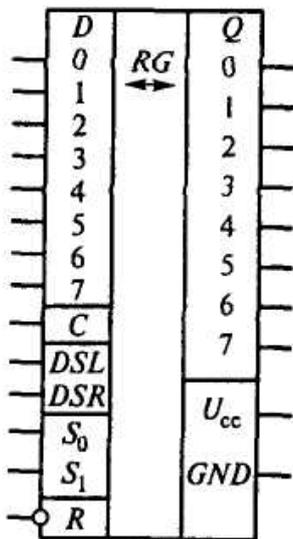


Рис. 3.28. Универсальный регистр

Через вход DSR осуществляется поразрядная загрузка слова через нулевой разряд со сдвигом всего записываемого слова в сторону старших разрядов. Вход DSL обеспечивает загрузку слова через седьмой разряд со сдвигом в сторону младших разрядов. Входы S_0 и S_1 – управляющие. Вход S_0 разрешает сдвиг влево, а вход S_1 – вправо. Вход R обеспечивает асинхронный сброс всех разрядов регистра, т. е. его «обнуление», вход C – синхронизирующий. Выводы U_{cc} и GND служат для подключения к микросхеме напряжения питания.

Регистры, имеющие разнотипные вход и выход, служат основными блоками преобразователей параллельных кодов в последовательные и обратно. Так, например, через параллельные входы в регистр может быть занесено слово данных. Подавая в регистр импульсы сдвига, на его последовательном выходе можно получить последовательность разрядов загруженного слова. Если регистр имеет последовательный вход и параллельный выход, то в него в последовательном коде разряд за разрядом можно занести слово данных, а через параллельный выход его целиком прочитать. Преобразование параллельного кода в последовательный – очень актуальная задача, так как передача цифровой информации в сетях осуществляется в последовательном коде, а обработка ее в процессорах вычислительных устройств – в параллельном.

Глава 4. СХЕМОТЕХНИКА ПРОГРАММИРУЕМЫХ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ УСТРОЙСТВ

4.1. Запоминающие устройства

Работа программно управляемых цифровых вычислительных устройств и систем заключается в последовательном выполнении команд программы. В процессе работы происходит обращение за данными, при этом результаты работы одних устройств часто являются исходной информацией для работы других. Постоянно происходит обмен информацией между отдельными частями системы. Таким образом, для функционирования цифровых систем обработки информации необходимы устройства, которые обеспечивали бы хранение программы работы, хранение исходных данных и результатов обработки, обмен цифровой информацией между отдельными частями системы. Эти функции выполняют полупроводниковые запоминающие устройства (ЗУ). Микросхемы памяти в общем объеме выпуска ИС занимают около 40 % и играют важнейшую роль во многих системах различного назначения. Микросхемы и системы памяти постоянно совершенствуются. Повышается быстродействие микросхем ЗУ, растут

объемы информации, которые могут храниться в одной микросхеме, совершенствуется архитектура ИС. В настоящее время созданы и используются десятки различных типов ЗУ.

Важнейшие параметры ЗУ

Информационная емкость – максимально возможный объем хранимой информации. Выражается в битах или словах (в частности, в байтах). Бит хранится запоминающим элементом (ЗЭ), а слово – запоминающей ячейкой, т. е. группой ЗЭ, к которым возможно лишь одновременное обращение. Добавление к единице измерения множителя «к» (кило) означает умножение на $2^{10} = 1024$, а множителя «М» (мега) – умножение на $2^{20} = 1048576$.

Организация ЗУ определяет, сколько слов и какой разрядности хранит запоминающее устройство. ЗУ одинаковой емкости могут иметь разную организацию. Например, ЗУ, хранящее 64 8-разрядных слова, имеет емкость 512 бит. Ту же емкость имеет ЗУ, хранящее 128 4-разрядных слов.

Быстродействие (производительность) ЗУ оценивают временем считывания, записи и длительностью циклов чтения/записи. Время считывания – интервал между моментами появления сигнала чтения и слова на выходе ЗУ. Время записи – интервал после появления сигнала записи, достаточный для установления запоминающей ячейки в состояние, задаваемое входным словом. Минимально допустимый интервал между последовательными чтениями или записями образует соответствующий цикл.

Для любой цифровой вычислительной системы характерна шинная структура. Чтобы процессор мог однозначно выбрать нужную команду или данные, он обращается к определенной ячейке ЗУ, которая имеет свой номер. Этот номер называется *адресом*. Адрес ячейки передается по шине адреса A . Очевидно, что число различных адресов, которые могут быть переданы по шине, содержащей n проводников, равно

$$N = 2^n.$$

При этом самый младший адрес ячейки состоит из одних нулей $A = 00\dots 0$, а самый старший – из одних единиц $A = 11\dots 1 = 2^{n-1}$. Поэтому нумерация ячеек начинается с нуля.

Типичный набор сигналов полупроводникового ЗУ (рис. 4.1) исключает следующие сигналы:

- **A** – адрес, разрядность которого n определяется максимально возможным числом хранимых в ЗУ слов. Для полупроводниковых ЗУ число ячеек, размещаемых в одной ИС, должно быть кратно целой степени числа 2, например: $2^9 = 512$; $2^{10} = 1$ кбайт = 1024; $2^{20} = 1$ Мбайт = 1048576. Разрядность адреса n связана с числом ячеек N соотношением $n = \log_2 N$. Например, ЗУ с информационной емкостью 64 кбайт слов имеет 16-разрядные адреса, выражаемые словами $A = A_{15}A_{14}A_{13}\dots A_0$;

- **CS** (Chip Select) или **CE** (Chip Enable) – разрешает или запрещает работу данной микросхемы. Для организации памяти вычислительного устройства одной микросхемы ЗУ обычно недостаточно. В этом случае с помощью сигнала **CS** обеспечивается обращение к нужной микросхеме, на остальные же микросхемы при этом подается запрещающий уровень сигнала **CS**;

- **R/W** (Read/Write) – задает выполняемую операцию (при единичном значении – чтение, при нулевом – запись);

- **DI** (Data Input) и **DO** (Data Output) – шины входных и выходных данных, разрядность которых m определяется организацией ЗУ (разрядностью его ячеек). В некоторых ЗУ для входных и выходных данных используется одна и та же шина, обозначаемая как **DIO**;

- **OE** (Output Enable) – осуществляет управление выходными буферными каскадами. Чтобы ИС не нагружала выходные линии, ее выходные каскады кроме обычных состояний лог. 1 и лог. 0 имеют еще третье состояние высокого выходного сопротивления, эквивалентного отключению ИС от шины данных. Вход **OE** обеспечивает перевод выходных буферных каскадов в третье состояние.

Очередность поступления рассмотренных выше сигналов следующая. Прежде всего подается адрес, чтобы последующие операции не коснулись какой-либо другой ячейки, кроме вы-

бранной. Затем сигналом CS (CE) разрешается работа микросхемы, после чего подается сигнал чтения/записи R/W .

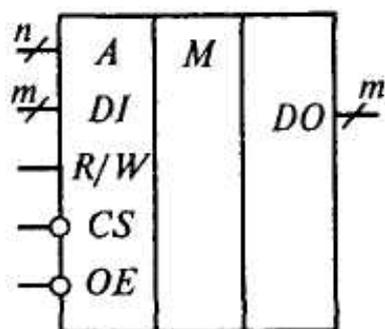


Рис. 4.1. Типичные сигналы ЗУ

Если задана, например, операция чтения, то после подачи перечисленных сигналов ЗУ готовит данные для чтения, что требует определенного времени, спустя которое на выходах DO появляются данные. По заднему фронту сигнала R/W производится считывание данных. Если же задана операция записи, то данные, подлежащие записи, подаются на входы DI и по заднему фронту сигнала R/W происходит запись данных в ЗУ.

Для полупроводниковых ЗУ характерна специфическая характеристика – *свойство энергонезависимости* – способность ЗУ сохранять данные при отключении напряжения питания. Если ЗЭ обладают свойством энергонезависимости, то память, построенная на их основе, будет хранить информацию при отключенном питании неограниченно долгое время. Если же ЗЭ этим свойством не обладают, а информацию необходимо сохранять, в память вводят резервные источники питания, автоматически подключаемые при снятии основного питания.

Классификация полупроводниковых ЗУ

Важнейшим признаком ЗУ является способ доступа к данным, в соответствии с которым их классифицируют на три типа:

- адресные ЗУ;
- ЗУ с последовательным доступом;
- ЗУ с ассоциативным доступом.

Первыми были созданы полупроводниковые адресные ЗУ. Чтобы обратиться к ячейке адресного ЗУ для чтения или записи информации, необходимо указать адрес этой ячейки. Эти ЗУ лежат в основе постоянной и оперативной памяти всех ЭВМ и вычислительных устройств, построенных на базе микропроцессоров, и частности, устройств числового программного управления станков (УЧПУ).

ЗУ с последовательным доступом используются там, где поступающие данные могут быть выстроены в очередь. Очередь может обслуживаться либо по принципу «первый пришел – первый ушел» – FIFO (first in first out), либо «последний пришел – первый ушел» – LIFO (last in first out), т. е. запись данных осуществляется не по какому-либо адресу, а в конец очереди, а чтение – либо из конца, либо из начала очереди. ЗУ с последовательным доступом могут использоваться, например, в видеопамяти, обеспечивающей хранение данных о цвете и яркости каждой точки экрана монитора.

В ЗУ с ассоциативным доступом поиск информации осуществляется не по адресу ячейки и не по месту в очереди, а по некоторому признаку. Отсюда в их названии присутствует слово «ассоциация». Наиболее важной областью использования ассоциативных ЗУ является КЭШ-память ЭВМ.

Адресные ЗУ. Эти ЗУ наиболее разработаны, и другие виды памяти часто строят на основе адресной с соответствующими модификациями.

Адресные ЗУ делятся на:

RAM (Random Access Memory) – русские синонимы ОЗУ (оперативные ЗУ) или ЗУПВ (ЗУ с произвольной выборкой). Оперативные ЗУ хранят данные, участвующие в обмене при исполнении текущей программы, которые могут быть изменены в произвольный момент времени, либо коды самой программы. Для этого программа предварительно должна быть загружена в оперативную память. Запоминающие элементы ОЗУ, как правило, не обладают энергонезависимостью;

ROM (Read Only Memory) – русский эквивалент – ПЗУ (постоянные ЗУ). В процессе работы вычислительного устройства содержимое ПЗУ не изменяется. Процессор вычислительного устройства из этой памяти может лишь прочитать данные или очередные команды программы. Отсюда буквальный перевод английского названия этого вида ЗУ – «память только для чтения». На основе этого вида ЗУ изготавливается постоянная память вычислительных устройств. Информация в микросхему ЗУ заносится либо в процессе ее производства, либо пользователем в специальном режиме программирования.

ОЗУ делятся на статические и динамические. В *статических* ЗУ запоминающими элементами являются триггеры, состоящие из нескольких транзисторов. В *динамических* ЗУ информация хранится в виде зарядов конденсаторов, образуемых элементами МОП-транзисторов, и для одного ЗЭ достаточно одного транзистора. Поэтому емкость динамических ЗУ в несколько раз превышает емкость статических. Статические ЗУ называются SRAM (Static RAM), а динамические – DRAM (Dynamic RAM).

Статические ОЗУ можно разделить на асинхронные, тактируемые (синхронные) и конвейерные. В *асинхронных* сигналы управления могут задаваться как импульсами, так и уровнями. Например, сигнал разрешения работы *CS* может оставаться неизменным и разрешающим на протяжении многих циклов обращения к памяти. В *тактируемых* ЗУ сигнал разрешения работы *CS* в каждом цикле обращения к памяти должен переходить из пассивного состояния в активное, т. е. должен формироваться фронт этого сигнала в каждом цикле. Этот тип ЗУ называют также синхронным. В *конвейерных* ЗУ тракт передачи данных реализован по конвейерному принципу. Конвейер работает с тактовой частотой процессора. Это позволяет повысить темп передачи данных в несколько раз.

Так как динамические ЗУ характеризуются наибольшей информационной емкостью, именно они используются как основная память ЭВМ. Разработаны многочисленные схемы повышенного быстродействия.

Статические ЗУ в 4÷5 раз дороже динамических и во столько же раз меньше по информационной емкости. Их достоинством является более высокое быстродействие, а типичной областью использования – схемы КЭШ-памяти.

Постоянная память типа ROM(M) программируется при изготовлении методами интегральной технологии с помощью одной из используемых при этом масок. Поэтому в русской терминологии эти ЗУ называются масочными ПЗУ. Для потребителя это в полном смысле постоянная память, так как изменить ее содержание он не может.

В следующих трех разновидностях ROM в обозначениях присутствует буква P (от Programmable). Это программируемая пользователем память (в русской терминологии ППЗУ – про-

граммируемые ПЗУ). Для записи информации в ЗЭ подаются специальные электрические сигналы. В ЗУ типа PROM данные могут быть занесены один раз путем прожигания плавких перемычек или, наоборот, за счет создания перемычек путем электрического пробоя. В ПЗУ типа EPROM и EEPROM имеется возможность стирания старой информации и записи новой, поэтому их называют репрограммируемыми ПЗУ. В EPROM стирание выполняется путем облучения кристалла ультрафиолетовыми лучами, а в EEPROM – электрическими сигналами. Программирование этих разновидностей ROM обычно производится пользователем с помощью специальных приборов – программаторов в лабораторных условиях.

Память типа Flash по запоминающему элементу подобна памяти типа EEPROM, но их отличие – в скорости стирания информации. Чтобы стереть информацию из ПЗУ типа EEPROM, необходимо обратиться к каждой запоминающей ячейке, что требует сравнительно большого времени. В ПЗУ типа Flash вся информация может быть стерта подачей одного сигнала, т. е. мгновенно (flash – вспышка). В некоторых ПЗУ типа Flash весь объем запоминающих ячеек делится на блоки и стирание информации осуществляется поблочно.

ЗУ с последовательным доступом. В ЗУ этого класса записываемые данные образуют очередь. Считывание происходит из очереди слово за словом либо в порядке записи, либо в обратном порядке. Моделью такого ЗУ является последовательная цепочка запоминающих элементов, в которой данные передаются между соседними элементами.

Прямой порядок считывания имеет место в буферах FIFO, а также в файловых и циклических ЗУ.

Разница между памятью FIFO и файловым ЗУ состоит в том, что в FIFO запись в пустой буфер сразу же становится доступной для чтения, т. е. поступает в конец цепочки. В файловых ЗУ данные поступают в начало цепочки и появляются на выходе после некоторого числа обращений, равного числу элементов в цепочке. Записываемые данные объединяются в блоки, обрамляемые специальными символами конца и начала (*файлы*). Прием данных из *файлового* ЗУ начинается после обнаружения приемником символа начала блока.

В циклических ЗУ слова доступны одно за другим с постоянным периодом, определяемым емкостью памяти. К такому типу среди полупроводниковых ЗУ относится видеопамять (VRAM).

Считывание в обратном порядке свойственно *стековым* ЗУ, для которых реализуется принцип «последний пришел – первый ушел». Такие ЗУ называют буферами LIFO.

Ассоциативные ЗУ. ЗУ этого типа реализует поиск информации по некоторому признаку, а не по ее расположению в памяти (адресу или месту в очереди). В наиболее полной версии все хранимые в памяти слова одновременно проверяются на соответствие признаку, например, на совпадение определенных полей слов – *тегов* (от английского слова tag) с признаком, задаваемым входным словом (*теговым адресом*). Таким признаком может быть полный адрес ячейки оперативной памяти. (Заметим, что емкость оперативной памяти современных ЭВМ составляет сотни мегабайт, в то время как емкость ассоциативного ЗУ измеряется сотнями килобайт.) На выход выдаются слова, удовлетворяющие признаку. Принцип выдачи слов, если тегу удовлетворяют несколько слов, а также принцип записи новых данных могут быть разными. Основная область применения ассоциативной памяти современных ЭВМ – КЭШ-память данных.

Структура адресных ЗУ

В полупроводниковых ЗУ адресного типа можно выделить две основные функциональные части: матрицу запоминающих элементов, обеспечивающую хранение данных, и схему выборки, обеспечивающую запись или считывание информации в выбранной ячейке памяти (рис. 4.2). Матрица ЗЭ — прямоугольная и в ранних образцах ЗУ имела размерность $M = k \times t$, где M – информационная емкость памяти в битах; k – число хранимых слов; t – их разрядность. Схема выборки состоит из дешифратора адресного кода DC и усилителей записи/считывания.

Каждая строка матрицы ЗЭ соответствует ячейке памяти и хранит одно слово данных, а номера строк соответствуют адресам ячеек. Адрес выбранной ячейки по шине адреса поступает на все микросхемы памяти, но воспринимается только той микро-

схемой, на которую пришел разрешающий сигнал CS (Chip Select – выбор кристалла). С приходом сигнала CS дешифратор адресного кода активизирует одну из выходных линий, разрешая одновременный доступ ко всем элементам выбранной строки. Одновременные разряды всех ячеек образуют столбцы матрицы, соединяемые вертикальными линиями – внутренними линиями данных. Если осуществляется операция чтения, то состояния ЗЭ выбранной строки транслируются по этим линиям, усиливаются и выдаются на внешнюю шину данных. Если же выполняется операция записи, то усилители устанавливают на линиях уровни напряжения в соответствии с записываемыми данными, и ЗЭ переходят в соответствующие состояния «нуля» или «единицы». Подобная структура ЗУ получила название структуры $2D$.

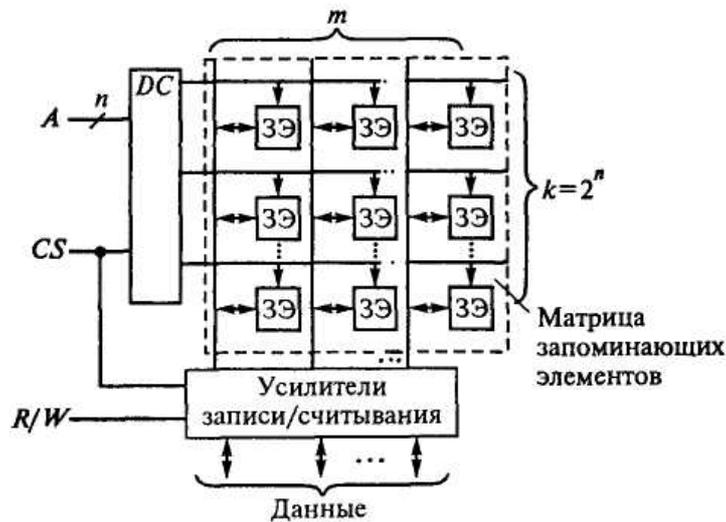


Рис. 4.2. Структура ЗУ типа $2D$

Структура $2D$ может быть использована только в ЗУ малой информационной емкости. С ростом емкости возрастает сложность дешифратора, поскольку число его выходных линий равно числу хранимых слов. Для ЗУ большой информационной емкости структура была усовершенствована, она получила название структуры $2DM$. На рис. 4.3 показана такая структура для ЗУ типа ROM. В ней возбужденный выход дешифратора DC_x по-прежнему выбирает целую строку матрицы ЗЭ. Однако, в отличие от предыдущей структуры, длина строки не равна разрядности хранимых слов, а многократно ее превышает. Число строк

матрицы, а значит, и число выходов дешифратора теперь меньше количества хранимых слов. Для выбора одной из строк служат не все разряды адресного кода, а их часть A_{n-1}, \dots, A_k . Остальные разряды адреса (от A_{k-1} до A_0) используются для того, чтобы выбрать необходимое слово из множества слов, содержащихся в этой строке. Это выполняется с помощью мультиплексоров, на адресные входы которых подаются коды A_{k-1}, \dots, A_0 . Длина строки равна $m2^k$, где m – разрядность хранимых слов. Каждый отрезок строки длиной 2^k хранит все одноименные (нулевые, первые ... m -е) разряды всех 2^k слов этой строки. Из каждого такого отрезка мультиплексор выбирает один бит. Количество мультиплексоров соответствует количеству разрядов в слове. Таким образом, на выходах мультиплексоров формируется выходное слово. По разрешению сигнала CS , поступающего на входы OE управляемых буферов с тремя состояниями, выходное слово передается на внешнюю шину.

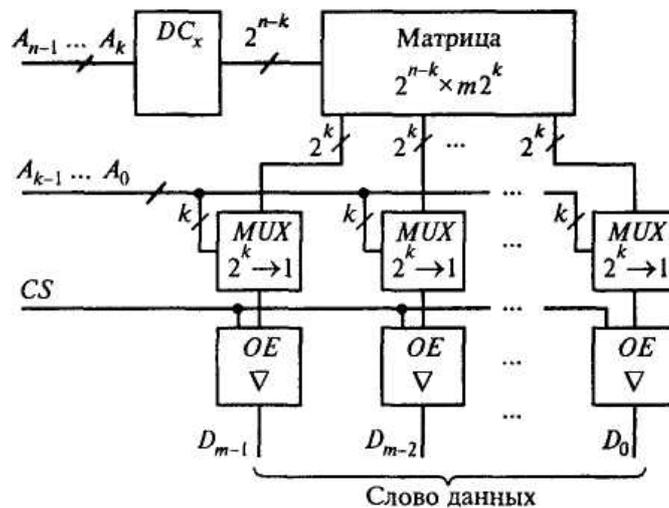


Рис. 4.3. Структура ЗУ типа 2DM

Структура 2DM используется не только для ЗУ типа ROM, но и для ЗУ типа RAM с операциями чтения и записи. В этих ЗУ вместо мультиплексоров используются управляемые буферы данных, выполняющие не только функции мультиплексирования и выдачи данных в шину DO , но и функции приема данных по шине DI формирования сигналов записи для соответствующих

ЗЭ. Направление передачи данных определяется сигналом R/W , а управление буферами данных осуществляется дешифратором.

4.2. Запоминающие устройства для хранения постоянной информации

Запоминающие устройства типа ROM хранят информацию, которая либо вообще не изменяется (в ЗУ типа ROM(M) и PROM), либо изменяется редко и не во время работы вычислительного устройства (в ЗУ типа EPROM и EEPROM).

В масочные ЗУ типа ROM(M) информацию записывают при изготовлении на промышленных предприятиях с помощью шаблона (маски) на завершающем этапе технологического процесса.

ЗУ типа PROM программируют после изготовления их предприятием электронной промышленности в лабораториях потребителей без использования сложных технологических процессов. Для этого используют несложные устройства – программаторы.

Запоминающие устройства типа ROM имеют многоразрядную организацию (чаще всего 8- или 4-разрядную, для некоторых ИС 16-разрядную) и обычно выполняются по структуре $2DM$.

Масочные ЗУ

В качестве запоминающих элементов в масочных ЗУ могут выступать диоды, биполярные транзисторы, МОП-транзисторы и т. д.

В матрице диодного ROM(M) (рис. 4.4, *a*) горизонтальные линии (строки) являются линиями выборки слов, а вертикальные – линиями считывания. Считываемое слово определяется расположением диодов в узлах координатной сетки. Для считывания нужного слова в соответствующую строку подается импульс напряжения. При наличии диода высокий потенциал передается на соответствующую вертикальную линию, и в данном разряде слова появляется сигнал логической единицы. При отсутствии диода потенциал близок к нулевому, так как вертикальная линия через резистор связана с корпусом. В изображенной матрице при подаче импульса в линию выборки Л1 считывается слово 11010001 (это слово хранится в ячейке номер 1). При подаче импульса в ли-

нию Л2 считывается слово 10101011 (оно хранится в ячейке номер 2). Линии выборки являются выходами дешифратора адреса, каждая адресная комбинация формирует единицу только на своем выходе дешифратора, что приводит к считыванию слова только из адресуемой ячейки.

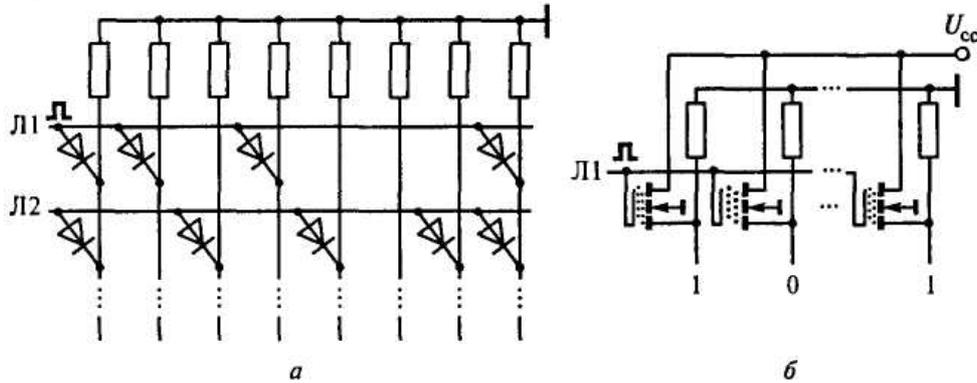


Рис. 4.4. Матрицы запоминающих элементов масочного ЗУ:
а – диодная; б – МОП-транзисторная

Обычно при производстве масочных ЗУ выпускается целая номенклатура одностипных микросхем, отличающихся различной «защитой» в них информацией. Для удешевления производства стремятся сделать так, чтобы процесс изготовления различных микросхем отличался минимумом технологических операций. Например, если в качестве запоминающих элементов используются МОП-транзисторы (на рис. 4.4, б показана одна из строк матрицы), то на этапе изготовления затворов в транзисторах, соответствующих хранению логического нуля, увеличивают толщину подзатворного окисла. Это ведет к увеличению порогового напряжения этих транзисторов, и при подаче обычного рабочего уровня они остаются закрытыми. Таким образом, при производстве всей номенклатуры микросхем все технологические операции, кроме одной – напыление подзатворного окисла – будут одинаковыми. Для этого требуются только различные шаблоны – маски, через которые осуществляется процесс напыления.

ЗУ с масочным программированием отличаются компактностью запоминающих элементов и, следовательно, высоким уровнем интеграции. Область применения масочных ЗУ – хранение стандартной информации, имеющей широкий круг потребителей. В частности, масочные ЗУ используют для хранения кодов букв

русского и латинского алфавитов, таблиц типовых функций (синуса, квадратичной функции и др.), стандартного программного обеспечения и т. п.

ЗУ типа PROM

В ЗУ типа PROM микросхемы программируют устранением или созданием специальных перемычек. Поэтому этот вид ЗУ позволяет занести информацию только один раз. В исходной заготовке имеются (или отсутствуют) все перемычки. После программирования остаются (или возникают) только необходимые.

Часть перемычек устраняют при программировании ЗУ с плавкими перемычками. При этом в исходном состоянии ЗУ имеет все перемычки, а при программировании часть их ликвидируют путем расплавления импульсами тока достаточно большой амплитуды и длительности. В исходном состоянии запоминающий элемент хранит логическую единицу, для записи логического нуля перемычку необходимо расплавить.

Создание части перемычек соответствует схемам ЗУ, которые в исходном состоянии имеют непроводящие перемычки в виде пары встречно включенных диодов или тонких диэлектрических слоев, пробиваемых при программировании. В исходном состоянии цепи всех запоминающих элементов хранят логический ноль. При программировании на запоминающий элемент подается напряжение, пробивающее встречный диод или диэлектрическую перемычку. В результате создается проводящая перемычка и записывается логическая единица.

Запоминающие элементы с плавкими перемычками и парами диодов показаны на рис. 4.5 в исходном состоянии и после программирования.

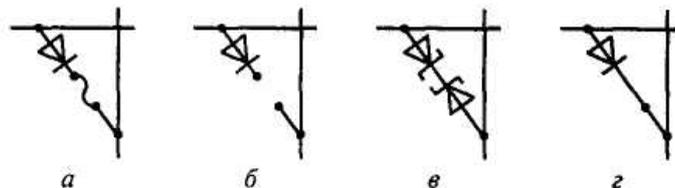


Рис. 4.5. Запоминающие элементы с плавкими перемычками и диодными парами: а, в – до программирования; б, г – после программирования

ЗУ типов EPROM и EEPROM

В репрограммируемых ЗУ типов EPROM и EEPROM возможно стирание старой информации и замена ее новой в результате специального процесса. В ЗУ типа EPROM старая информация стирается путем засвечивания кристалла через прозрачное окно мощным ультрафиолетовым излучением. В ЗУ типа EEPROM стирание осуществляется подачей специальных электрических импульсов.

Запоминающими элементами современных репрограммируемых ЗУ являются транзисторы типов ЛИЗМОП (добавление ЛИЗ к обозначению МОП происходит от слов Лавинная Инжекция Заряда) и МНОП. МНОП-транзистор отличается от обычного МОП-транзистора двухслойным подзатворным диэлектриком. На поверхности кристалла расположен тонкий слой диоксида кремния SiO_2 , далее более толстый слой нитрида кремния Si_3N_4 (отсюда буква «Н» в аббревиатуре МНОП) и затем уже затвор (рис. 4.6, а).

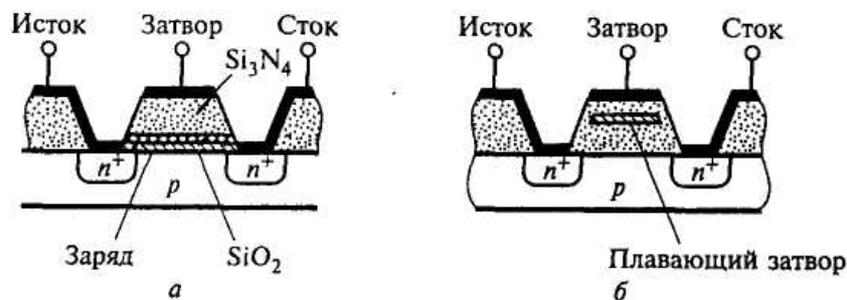


Рис. 4.6. Структура МНОП-транзистора (а) и ЛИЗМОП-транзистора (б)

При создании электрического поля достаточно высокой напряженности носители заряда могут проходить через тонкую пленку оксида толщиной не более 5 нм и скапливаться на границе раздела слоев. После снятия электрического поля заряд остается захваченным приграничным слоем нитрида кремния и уже не рассасывается. Этот заряд и является носителем информации, хранимой МНОП-транзистором. В зависимости от направленности электрического поля можно создавать заряд любого знака. Для МНОП-транзистора с *N*-каналом отрицательный заряд на

границе раздела слоев повышает пороговое напряжение (компенсирует воздействие положительного напряжения на затворе, отпирающего транзистор). В результате рабочие напряжения на затворе транзистора не в состоянии его открыть.

При программировании ЗУ используют относительно высокие напряжения, около 20 В. После снятия напряжения прохождение носителей заряда через диэлектрик прекращается и заданное транзистору пороговое напряжение остается неизменным. ЗУ на основе МНОП-транзисторов может хранить записанную информацию десятками лет. Чтобы стереть записанную информацию, необходимо удалить носители заряда из приграничной области. Для этого подается напряжение, создающее электрическое поле противоположной направленности, и носители заряда через слой SiO_2 возвращаются в полупроводник.

Транзисторы типа ЛИЗМОП (рис. 4.6, б) всегда имеют так называемый плавающий затвор, который может быть единственным или вторым, дополнительным к обычному управляющему затвору. Здесь так же, как и в МНОП-транзисторе, в область затвора можно вводить заряд. Только область введения заряда представляет собой не границу раздела слоев диэлектрика, а окруженную со всех сторон диэлектриком проводящую область, называемую плавающим затвором. Введенный в нее как в ловушку заряд также может сохраняться в течение очень долгого времени. При подаче на управляющий затвор, исток и сток импульса положительного напряжения относительно большой амплитуды 20...25 В в обратном смещенных *p-n*-переходах возникает лавинный электрический пробой. Часть электронов, имеющих энергию, достаточную для преодоления диэлектрической области, проникает – *инжектируется* в плавающий затвор. Снятие высокого программирующего напряжения восстанавливает обычное состояние областей транзистора и запирает электроны в плавающем затворе.

«Заряженный» транзистор подобно МНОП-транзистору остается всегда запертым. При отсутствии на плавающем затворе заряда транзистор работает в обычном ключевом режиме. Таким образом, в исходном состоянии все запоминающие элементы, выполненные на основе ЛИЗМОП-транзисторов, хранят лог.1, а при программировании в них записываются лог.0.

Информация может стираться двумя способами – ультрафиолетовым облучением или электрическими сигналами.

В первом случае корпус ИС имеет специальное прозрачное окошко для облучения кристалла. Эти лучи вызывают в областях транзистора фототоки и тепловые токи, что делает области прибора проводящими и позволяет заряду покинуть плавающий затвор. Операция стирания информации этим способом занимает десятки минут, информация стирается сразу во всем кристалле.

Воздействие лучей приводит к постепенному изменению свойств полупроводниковых материалов, поэтому число циклов перепрограммирования ограничено до 10...100.

Электрическое стирание информации осуществляется подачей на управляющие затворы низкого, а на стоки – высокого напряжения. При этом можно стирать информацию не со всего кристалла, а выборочно. Длительность процесса стирания значительно меньше, поэтому число циклов перепрограммирования может быть гораздо больше – 10^4 ... 10^6 . В то же время схемы с электрическим стиранием занимают больше места на кристалле, в связи с чем уровень их интеграции меньше, а стоимость выше.

Структура матрицы запоминающих элементов на основе ЛИЗМОП-транзисторов аналогична структуре, изображенной на рис. 4.4, б. Выборка строки матрицы осуществляется подачей импульсов в линии выборки, при этом «заряженные» транзисторы останутся запертыми, что соответствует лог.0, а «незаряженные» – откроются, что соответствует лог. 1.

ФЛЭШ-память

Разработка Флэш-памяти явилась наивысшим достижением развития схемотехники полупроводниковых программируемых ЗУ. По типу запоминающих элементов Флэш-память подобна памяти типа EEPROM с электрическим стиранием, но имеет целый ряд особенностей. В схемах Флэш-памяти не предусмотрено стирание отдельных слов, стирание информации осуществляется либо для всей памяти одновременно, либо для достаточно больших блоков.

Одновременное стирание всей информации ЗУ реализуется наиболее просто, но имеет один недостаток. При замене даже од-

ного слова необходимо перезаписывать всю информацию. Поэтому наряду со схемами с одновременным стиранием всей информации имеются схемы с блочной структурой с размером блока от 256 байт до 128 кбайт.

Двумя основными направлениями эффективного использования Флэш-памяти являются хранение редко изменяемых данных и имена памяти на магнитных дисках. Для первого направления используется Флэш-память с *адресным доступом*, а для второго – *файловая память*.

Флэш-память с адресным доступом. Микросхемы этого типа могут осуществлять одновременное стирание как всей информации, так и отдельных блоков. Запись и стирание информации осуществляет не программатор, а сам процессор вычислительного устройства в обычном рабочем режиме. Для этого Флэш-память имеет *дополнительное управление словами-командами*, записываемыми процессором в специальный регистр микросхемы. При подаче специального напряжения программирования схема обеспечивает запись и стирание информации, а при его отсутствии работает как обычная микросхема ПЗУ. Перед программированием процессор считывает из микросхемы код – идентификатор, содержащий код фирмы-изготовителя и микросхемы. Эти сведения позволяют согласовать алгоритмы стирания и записи, что производится автоматически.

В режиме программирования работа микросхемы осуществляется под управлением внутреннего автомата, который управляет схемами стирания и программирования памяти в соответствии с кодом команды. По команде стирания стираются все байты памяти или выбранного блока, после чего все они должны быть проверены. Если не все байты стерты, выполняется повторное стирание и проверка. Программирование памяти ведется байт за байтом. При этом проверяется записанная информация. Процессор считывает из ЗУ записанный байт и сравнивает его с исходным.

В схемах с блочным стиранием размер блоков разный. Один из блоков предназначен для хранения программного обеспечения базовой системы ввода/вывода микропроцессорной системы BIOS, необходимой для правильной эксплуатации системы, и аппаратно защищен от случайного стирания. В ЗУ есть также блоки

параметров и главные блоки, не защищенные от случайного стирания. Главные блоки хранят основные управляющие программы, а блоки параметров – относительно часто меняемые параметры системы.

Файловая Флэш-память. В течение многих лет хранение больших объемов данных возлагалось в микроЭВМ на хорошо отработанные и сравнительно недорогие внешние ЗУ на магнитных, а впоследствии и оптических дисках. Во многих компьютерах система памяти организована как сочетание жесткого магнитного диска (винчестера) с динамическим полупроводниковым ОЗУ. Дисковые ЗУ, как электромеханические устройства, чувствительны к ударам, вибрациям и загрязнениям, имеют ограниченное быстродействие и значительное потребление мощности.

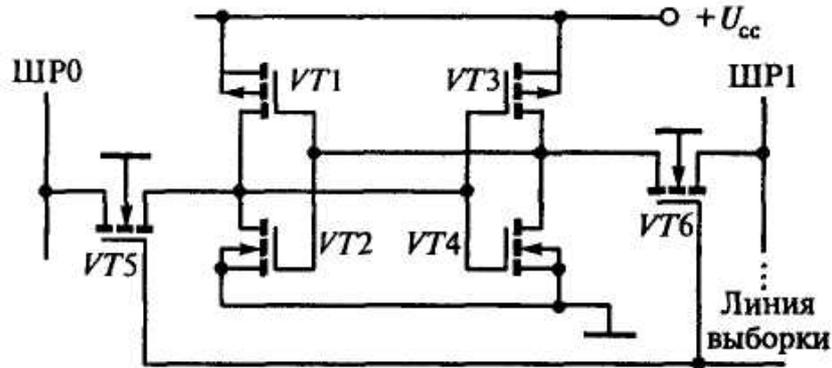
Файловая Флэш-память применяется для замены твердых дисков, так как она в сотни раз сокращает потребляемую мощность, повышает надежность ЗУ, уменьшает их размеры и вес, на несколько порядков повышает быстродействие при чтении данных. Если в компьютере с винчестером программа сначала должна быть считана с диска и записана в ОЗУ, то при использовании файловой Флэш-памяти необходимость в ОЗУ отпадает. Команды программы в этом случае читаются процессором непосредственно из файловой Флэш-памяти, туда же записываются и результаты. Операции с интенсивными вычислениями, требующие быстрого доступа к памяти, выполняются с использованием быстродействующей статической КЭШ-памяти.

4.3. Запоминающие устройства для хранения оперативной информации

Статические запоминающие устройства

Область применения относительно дорогостоящих статических ЗУ в системах обработки информации определяется их высоким быстродействием. В частности, они широко применяются в КЭШ-памяти, которая при сравнительно малой емкости должна иметь максимальное быстродействие.

Статические ОЗУ, как правило, имеют структуру $2DM$. В качестве ЗЭ в них используются триггеры с цепями установки и сброса (рис. 4.7).



4.7. Схема триггерного запоминающего элемента статических ЗУ

Такой триггер в КМОП-технологии содержит 6 транзисторов. На четырех выполняется сам ЗЭ, а два служат для выборки ЗЭ и чтения/записи. Комплементарные пары транзисторов VT_1 , VT_2 и VT_3 , VT_4 работают противофазно: если открыт один транзистор, другой – закрыт. Они составляют плечи триггера, которые также работают противофазно. Пусть, например, в левом плече транзистор VT_1 открыт. Тогда высокий потенциал от $+U_{cc}$ через VT_1 подается на затворы транзисторов VT_3 и VT_4 . При этом транзистор VT_3 запирается, а VT_4 – открывается. Низкий потенциал корпуса через открытый VT_4 подается на затворы транзисторов VT_1 и VT_2 и поддерживает открытое состояние VT_1 и закрытое VT_2 . Если же транзистор VT_3 будет открыт, то будут закрыты транзисторы VT_1 и VT_4 , а транзистор VT_2 – открыт, поддерживая открытое состояние транзистора VT_3 . Таким образом, ЗЭ может находиться только в двух устойчивых состояниях. Если открыт транзистор VT_1 , то ЗЭ хранит лог. 1, если открыт транзистор VT_3 – лог. 0. Транзисторы VT_5 и VT_6 своими затворами подключены к линии выборки и открываются при подаче в нее высокого потенциала. При открытии транзисторов VT_5 и VT_6 потенциалы с плечей ЗЭ поступают на разрядные шины ШР1 и ШР0.

Для того чтобы перевести ЗЭ в противоположное состояние, на шину ШР1 или ШР0 подается потенциал лог. «0», а в линию

выборки – высокий потенциал, открывающий транзисторы $VT5$ и $VT6$. Пусть, например, ЗЭ хранит «1», т. е. $VT1$ и $VT4$ – открыты, а $VT2$ и $VT3$ – закрыты. Подача лог. 0 от шины ШР0 через открытый $VT5$ на затворы транзисторов $VT3$, $VT4$ приводит к запирающему транзистора $VT4$ и отпирающему $VT3$. В результате высокий уровень напряжения $+U_{cc}$, поступивший через $VT3$ на затворы $VT1$ и $VT2$, закрывает $VT1$ и отпирает $VT2$. Таким образом, триггер переходит в противоположное состояние, соответствующее хранению лог. 0.

Статические ОЗУ энергозависимы – при снятии питания информация в триггерных ЗЭ теряется. Можно придать им энергонезависимость с помощью резервного источника питания. Это наиболее пригодно для ЗУ на КМОП-элементах, так как они в режиме хранения потребляют чрезвычайно малую мощность.

Как известно, ИС, выполненные по КМОП-технологии, не способны работать на емкостную нагрузку, поэтому одним из направлений развития статических ЗУ является совмещение КМОП и биполярной технологий в одной ИС. В таких микросхемах матрица ЗЭ выполняется по КМОП-технологии, а выходные каскады – по биполярной технологии, обеспечивающей более высокое быстродействие микросхемы и эффективную работу на емкостную нагрузку.

Динамические запоминающие устройства

В динамических ЗУ данные хранятся в виде зарядов емкостей МОП-структур, и основой ЗЭ является просто конденсатор небольшой емкости. Такой ЗЭ значительно проще триггерного, содержащего 6 транзисторов, что позволяет разместить на кристалле намного больше ЗЭ. В то же время конденсатор со временем неизбежно теряет свой заряд, и хранение данных требует их периодической регенерации (несколько миллисекунд).

Электрическая схема одностранжисторного ЗЭ показана на рис. 4.8, а. Запоминающий конденсатор C_3 образуется между стоком транзистора, не имеющего внешнего вывода, и подложкой, т. е. корпусом. Лог. 1 соответствует заряженной емкости, а лог. 0

– разряженной. Транзистор отключает запоминающий конденсатор от линии записи/считывания (ЛЗС) или подключает его к ней.

ЗЭ образуют матрицу, один столбец которой показан на рис. 4.8, б. Ключевые транзисторы своими затворами подключены к линиям выборки ЛВ, которые образуют строки матрицы ЗЭ. Истоки транзисторов, которые образуют столбцы матрицы, подключены к ЛЗС. Таким образом, ЗЭ включаются на пересечении строк и столбцов.

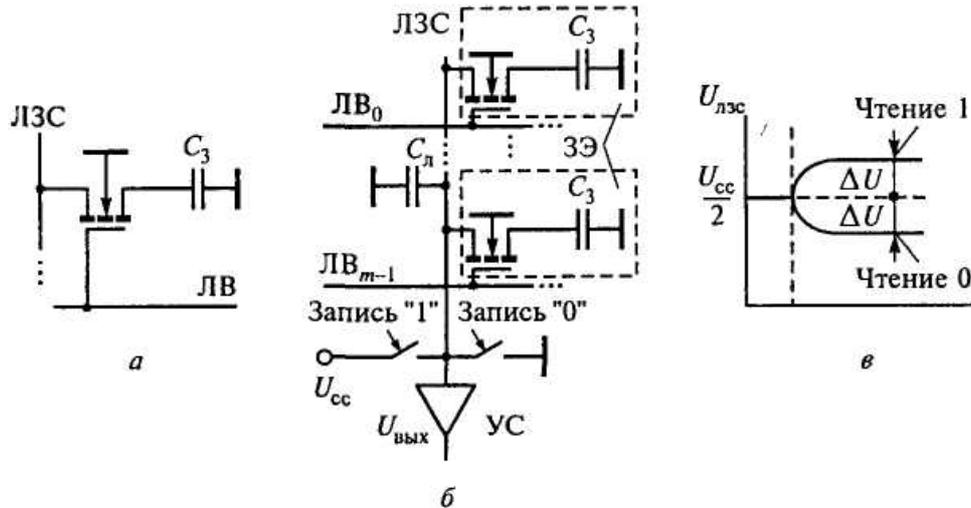


Рис. 4.8. Динамическое ЗУ: запоминающий элемент (а); фрагмент схемы (б); график, поясняющий процесс считывания (в)

В режиме хранения ключевой транзистор заперт. При записи на затвор транзистора выбранного ЗЭ подается отпирающее напряжение, транзистор открывается, и через один из записывающих ключей емкость C_3 либо заряжается до напряжения U_{cc} (лог. 1), либо разряжается на корпус (лог. 0). При чтении транзистор открывается, и емкость подключается к ЛЗС. При этом в зависимости от того, заряжена или разряжена емкость, потенциал ЛЗС изменяется по-разному. ЛЗС сама имеет некоторую емкость C_l , которая перед подключением к ней ЗЭ заряжается до потенциала, равного половине уровня питающего напряжения (рис. 4.8, в). Если емкость ЗЭ была заряжена (лог. 1), то часть заряда перетекает в ЛЗС и ее потенциал повышается. Если же ЗЭ был разряжен (лог. 0), то часть заряда с ЛЗС перетекает в емкость ЗЭ и потенциал ЛЗС понижается. Усилитель считывания УС воспринимает потенциал ЛЗС и формирует выходной сигнал.

Как видно из описанных процессов, заряд ЗЭ при чтении изменяется, поэтому после чтения его необходимо восстановить. Для этого в микросхеме имеются специальные усилители-регенераторы, которые автоматически по остаточному заряду C_3 , определяют, каков был заряд ЗЭ до чтения. Если ЗЭ хранил лог. 1, то на ЛЗС устанавливается высокий уровень, и C_3 дозаряжается до единичного потенциала, если же ЗЭ хранил лог. 0, на ЛЗС устанавливается нулевой уровень и C_3 полностью разряжается.

Усилители-регенераторы обеспечивают восстановление данных не только после операции чтения, но и в режиме периодической регенерации данных всех ЗЭ. В каждом столбце матрицы ЗЭ есть свой усилитель-регенератор, поэтому регенерация осуществляется построчно и одновременно для всех ЗЭ одной строки. Режим строчной регенерации осуществляется с помощью циклов чтения по всем строкам матрицы ЗЭ. При этом процесс не сопровождается выдачей данных на выходные буферы, а целиком проходит внутри ЗУ. Используются только адреса строк, а адреса столбцов не требуются.

Модуль памяти на основе динамических ЗУ составлен из одноразрядных микросхем, число которых равно разрядности хранимых слов. Относительно входных сигналов все микросхемы включены параллельно. В рабочем режиме модулем управляет процессор, а в режиме регенерации – специальный контроллер. В некоторых ЗУ схемы регенерации данных реализованы на самом кристалле памяти и контроллер регенерации не нужен. Такие ЗУ называют *квазистатическими*.

Современные микропроцессоры характеризуются высоким быстродействием. Это требует увеличения скорости работы ОЗУ, обменивающихся информацией с процессорами. Особенно остро эта задача стоит перед разработчиками динамических ОЗУ, которые благодаря максимальной информационной емкости и низкой стоимости занимают ведущее место в составе памяти компьютеров. В последнее время предложен ряд вариантов динамических ОЗУ повышенного быстродействия. Методы, использованные в этих ОЗУ, основаны на предположении о *кучности адресов* при обращениях к ОЗУ. Действительно, команды программы обычно располагаются в ОЗУ компактно, команда за командой. Точно так же располагаются и массивы данных.

Архитектуры, технология и схемотехника полупроводниковых ЗУ постоянно развиваются. Поколения динамических ЗУ сменяются приблизительно через пять лет. Производство современных ИС ЗУ требует больших инвестиций, составляющих миллиарды долларов для создания новых заводов. Так, для освоения динамических ЗУ с емкостью 256 Мбит объединили усилия такие известные фирмы, как IBM, Siemens, Toshiba и Samsung. Число транзисторов в таких ИС достигает 300 миллионов в одном кристалле.

4.4. Микропроцессоры

Термин «микропроцессор» появился в начале 70-х годов XX в., и за тридцать лет стал настолько популярным, что сегодня трудно встретить человека, который с ним не знаком. Микропроцессоры являются основой любого компьютера, на них основана работа разнообразных систем обработки информации, систем управления техническими средствами, технологическими процессами. Можно сказать, что именно микропроцессоры обеспечили проникновение вычислительной техники в самые разнообразные сферы жизни.

Микропроцессор (МП) – программно-управляемое устройство, осуществляющее процесс обработки цифровой информации и управление им, построенное на одной или нескольких БИС/СБИС.

Основное отличие МП от всех ранее рассмотренных цифровых устройств заключается в способе обработки информации. В обычных цифровых устройствах – последовательностных или комбинационных – обработка входных сигналов осуществляется аппаратно, и результат определяется схемой соединения различных элементарных узлов – конъюнкторов, дизъюнкторов, триггеров и т. д. В МП процесс обработки информации осуществляется программно, т. е. путем последовательного выполнения элементарных действий – команд программы, и результат обработки определяется этой программой. Решаемая задача, таким образом, задается программой, а сами аппаратные средства (микропроцессор и набор дополнительных ИС) остаются неизменными. Это определяет универсальность устройств и систем на основе МП.

Микропроцессоры появились, когда уровень развития микроэлектроники позволил в одной ИС разместить все узлы, необходимые для работы устройств программной реализации алгоритмов. Такие устройства назывались процессорами. Процессоры ЭВМ, выполненные на транзисторах, а затем и на элементах малой и средней степени интеграции, представляли собой целые шкафы, начиненные платами. БИС, выполняющие все функции процессора, пусть и над словами малой разрядности, получили название «микропроцессоры», а электронные системы, главным вычислительно-управляющим узлом которых является микропроцессор, стали называться *микропроцессорными системами*.

В составе микропроцессорной системы всегда можно выделить микроЭВМ и набор устройств ввода/вывода информации (поскольку они находятся за пределами микроЭВМ их называют внешними устройствами (ВУ)). Кроме микропроцессора в микроЭВМ входят также память и устройства, непосредственно взаимодействующие с внешними устройствами. Набор микросхем, пригодных для совместного применения в составе микроЭВМ, называют микропроцессорным комплектом БИС/СБИС (МПК). Микросхемы, входящие в МПК, могут быть выполнены по различным технологиям, но они должны быть совместимы по архитектуре, электрическим параметрам, конструктивным признакам.

Приведенное выше классическое определение микропроцессора было сформулировано, когда микропроцессорная техника только начинала развиваться. При этом сразу наметились два направления. Первое – разработка однокристалльных МП, второе – многокристалльных. В однокристалльных МП все элементы процессора размещались в одной БИС, при этом разрядность обрабатываемых слов составляла 1 байт, а система команд была раз и навсегда заданной. Эти МП выполнялись по МОП-технологии, которая в то время не могла обеспечить высокого быстродействия. Более быстродействующими были ИС на основе ТТЛШ-технологии, но уровень интеграции в то время не позволял в одной ИС совместить все узлы процессора. Тогда схема процессора была разделена на части – секции небольшой (2 бита) разрядности, осуществляющие более элементарные (чем команды) действия – микрокоманды. Каждая секция выполнялась в виде отдельной БИС. Путем последовательного их соединения обеспечива-

лось наращивание разрядности обрабатываемых слов. Для выработки команд, складывающихся из последовательности микрокоманд, разрабатывались другие БИС – блоки микропрограммного управления. Таким образом, чтобы собрать схему процессора, требовалось несколько БИС. Такие МП назывались многокристалльными.

В настоящее время уровень развития КМОП-технологии стал настолько высок, что однокристалльные МП практически вытеснили многокристалльные из большинства областей применения, оставив за ними узкую область специализированной вычислительной техники.

Структура и принципы работы микропроцессорной системы

Структура любой микропроцессорной системы является *магистрально-модульной*. Это означает, что в ней можно выделить набор модулей – устройств, подключенных к общим магистралям, называемых *шинами*. Под шиной понимают набор линий связи, по которым передается информация определенного типа, осуществляется обмен информацией между различными модулями системы.

Обобщенная структура микропроцессорной системы представлена на рис. 4.9.

Любую микропроцессорную систему можно представить как микроЭВМ и набор ВУ. Под внешними устройствами понимают устройства двух типов:

- устройства ввода/вывода информации, обеспечивающие вычислительный процесс и связь с оператором (монитор, клавиатура, внешние запоминающие устройства и т. д.);
- устройства, обеспечивающие управление техническими средствами технологического оборудования, станками и т. п.

Кроме микропроцессора, который также называют центральным процессорным элементом, в состав микроЭВМ входят ПЗУ, ОЗУ и блок интерфейса. ПЗУ обеспечивает хранение неизменяемых программ работы системы. Если это универсальная система типа персонального компьютера, то в ПЗУ хранится программа базовой системы ввода/вывода, обеспечивающая функ-

ционирование и начальную загрузку системы – инициализацию. Если это специализированная система, типа устройства числового программного управления, то в ПЗУ заносится все программное обеспечение системы. ОЗУ предназначено для хранения информации, которая может изменяться в процессе работы системы. Это могут быть данные, промежуточные результаты вычислений и программы, исполняемые в текущий момент времени. В простых системах это только входная информация и промежуточные результаты.

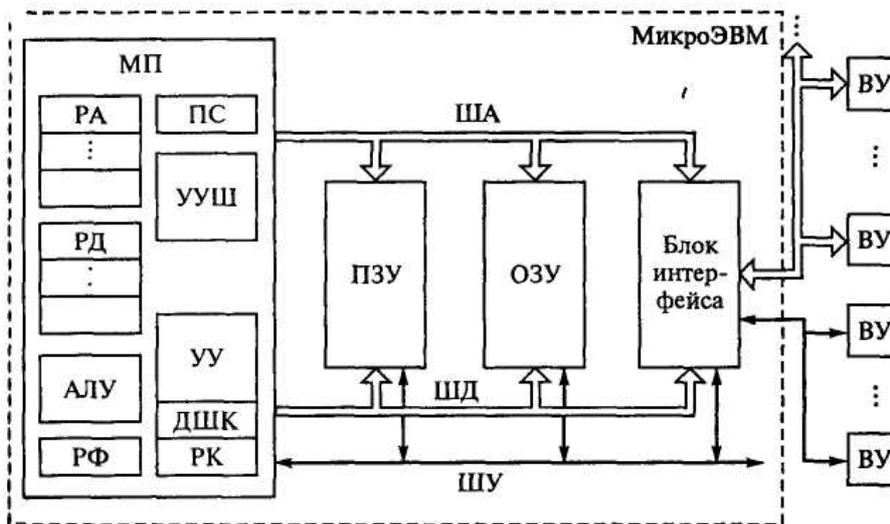


Рис 4.9. Структура микропроцессорной системы

Весь обмен информацией МП с ВУ осуществляется через блок интерфейса. ВУ передают данные из внешней среды в МП или ОЗУ или получают их из микроЭВМ. Для подключения ВУ к микропроцессорной системе его сигналы, скорость передачи информации, формат слов необходимо привести к стандартному виду, с которым работает МП. Все эти преобразования данных выполняются в интерфейсном блоке. Фактически блок интерфейса это набор различных узлов – *адаптеров* и *контроллеров*. Сложные ВУ, типа монитора или накопителей на магнитных дисках подключаются через *контроллеры* ВУ, которые обеспечивают не только преобразование данных, но и управление самими ВУ. Они на структурной схеме не показаны.

Взаимодействие узлов микроЭВМ между собой осуществляется с помощью трех шин: шины адреса (ША), шины данных

(ШД) и шины управления (ШУ). Чтобы МП мог однозначно выбрать нужную ячейку памяти или регистр ВУ, они имеют адреса. Адрес ячейки (регистра) передается от МП в память или интерфейсный блок по ША. ША однонаправленная, так как направление передачи информации по ней только одно – из МП. В отличие от нее ШД является двунаправленной, так как передача данных по ней осуществляется как из МП в память и интерфейс, так и наоборот. ША и ШД состоят из параллельных линий, передача информации по которым осуществляется одновременно для всех линий (поэтому на рисунке эти шины обозначены широкими стрелками). Число линий ШД определяется разрядностью МП, а ША – объемом памяти, т. е. разрядностью двоичного кода, необходимого для адресации всех ячеек. ШУ состоит из отдельных линий, по которым передаются те или иные управляющие сигналы. Естественно, что они передаются не одновременно, поэтому на рисунке ШУ обозначена узкими стрелками. В основном это сигналы, передаваемые из МП в остальные узлы, но некоторые имеют обратную направленность – в МП. Примером первых могут служить сигналы чтения и записи, указывающие, какую именно следует выполнять операцию с ячейкой, адрес которой выставлен на ША. Ко вторым относят осведомительные сигналы запроса обслуживания, поступающие от ВУ, а также сигнал сброса МП в начальное (нулевое) состояние.

Внешние устройства в зависимости от способа передачи информации разделяются на две большие группы: устройства, обменивающиеся параллельными словами данных (на рисунке они подключены к параллельной шине), и устройства, обменивающиеся информацией в последовательном коде, т. е. последовательно, бит за битом (подключены к однопроводной шине, обозначенной узкой стрелкой).

Основными узлами МП являются устройство управления (УУ), регистр команд (РК), дешифратор команд (ДШК), арифметико-логическое устройство (АЛУ), регистр флажков (РФ), набор внутренних регистров, разделяемых на адресные регистры (РА) и регистры данных (РД), программный счетчик (ПС), устройство управления шинами (УУШ).

Координация работы всех узлов в соответствии с выполняемой командой осуществляется тремя узлами: УУ, РК и ДШК. РК

обеспечивает хранение команды, в течение всего цикла ее исполнения, а ДШК выполняет расшифровку кода этой команды. УУ вырабатывает серию импульсов, обеспечивающих последовательное и слаженное срабатывание узлов МП в соответствии с выполняемой командой. Для выработки управляющих импульсов на вход УУ поступают импульсы синхронизации от внешнего генератора. Такой генератор может быть также встроен в УУ. Кроме управления внутренними узлами УУ обеспечивает прием и выдачу внешних управляющих сигналов.

АЛУ обеспечивает выполнение всех операций, с помощью которых осуществляется переработка данных в МП. Оно может выполнять несложные арифметические, логические и сдвиговые операции. Количество *операндов*, т. е. двоичных чисел, над которыми выполняются действия в АЛУ, может колебаться от одного до двух. Например, при инвертировании (логическое «НЕ») АЛУ достаточно одного операнда, а для операции сложения двух чисел необходимо два операнда. Перечень операций, выполняемых АЛУ, зависит от типа МП. Для большинства МП в АЛУ выполняются следующие операции: сложение, вычитание, логические «И», «ИЛИ», «НЕ», исключающее ИЛИ (сумма по модулю 2), сдвиг вправо, сдвиг влево, сложение с единицей (инкремент), вычитание единицы (декремент). Сложные арифметические операции, такие как умножение и деление, АЛУ не выполняет. В зависимости от результата операции АЛУ формирует признаки результата, называемые *флажками*. Эти признаки используются не в текущей, а в последующих командах, поэтому для их хранения в МП используется РФ.

Регистры – составная и очень важная часть МП. Каждый регистр МП можно использовать для временного хранения одного слова данных. Некоторые регистры имеют специальное назначение, другие – многоцелевое. Внутренние РА и РД являются внутренней памятью МП. РА используются для временного хранения двоичных чисел, с помощью которых МП вычисляет адреса ячеек памяти, к которым он обращается в процессе работы. РД используются как для непосредственного хранения операндов, так и для вычисления адресов ячеек ОЗУ, хранящих операнды. Через РД также осуществляется обмен информацией между МП и ВУ. Программный счетчик служит для хранения адреса ячейки памя-

ти, в которой хранится очередная исполняемая команда программы.

Выполняя программу, МП обрабатывает команду за командой, которые обычно располагаются в ячейках памяти последовательно одна за другой. Команда задает выполняемую операцию и содержит сведения, где находятся операнды. Выполнение команды можно разбить на две фазы: фазу выборки команды и фазу ее исполнения. Первая фаза начинается с того, что МП выставляет на ША содержимое ПС, хранящего адрес ячейки памяти с очередной командой. Содержимое ячейки выставляется на ШД, МП считывает информацию с ШД и помещает команду в РК.

Вторая фаза заключается в собственно выполнении команды. При этом сначала МП должен подготовить операнды. Операнды могут храниться как в самом МП, так и в ОЗУ. В первом случае они хранятся в регистрах данных, и МП может переходить к непосредственному исполнению математической или логической операции в соответствии с кодом команды. Во втором случае МП должен сначала вычислить адрес ячейки ОЗУ, хранящей операнд, потом выставить этот адрес на ША и считать содержимое указанной ячейки ОЗУ, и только затем выполнить операцию. Выполнение операции осуществляется в АЛУ, после чего результат должен быть помещен на место первого операнда. Если это один из внутренних регистров МП, результат сразу же переписывается в этот регистр, если это ячейка ОЗУ, требуется еще один цикл обращения к памяти. Таким образом, время исполнения команды зависит от количества циклов обращения к памяти, и самыми короткими являются те команды, в которых операнды хранятся непосредственно в МП.

Во время выполнения команды при каждом обращении МП к памяти программ содержимое ПС автоматически увеличивается на единицу. Команды могут занимать не только одну ячейку памяти, а две и даже три, при этом, чтобы считать всю команду, МП должен несколько раз обратиться к памяти программ. В результате в конце выполнения команды в ПС уже хранится адрес следующей, и МП готов к выполнению очередной команды. Отсюда и название этого регистра – «программный счетчик».

Регистр ПС хранит адрес следующей выполняемой команды только в случае естественного порядка следования команд про-

граммы – команда за командой. В случае разветвления алгоритма в зависимости от выполнения или невыполнения заданного условия необходимо идти по одной из двух ветвей программы. Такие разветвления выполняются с помощью команд условного перехода. Для этого в команде условного перехода задается проверяемое условие и указывается адрес команды, подлежащей исполнению в случае выполнения условия. При невыполнении условия сохраняется естественный порядок следования команд, т. е. выполняется следующая по порядку команда. Так как адресация осуществляется через программный счетчик, то при выполнении заданного условия в ПС загружается адрес, указанный в команде, если же условие не выполняется, то адрес следующей команды оказывается уже сформированным в ПС. Проверка тех или иных условий в МП обычно заключается в анализе признаков результата, которые были сформированы при исполнении предыдущей команды и сохранены в регистре флажков.

В процессе работы МП постоянно обращается к ША и ШД. Передача информации внутри МП осуществляется по внутренним шинам, которые непосредственно не связаны с внешними шинами. Для передачи адресов и данных из МП во внешние шины и приема данных с ШД в МП необходимо буферное устройство, которым служит устройство управления шинами (УУШ). В простейшем случае – это набор буферных регистров, управляемых УУ. Буферный регистр адреса принимает данные с внутренней шины и хранит его в течение цикла обращения к памяти или ВУ, при этом адрес через выходные каскады регистра выставляется на ША. Буферный регистр данных – двунаправленный и может как передавать данные с внутренней шины во внешнюю, так и принимать их с внешней ШД и передавать во внутреннюю. Эти регистры имеют третье состояние и переводятся в него, когда МП с ША и ШД не работает. В более сложных МП в состав УУШ помимо буферных входит набор внутренних регистров, некоторые адресные регистры и комбинационные схемы. Такое УУШ работает самостоятельно, обеспечивая взаимодействие МП с внешними шинами.

Режимы обмена в микропроцессорной системе

В процессе работы в микропроцессорной системе постоянно происходит обмен информацией между МП и внешними устройствами. При этом возможны три режима обмена:

- программно-управляемый обмен;
- обмен по инициативе ВУ с прерыванием работы МП;
- обмен между ВУ и памятью в режиме прямого доступа к памяти.

Наиболее простой – *программно-управляемый обмен*. В этом режиме взаимодействие МП с ВУ осуществляется по инициативе МП в процессе выполнения основной программы. Имеются ВУ двух типов: всегда готовые к обмену и не всегда готовые к обмену. В первом случае обмен осуществляется без задержки. Во втором МП вынужден ожидать готовности устройства к обмену. При этом программа не выполняется, МП ждет появления *сигнала готовности* ВУ к обмену, и только после его появления выполняет операцию обмена. Так как МП в это время не выполняет полезной работы, а его быстродействие гораздо выше быстродействия ВУ, такой режим обмена сопряжен с непроизводительными потерями времени.

Обмен по инициативе ВУ *с прерыванием работы* МП более производительный, так как время ожидания МП исключается. При своей готовности к обмену ВУ сообщает об этом МП специальным *сигналом запроса прерывания*. Процессор завершает выполнение текущей команды программы, выдает *сигнал подтверждения прерывания* и переходит к выполнению подпрограммы обмена с ВУ. Эта подпрограмма носит название подпрограммы обслуживания прерывания. Чтобы начать выполнение подпрограммы, достаточно адрес ее первой команды загрузить в ПС. Но в результате выполнения программы содержимое всех внутренних регистров МП уже не будет соответствовать тому, что было в момент прерывания. Поэтому возникает необходимость сохранения состояния МП на момент прерывания в оперативной памяти, чтобы можно было вернуться к прерванной основной программе. Для этого в микропроцессорных системах используется так называемая *стековая память*. Стек – это область памяти, запись в ко-

торую и считывание осуществляется по принципу «последний пришел – первый ушел». Процесс функционирования стека напоминает работу с пачкой документов, когда каждый новый документ кладется сверху пачки, т. е. самый первый по времени поступления документ оказывается в самом низу пачки и его рассмотрение происходит в последнюю очередь, в то время как последний документ рассматривается в первую очередь. Точно также в стековую память осуществляется загрузка данных. При переходе от текущей программы к программе обслуживания прерывания содержимое некоторых адресных регистров МП заносится в стековую память автоматически. Запись содержимого остальных регистров должна быть предусмотрена в начале программы обслуживания прерывания с помощью специальных команд работы со стеком. При этом в конце программы должны стоять команды, обеспечивающие восстановление состояния регистров МП. Порядок, в котором осуществляется извлечение содержимого регистров из стековой памяти и запись его обратно в регистры, соответствует принципу «последний пришел – первый ушел».

Для работы со стековой памятью в МП есть специальный регистр – указатель стека (УС). Этот регистр всегда содержит адрес «верхней» (по аналогии со стопкой документов) загруженной ячейки стека, называемой вершиной стека. На рис. 4.10 показаны процессы записи и извлечения данных из стека.



Рис. 4.10. Процессы записи данных в стек и извлечения из стека

При включении слова данных в стек происходит автоматическое уменьшение содержимого УС на единицу, а при извлечении – увеличение на единицу. Таким образом, при работе со стековой памятью МП не нужно вычислять адрес ячейки памяти, так как он всегда имеется в УС.

Причиной прерывания в микропроцессорных системах может быть не только готовность медленно действующего ВУ к обмену. Прерывание может быть вызвано действиями оператора, когда возникает необходимость вмешаться в ход управляемого процесса. В режиме прерывания осуществляется также работа МП с различными технологическими устройствами и системами в случае возникновения аварийных ситуаций.

Режим обмена внешнего устройства с памятью *в режиме прямого доступа к памяти* (ПДП) используется при передаче больших объемов информации. Например, в режиме ПДП осуществляется передача информации между ОЗУ и внешней памятью. Если бы такой обмен осуществлялся под управлением МП, то каждое слово данных сначала необходимо было прочитать из памяти и поместить его в МП, и только затем из МП передать приемнику – регистру ВУ. Такой обмен потребовал бы слишком больших непроизводительных затрат времени. В режиме ПДП происходит передача данных между памятью и ВУ без участия процессора. При этом микропроцессор отключается от шин адреса и данных и весь процесс обмена осуществляется под управлением специального контроллера ПДП. Происходит временный *захват системных шин* со стороны ВУ, памяти и контроллера ПДП. Режим ПДП начинается с того, что ВУ сигнализирует процессору о своем «желании» начать обмен с памятью выдачей *сигнала запроса захвата шин*. Если процессор разрешает такой обмен, он выдает *сигнал разрешения захвата*, отключается от системных шин и передает управление контроллеру ПДП. В режиме ПДП выдача данных на ШД источником и считывание их с ШД приемником происходит в одном цикле записи/чтения. За счет устранения одного лишнего цикла записи/чтения значительно увеличивается темп передачи данных.

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

Основная литература

1. Миловзоров, О. В. Электроника / О. В. Миловзоров, И. Г. Панков. – М.: Высшая школа, 2004. – 287 с.

Дополнительная литература

2. Миловзоров, В. П. Элементы информационных систем / В. П. Миловзоров. – М.: Высшая школа, 1989. – 440 с.

3. Угрюмов, Е. П. Цифровая схемотехника. – СПб: БХВ-С.Петербург, 2001. – 528 с.

4. Хоровиц, П. Искусство схемотехники / П. Хоровиц, У. Хилл. – В 3 т.: Пер. с англ. – 4-е изд. – М.: Мир, 1993.

5. Микропроцессоры и микропроцессорные комплекты интегральных микросхем. Справочник. В 2 т. / Б. Б. Абрайтис, Н. Н. Аверьянов, А. И. Белоус и др. Под ред. В. А. Шахнова. – М.: Радио и связь, 1988.

6. Титце, У. Полупроводниковая схемотехника / У. Титце, К. Шенк. – М.: Мир, 1983. – 512 с.